

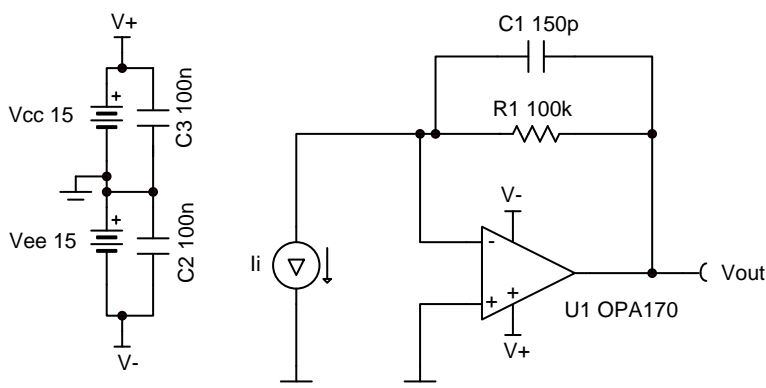
トランスインピーダンス・アンプ回路

設計目標

入力		出力		BW	電源	
I_{Min}	I_{Max}	V_{oMin}	V_{oMax}	f_p	V_{cc}	V_{ee}
0A	50 μ A	0V	5V	10kHz	15V	-15V

設計の説明

このトランスインピーダンス・オペアンプ回路構成は、入力電流ソースを出力電圧に変換します。電流から電圧へのゲインは、帰還抵抗に基づきます。この回路は、入力電流の変化に対して、入力ソースの範囲全体にわたり一定の電圧バイアスを維持することができ、多くのセンサで利点があります。



Copyright © 2018, Texas Instruments Incorporated

デザイン・ノート

1. DC誤差を減らすため、バイアス電流の小さいJFETまたはCMOS入力のオペアンプを使用してください。
2. 0Aの入力電流に対する出力電圧を設定するため、非反転入力にバイアス電圧を追加できます。
3. 非線形誤差を最小限に抑えるため、リニア出力電圧スイングの範囲内(A_{ol}仕様を参照)で使用してください。

設計手順

1. ゲイン抵抗を選択します。

$$R_1 = \frac{V_{oMax} - V_{oMin}}{I_{iMax}} = \frac{5V - 0V}{50\mu A} = 100k\Omega$$

2. 回路の帯域幅を満たすよう、帰還コンデンサを選択します。

$$C_1 \leq \frac{1}{2 \times \pi \times R_1 \times f_p}$$

$$C_1 \leq \frac{1}{2 \times \pi \times 100k\Omega \times 10kHz} \leq 159pF \approx 150pF \text{ (Standard Value)}$$

3. 回路が安定するために必要な、オペアンプのゲイン帯域幅(GBW)を計算します。

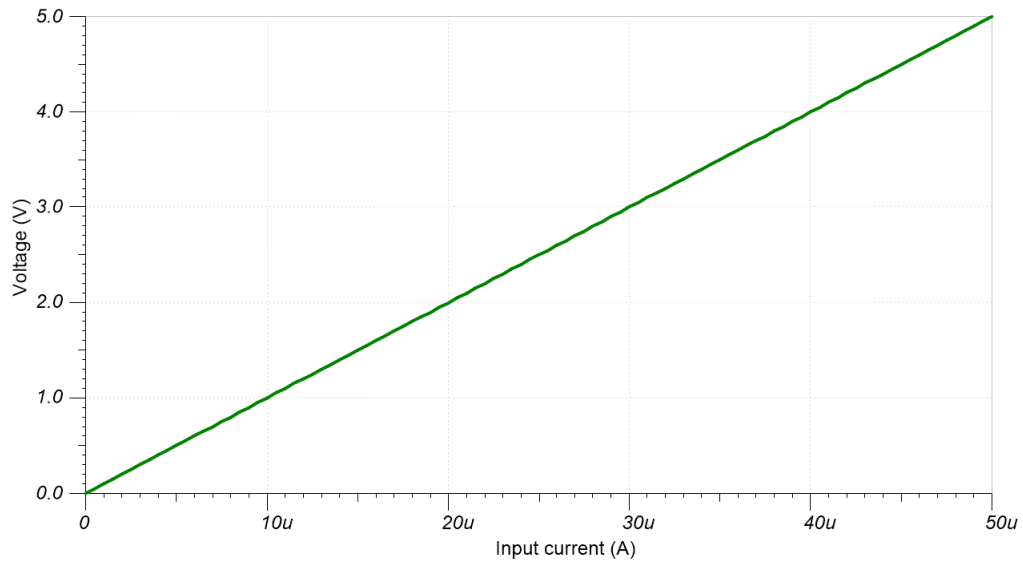
$$GBW > \frac{C_i + C_1}{2 \times \pi \times R_1 \times C_1^2} > \frac{6pF + 150pF}{2 \times \pi \times 100k\Omega \times (150pF)^2} > 11.03kHz$$

$$\text{where } C_i = C_s + C_d + C_{cm} = 0pF + 3pF + 3pF = 6pF \text{ given}$$

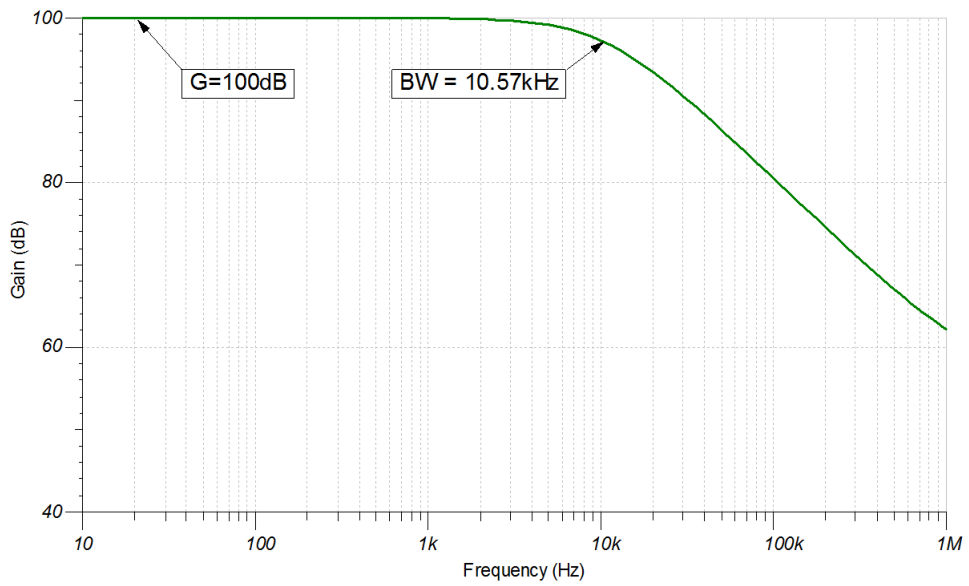
- C_s : 入力ソース容量
- C_d : アンプの差動入力容量
- C_{cm} : 反転入力の同相入力容量

設計シミュレーション

DCシミュレーション結果



ACシミュレーション結果



設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

回路 SPICE シミュレーション・ファイル [SBOC501](#) を参照してください。

TIPD176 (www.tij.co.jp/tool/jp/tipd176) を参照してください。

設計に使用されるオペアンプ

OPA170	
V_{cc}	2.7V~36V
V_{inCM}	$(V_{ee}-0.1V) \sim (V_{cc}-2V)$
V_{out}	レール・ツー・レール
V_{os}	0.25mV
I_q	0.11mA
I_b	8pA
UGBW	1.2MHz
SR	0.4V/ μ s
チャンネル数	1, 2, 4
www.ti.com/product/opa170	

設計の代替オペアンプ

OPA1671	
V_{cc}	1.7V~5.5V
V_{inCM}	レール・ツー・レール
V_{out}	275 μ A で $(V_{ee}+10mV) \sim (V_{cc}-10mV)$
V_{os}	250 μ V
I_q	940 μ A
I_b	1pA
UGBW	12MHz
SR	5V/ μ s
チャンネル数	1
www.ti.com/product/opa1671	

改訂履歴

改訂内容	日付	変更
A	2019年1月	タイトルのサイズを小さくし、タイトルのロールを「アンプ」に変更。 「設計の代替オペアンプ」表を OPA1671 に更新。 回路クックブックのランディング・ページへのリンクを追加。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated