

*Application Note***BQ25190 用小型フォームファクタ設計**

Juan Ospina

概要

このアプリケーションノートでは、BQ25190 リニア バッテリ チャージャが提供する、電源と充電のコンパクトな実装について説明します。BQ25190 は、ウェアラブル、医療機器、スマートトラッカー、その他のスペースに制約のあるアプリケーションに最適です。BQ25190 は、複数の電源レールとともに、バッテリ チャージャ、ADC、シーケンス IC、GPIO エクスパンダのすべてをコンパクトな 2.25mm x 2.75mm の W CSP パッケージに統合することで、複雑な電源構成図ソリューションのサイズを縮小します。PCBA スペースが重視されるアプリケーションでは、BQ25190 のトータル ソリューション サイズを最小化するため、さらなる設計上の対応が可能です。

受動部品を含めた BQ25190 ソリューション サイズは、サイズの最適化により 30mm² の面積にまで縮小できます。これを行うためには、部品の選択、回路図設計、レイアウトの決定、アプリケーションの考慮が必要です。

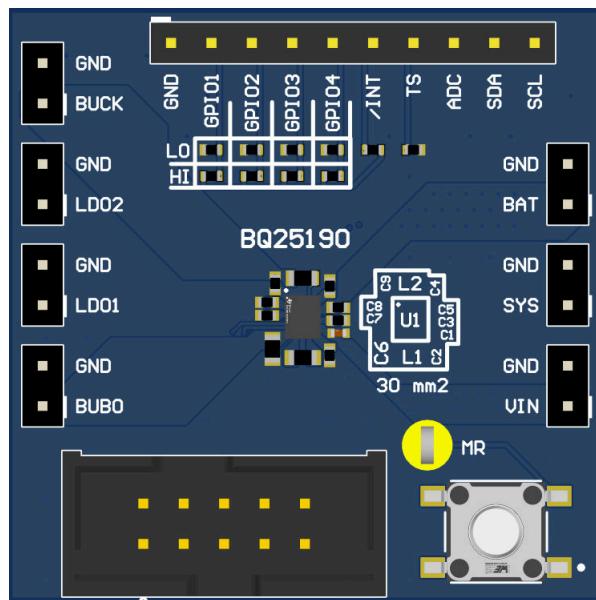


図 1-1. BQ25190 小型フォーム ファクタの基板

1 はじめに.....	3
2 回路図設計ガイド.....	4
2.1 BQ25190 の回路図.....	5
3 レイアウト設計ガイド.....	6
4 PCB レイヤプロット.....	8
5 まとめ.....	9
6 参考資料.....	9

図の一覧

図 1-1. BQ25190 小型フォーム ファクタの基板.....	1
図 1-1. BQ25190 ピン配置.....	3
図 1-2. BQ25190 の代表的なアプリケーション.....	3
図 2-1. BQ25190 小型フォーム ファクタ回路図.....	5
図 3-1. BQ25190 レイアウトと信号名.....	6
図 3-2. BQ25190 のレイアウトとコンポーネントラベル.....	7
図 4-1. 上層 (オーバーレイ付き).....	8
図 4-2. 下層 (オーバーレイ付き).....	8
図 4-3. 上層.....	8
図 4-4. 第 2 層.....	8
図 4-5. 第 3 層.....	9
図 4-6. 下層.....	9

表の一覧

表 2-1. 未接続信号.....	4
-------------------	---

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

この設計の目的は、ソリューション サイズと製造コストを最小限に抑えながら、BQ25190 に可能な限り多くの機能を実装することです。ソリューション サイズを重視した設計には、部品選択、回路図設計、レイアウト設計など複数のステップが必要です。各ステップでは、熱要件や入力電圧範囲要件などのアプリケーション要件を考慮します。このリファレンス デザインは、スマートウォッチ、インシュリン ポンプ、その他のウェアラブルといった小型、低消費電力アプリケーションに適したコンパクトなソリューションに重点を置いて作成されています。

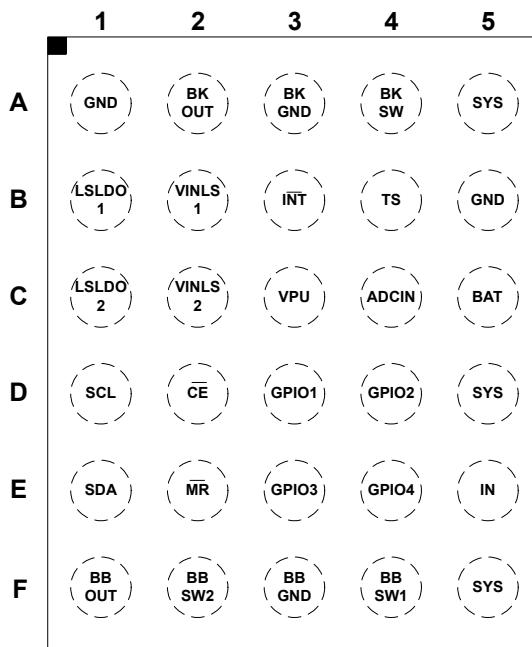


図 1-1. BQ25190 ピン配置

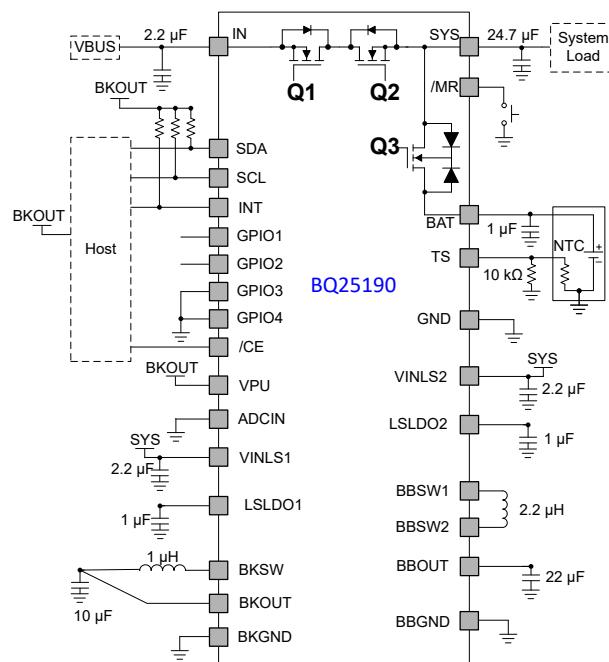


図 1-2. BQ25190 の代表的なアプリケーション

BQ25190 と重要な受動部品は、 30mm^2 の面積内に配置できます。このような設計変更は、大電流アプリケーションと比較して放熱用にそれほど銅やスペースを必要としない低電力アプリケーションに最適です。この基板は主に、デジタル信号に 6mil のパターンと 6mil のビアを使用し、電流を流すパターンの幅を最大化ながら、パターンの抵抗損失を低減します。この基板は、一部の機能を犠牲にして、充電機能と重要な電力機能に対して最適化されています。どのような設計でも、最終アプリケーションの機能要件を考慮する必要があります。これにより、実行可能な省スペース最適化の量が制限される可能性があります。

BQ25190 の機能

BQ25190 は、堅牢な電源およびバッテリ管理システムに使用される、多くの機能とレールを統合しています。

- 構成および監視用の I²C インターフェイス
- アクティブ バッテリの静止電流: $2\mu\text{A}$
- 出荷モードでの静止電流: 15nA
- 充電電流は $5\text{mA} \sim 1\text{A}$ の範囲で設定可能
- 終止電流は最小 1mA まで設定可能
- 12 ビット ADC を内蔵
- 600mA DVS 降圧レギュレータを内蔵
- 600mA 昇降圧レギュレータを内蔵
- 200mA LDO レギュレータを 2 つ内蔵
- 広い入力電圧範囲: $3\text{V} \sim 18\text{V}$

2 回路図設計ガイド

BQ25190 の場合、スペースの最適化とは、最低限の部品数、未使用ピンの特定、代替の接続パス、最小の有効部品の選択を意味します。

このデバイスには 4 つの GPIO があり、それぞれが、レジスタ プログラマビリティを通じてさまざまな機能を利用可能です。デフォルトでは、GPIO3 ピンと GPIO4 ピンは、デフォルトの降圧出力電圧の決定に使用されます。電圧は、GPIO3 と GPIO4 が "High" にされるか "Low" にされるかによって、4 つのデフォルト電圧のいずれかが選択されます。

	GPIO3 Low	GPIO3 High
GPIO4 Low	1.8V デフォルト V_{buck}	3.3V デフォルト V_{buck}
GPIO4 High	2.5V デフォルト V_{buck}	1.2V デフォルト V_{buck}

構成変更ができるように、これらの信号は通常、プルアップ抵抗またはプルダウン抵抗に配線されます。最適なデフォルト電圧を選択し、これらのピンを GND または SYS に直接接続することで、プルアップ抵抗またはプルダウン抵抗は不要になります。

部品選択は、アプリケーションの性能を多少犠牲にしますが、スペースに合わせて最適化できます。次の表に、評価基板と小型ソリューション サイズにおける部品選択の比較とサイズの比較を示します。

部品	評価基板部品	小型フォーム ファクタ部品
C_{IN}	10uF 35V 0603	22uF 10V 0402
C_{VINLS} (1 および 2)	2.2uF 6.3V 0402	なし
I_{BB}	2.2uH 1.7A 0.14Ω 0805	2.2uH 1.05A 0.25Ω 0603
I_{BK}	1uH 2.7A 0.056Ω 0805	1uH 1.6A 0.114Ω 0603

これらの部品を選択することにより、性能への影響は避けられませんが、ソリューション全体のサイズは縮小します。 C_{IN} では、静電容量が減少し、定格電圧が低下します。これにより、このアプリケーションの動作入力電圧範囲が縮小されます。インダクタ (I_{BB} および I_{BK}) の変更は、DCR が変化するため効率に影響を及ぼします。このシナリオでは、SYS ラインにすでに静電容量が存在し、VINLS ピンと SYS ノード間の抵抗が低いため、VINLS コンデンサは必要ありませんが、非常に高速な過渡負荷性能に影響を及ぼす可能性があります。

未使用ピンを 未接続のままにすると、基板の配線要件が軽減され、必要な信号を簡単に配線できるようになります。IC の外部に配線する信号を少なくすることで、受動部品をより近くに配置できます。表 2-1 に、オープンのままにしておいても重要な充電および電源レール動作が可能な信号を示します。

表 2-1. 未接続信号

信号	未接続の影響	軽減アクション
GPIO1	GPIO1 機能の喪失	
GPIO2	GPIO2 機能の喪失	
/CE	デフォルトで充電が有効	充電は I ² C を介して無効化できます。
/MR	プッシュ ボタン方式のハードウェアリセットと出荷モードの開始 / 終了機能が失われます。	HW リセットおよび出荷モードは、I ² C を介して開始できます。出荷モードの終了は、VIN アサートにより行うことができます。
/INT	非同期イベントまたは故障を通知するための /INT レポートの喪失。	デバイス ステータスおよび故障レジスタは、ポーリングして動作の変化を確認できます。
ADCIN	ADCIN チャネルの喪失。	
TS	TS 機能の喪失。デバイスはデフォルトで TS の故障を検出して、充電を防止します。	TS_ACTION_EN = 0 を使用すると、TS の故障が検出されても充電を有効にできます。

2.1 BQ25190 の回路図

BQ25190 の小型フォーム ファクタの回路図を **図 2-1** に示します。ここに示されている部品は動作に必須な部品であり、チャージャの 30mm^2 のソリューション サイズに収まります。

このセクション外の部品は動作に不可欠ではありませんが、エンド ユーザーの相互作用と、デフォルトの V_{BUCK} 設定の構成のために含まれています。最終的なアプリケーションでは、部品表やソリューション サイズを増やすことなく、GPIO 抵抗を GND または SYS に直接短絡して構成することができます。この設計には、TS 抵抗、I²C プルアップ、プッシュ ボタン、USB2ANY インターフェイスも含まれています。これらの部品は、アプリケーションの他の部分に配置されているか、他の部品と共に共有されているか、またはバッテリ パックに直接搭載されています。

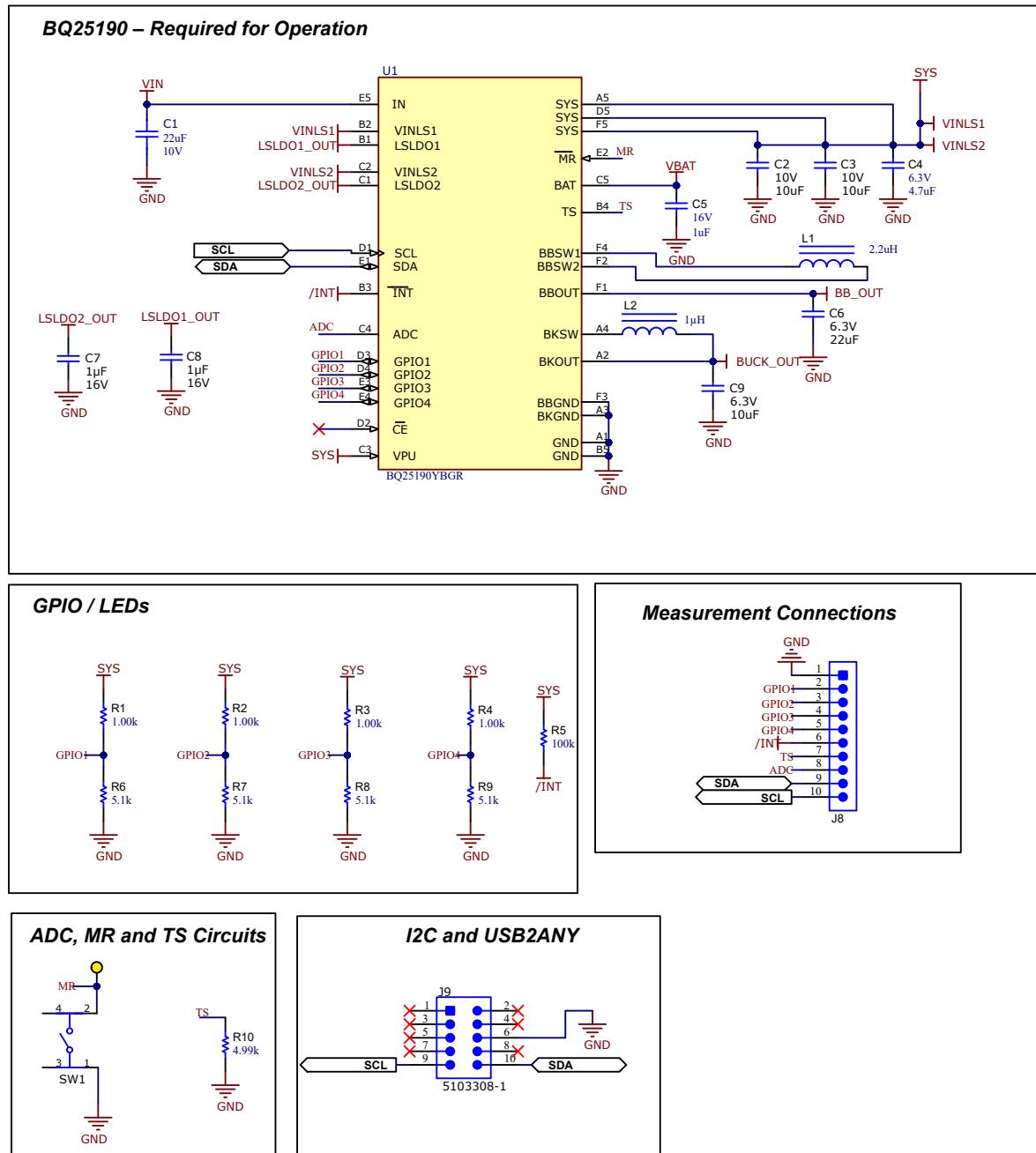


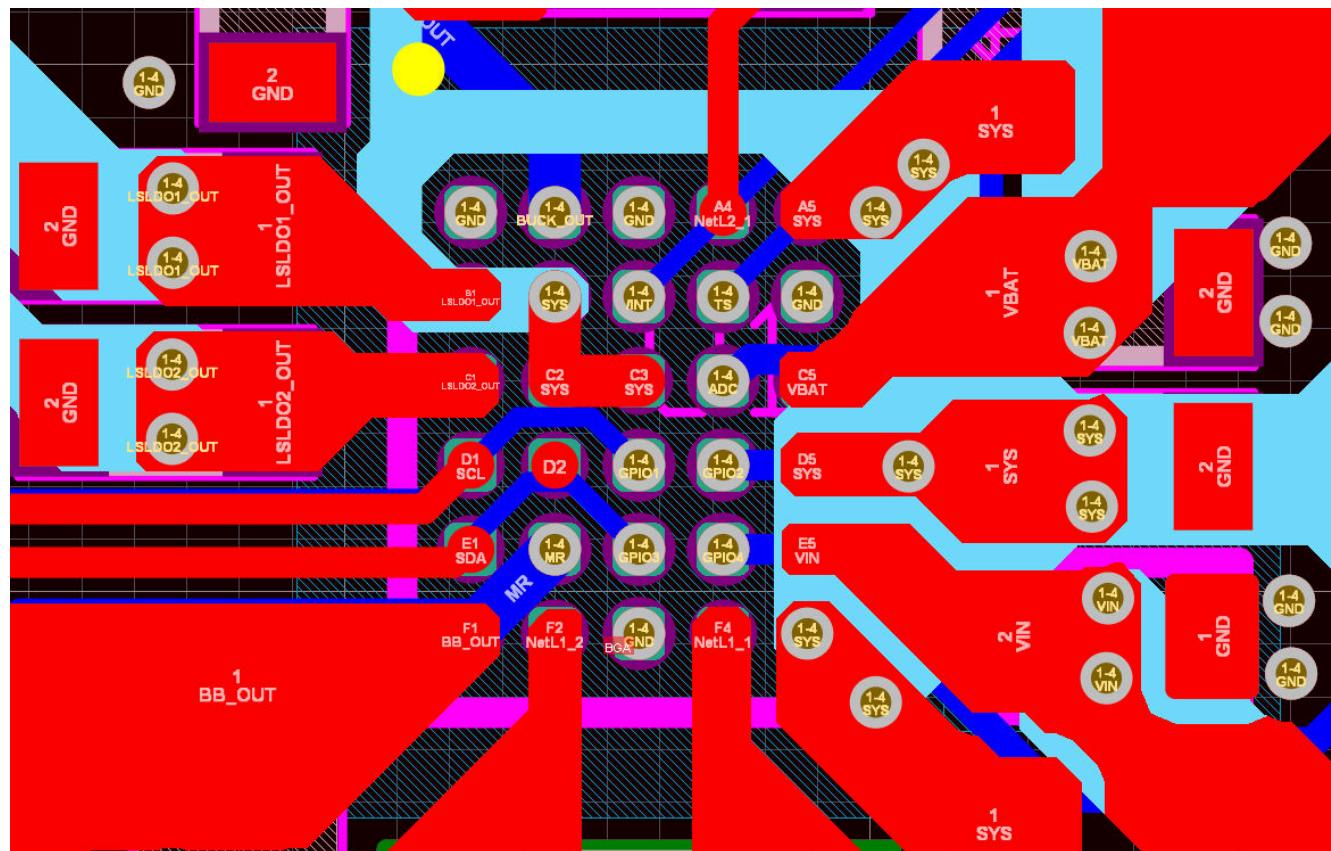
図 2-1. BQ25190 小型フォーム ファクタ回路図

3 レイアウト設計ガイド

ソリューション サイズを小さくする方法の 1 つは、外付け部品を、製造可能な範囲でできるだけ IC の近くに配置することです。抵抗を最小限に抑えるために、電流を流すパターンを優先させる必要があります。また、デジタル信号と制御信号は、より小さいパターンとより深い層を使用して分離できます。電流搬送ピンのほとんどは上層で直接アクセスできるため、これらの信号の配線は非常に簡単です。一部のピンを未使用のままにすることで、配線ビアによってブロックされてしまう他の信号を、より下の層に配線できます。たとえば、D2 ピン (CE) は、上層ですべての方向の配線がブロックされているため、通常は配線するためにビアが必要です。このビアがなければ、GPIO3 信号と GPIO4 信号は D2 ピンの下のスペースの下層に配線できます。

通常、VINLS コンデンサはピン B2 と C2 を配線する必要があります。このためには、LDO コンデンサをデバイスからさらに離す必要があり、ソリューション サイズが大きくなります。VPU と SYS の両方に短絡することで、ピンを表面上に配線し、SYS に短絡できます。VINLS ピンと SYS ピンの間の抵抗は最小限に抑える必要があります。ノイズを最小限に抑えるため、第 2 層は、途切れのない GND プレーンのままにすることを推奨します。図 3-1 に、この設計の信号ファン アウトを示します。図 3-2 は、さまざまな受動部品の配置を示しています。ADC ピン機能を使用しない場合は、SYS レールを D5 から C4 を経由して C3, C2, B1 へと斜めに、すべて上層で配線できます。

B3, C3, D3, E3 の内部ピンにアクセスできるため、BQ25190EVM にあるようなブラインドビアが不要になります。これにより、PCB 製造のコストも削減されます。



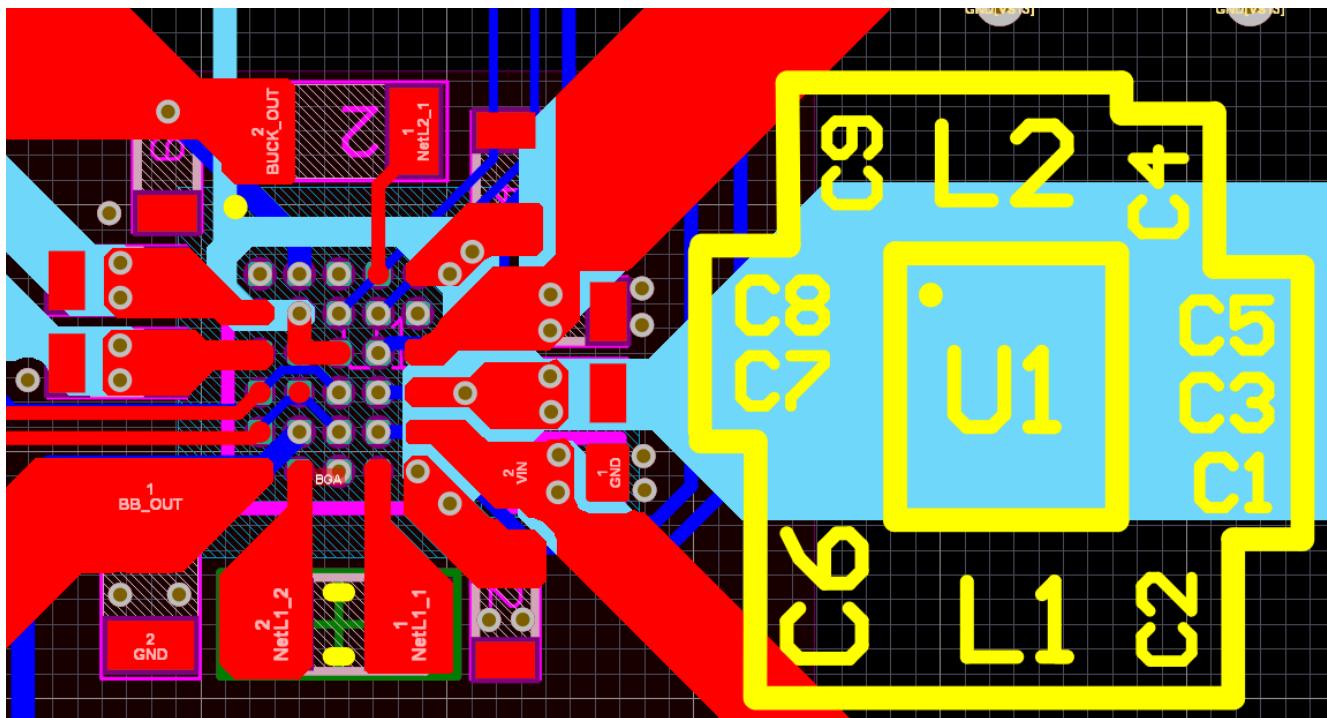


図 3-2. BQ25190 のレイアウトとコンポーネント ラベル

4 PCB レイヤプロット

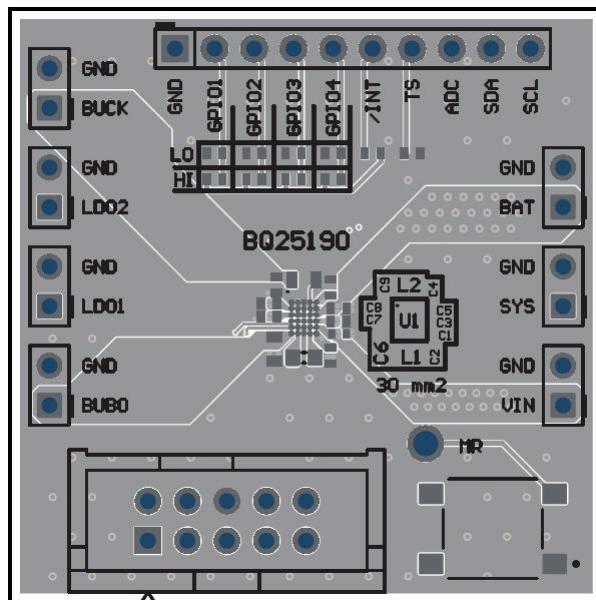


図 4-1. 上層(オーバーレイ付き)

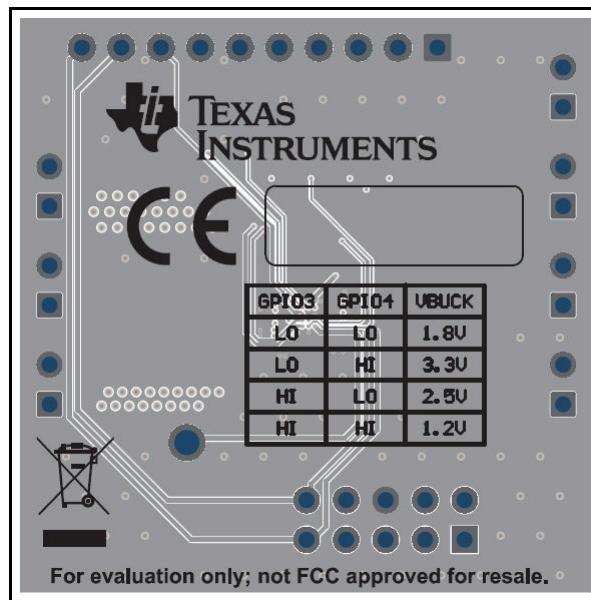


図 4-2. 下層(オーバーレイ付き)

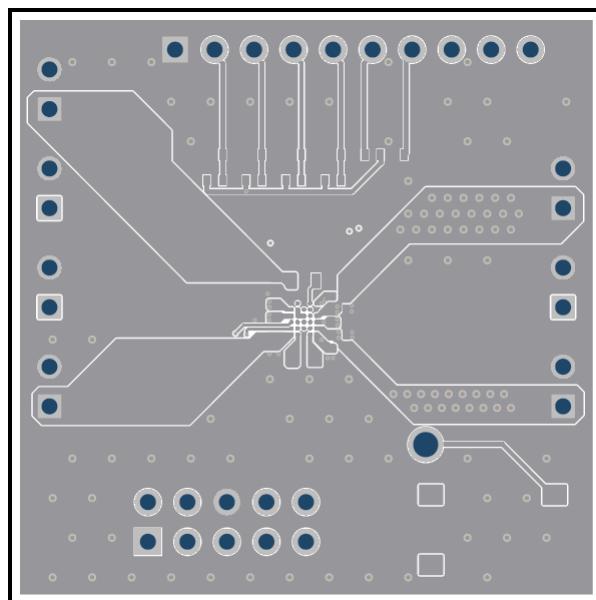


図 4-3. 上層

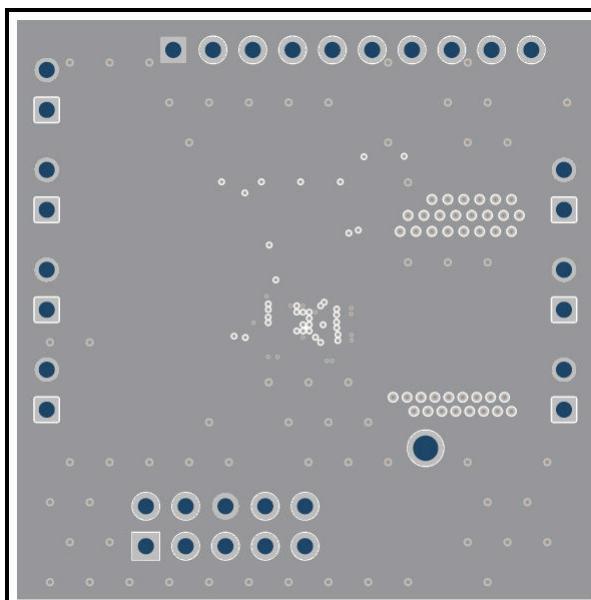


図 4-4. 第2層

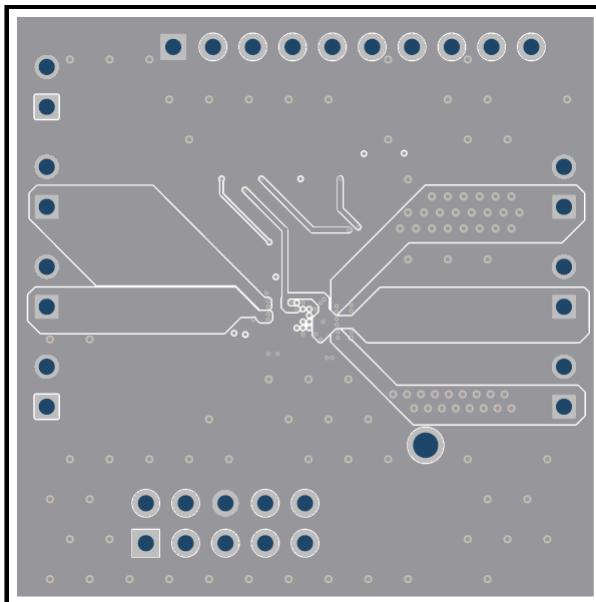


図 4-5. 第 3 層

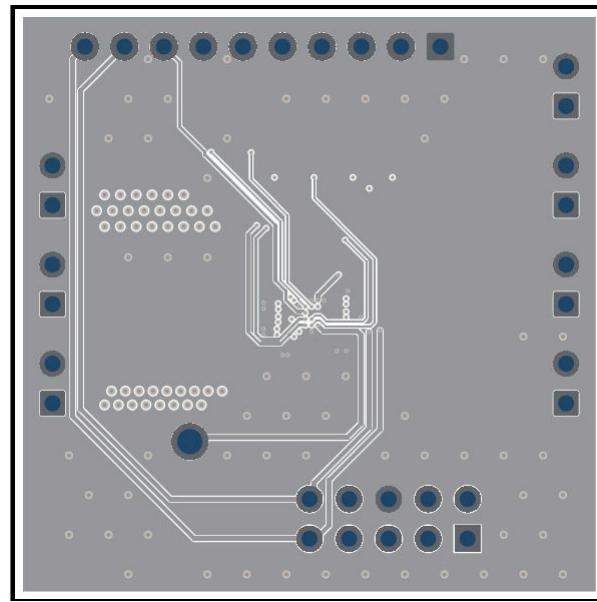


図 4-6. 下層

5 まとめ

この資料では、スペースに制約のあるアプリケーション向けの BQ25190 リニア バッテリ チャージャの機能をご紹介します。この高度に統合されたデバイスは、複数の電源レール、バッテリ充電機能、ADC、シーケンス IC、GPIO 拡張機能を 1 つの 2.25mm x 2.75mm WCSP パッケージに統合したものです。BQ25190 は、基板面積が制限されるウェアラブル、医療機器、スマートトラッカー向けに、電源と充電の優れた実装を実現します。また、追加の設計オプションを使用して、ソリューション全体のフットプリントをさらに最小化することもできます。

6 参考資料

- テキサス・インスツルメンツ、[BQ25190 製品ページ](#)
- テキサス・インスツルメンツ、『[BQ25190 評価基板 ユーザー ガイド](#)』
- テキサス・インスツルメンツ、『[BQ21061 コスト最適化 PCB 用 2 層小型フォーム ファクタのリファレンス デザイン](#)』、アプリケーション ノート
- テキサス・インスツルメンツ、『[BQ25180 および BQ25181 I2C 制御リニア バッテリ チャージャの小型フォーム ファクタ 設計](#)』、アプリケーション ノート

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適したテキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されているテキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または ti.com やかかるテキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

TIは、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1)お客様のアプリケーションに適した TI 製品の選定、(2)お客様のアプリケーションの設計、検証、試験、(3)お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月