

カスケード接続の理想ダイオード: 48V EV 電源の課題解決

Shiven Dhir

Applications Engineer
Input Power Protection and Distribution

Rakesh Panguloori

Applications Manager
Input Power Protection and Distribution

従来の 12V ネットワークに加えて 48V バッテリー サブシステムの使用が増加したことで、HEV/EV 電源システムの設計に顕著な変化が生じています。48V は、重いケーブルという欠点なしに、より多くの電力を供給し、ワイヤ ハーネスの電力損失を低減して航続距離を延ばします。この変更に伴い、車載電力分配アーキテクチャは、従来の集中型アプローチからゾーン型アプローチへと移行しつつあります。このアプローチでは、図 1 に示すように、電力分配、通信、負荷アクチュエーションを、機能によらず自動車内の位置に基づいてグループ化します。ゾーン アーキテクチャを採用すると、システムの複雑さを低減し、自動車メーカー (OEM) のモジュール性を高めることができます。

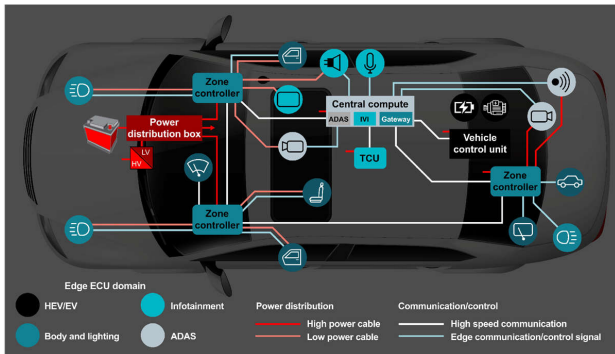


図 1. 最新車両のゾーン アーキテクチャ

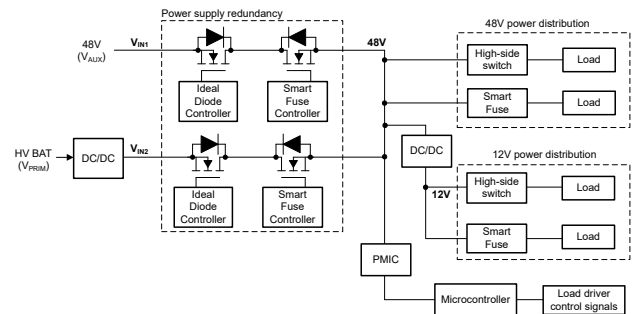


図 2. ゾーン制御モジュール内の代表的な電力分配

図 2 に、ゾーン制御モジュールの冗長電源を実現するために複数の電源を使用する、代表的な電力分配を示します。理想ダイオードは、ホワイトペーパー「[理想ダイオードの基礎](#)」で説明しているように、逆電流ブロックや逆極性を必要とするアプリケーションに最適です。理想ダイオードは逆電流保護を備えているため、複数の電源を組み合わせるシステムの冗長性を高めるアプリケーションにも有用です [2]。ただし、市場で入手可能な既存の理想ダイオード コントローラは絶対最大定格が 72V のみであり、特定の 48V システム設計をサポートするには制限があります。

この記事では、48V システムの OR 接続段を設計する際の課題と、カスケード接続された理想ダイオード構成によって、入力電源の中断や外部過渡事象を安全に処理できる信頼性の高い OR 接続ソリューションを実現する方法について説明します。

課題 1: 電源逆接続障害時の高電圧ストレス

図 2 に示すように、1 次側電力分配にはシームレスな電力が必要です。高電圧バッテリー (VPRIM) は DC/DC コンバータによって 48V レールへ降圧され、OR 接続時にはバックアップ 48V 補助電源 (VAUX) が冗長電源を供給します。VIN1 で逆極性障害が発生した場合、図 3 の簡略図に示すように、DC/DC コンバータ出力 VIN2 が負荷全体に電力を供給します。ただし、この場合、補助電源パスの OR 接続に高電圧ストレスが発生します。48V ソースは最大 54V に達するため、コントローラ **LM74700D-Q1** の CATHODE と ANODE ピン間に 108V の大きな電圧差が生じ、絶対最大定格である 75V を超えます。また、このソリューションには、60V FET よりも比較的高価で、マルチソースが困難な 120V 定格の MOSFET が求められます。

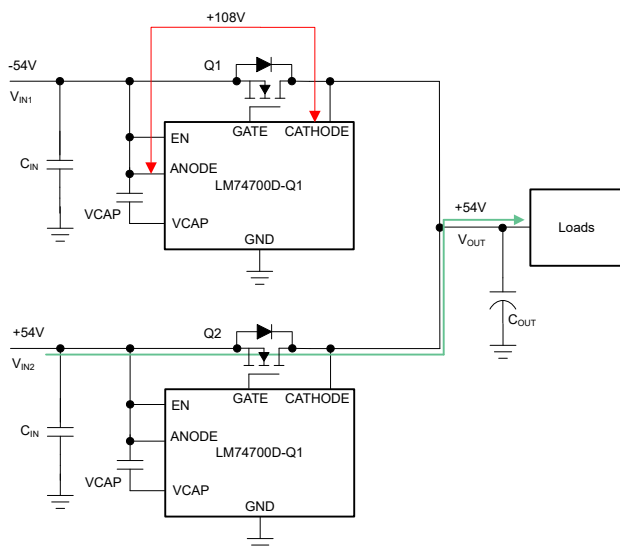


図 3. 入力逆極性時の電圧ストレス

課題 2: LV148 の負荷ダンブおよびスイッチング過渡への準拠

電気システムでは、負荷のスイッチ オフや短時間のアクセル急踏み込みにより、過渡過電圧が発生する可能性があります。48V システムについては、現在利用可能な規格 (ISO 21780 および Liefervorschriften [LV] 148) が、図 4 に示す E48-02 過渡過電圧プロファイルを規定しています。このプロファイルは最大 70V に達して 40ms 維持されますが、一部の OEM では 100ms を要求する場合があります。テスト対象デバイス (DUT) は、機能ステータス A を維持したままこれらの

イベントに耐え、すべての機能を実行できなければなりません。このような大電力かつ幅広い過渡電圧に対しては、TVS またはツェナー ダイオードを用いたクランプは実用的ではない点に注意してください。簡単に言えば、48V レールに直接接続される IC は、あらゆる条件下で 70V に耐えられる必要があります。ただし、スイッチング過渡や部品のマージンを考慮すると、デバイスは 70V を大きく上回る耐圧を備える必要があります。既存の理想ダイオードコントローラは、ANODE から GND までの絶対最大定格が 72V のため、システム設計者が確保できるマージンが小さくなります。

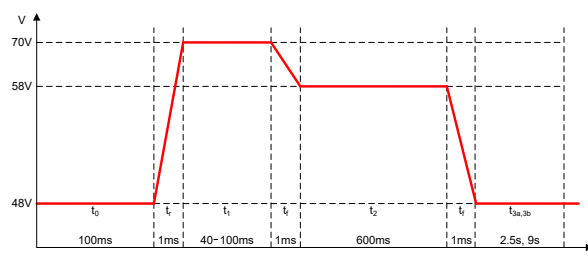


図 4. LV 148 による E48-02 過渡過電圧プロファイル

単一コントローラベースのソリューション

図 5 に、単一の **LM74700D-Q1** を使用したソリューションを示します。一方、ツェナー クランプ回路を使用すると、コントローラの CATHODE と ANODE ピン間に生じる 108V の大きな電圧差を低減できます。ツェナー ダイオード DZ は CATHODE と ANODE のピン間電圧を絶対最大定格 (75V) 未満に制限でき、抵抗 RZ は DZ を適切にバイアスします。ただし、このソリューションでも 120V 以上の MOSFET が求められます。これらは 60V FET に比べて高価であり、マルチソース化が難しいという課題があります。また、通常動作時には抵抗 RZ によって CATHODE パスに追加の電圧降下が生じ、逆電流保護スレッシュホールドに影響します。

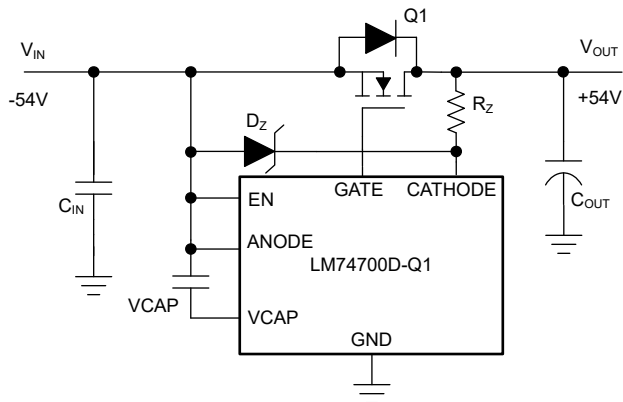


図5. 単一高電圧 MOSFET を用いたソリューション

提案のカスケード接続理想ダイオード構成

提案のソリューションでは、図6に示すように、MOSFET Q1とQ2をそれぞれ備えた2つの理想ダイオードコントローラを直列構成で使用します。各コントローラのクランプ回路は、CATHODE-ANODE間を75V未満に維持するだけでなく、故障時にQ1とQ2の間で同一電圧を共有させるイコライズネットワークとしても機能します。2つの一般的な故障シナリオに対して、この回路がどのように動作するかを考えてみます

ケース1: スタートアップ時、出力 (VOUT) が 54V、入力 VIN が 0V の場合、中間電圧 VMID は 0V のままです。2 番目の **LM74700D-Q1** コントローラは、VOUT > VMID となる逆電流ブロックのシナリオにより GATE2 をシャットダウン状態に保ち、Q2 は 54V を遮断します。この場合、ユーザーは VIN に 54V の逆電圧を印加します。最初の LM74700D-Q1 コントローラは、ANODE < 0V となる逆極性シナリオにより GATE1 をオフ状態に保ち、Q1 は 54V を遮断します。

ケース2: このシナリオでは、VIN が故障状態 (-54V など) で開始し、その後、システムに VOUT = 54V が投入されます。最初の **LM74700D-Q1** コントローラが GATE1 をオフ状態に維持し、VMID の逆電圧をブロックするため、中間電圧 VMID は 0V に維持されます。同様に、2 番目の **LM74700D-Q1** コントローラは、逆電流ブロック条件のため GATE2 をシャットダウン状態に保ちます。MOSFET Q1 と Q2 の両方に 54V の電圧ストレスが発生します。故障時に MOSFET の両端電圧が 60V 未満となるため、このソリューションでは、マルチソースが容易な従来の 60V 定格 FET を柔軟に選択できます。

図6に示すように、このソリューションは、グラウンドパス内に過渡クランプネットワーク (DC、Q3、RB、DB) も組み込んでおり、LM74700D-Q1 の絶対最大定格を超えるスイッチング過渡電圧に対応します。通常動作では、デバイスのグラウンドとシステムグラウンドの電位差は Q3 の VBE 程度にすぎません。しかし、VIN がダイオード DC のブレイクダウン電圧 (VBR-DC) を超えると、トランジスタ Q3 がその両端に電圧降下を生じさせ、デバイスのグラウンド電位を持ち上げます。これにより、**LM74700D-Q1** の ANODE-GND 電圧を DC のブレイクダウン電圧付近に制限でき、スケーラブルな過渡処理ソリューションが実現します。ダイオード DB の目的は、入力電源が逆接続となった場合に逆電流パスを遮断することです。

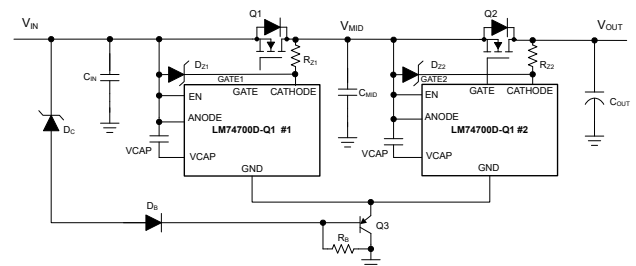


図6. カスケード接続理想ダイオード構成

部品選択とテスト結果

これらの結果を実現するためには、システム内の主要部品の選定方法の検討が重要です。

理想ダイオード用 MOSFET の Q1 と Q2 では、VDS (MAX) 60V と VGS (MAX) $\pm 20V$ により、すべての故障条件に対して十分なマージンが確保できます。公称電流での RDS_ON: 逆電流を抑えるには、 $(20mV / \text{公称電流}) \leq \text{RDSON} \leq (50mV / \text{公称電流})$ に収めることが重要です。たとえば、5A 設計では、RDS_ON の範囲は 4m Ω ~ 12.5m Ω です。

MOSFET のゲート スレッショルド電圧 Vth は、最大 2V としてください。

PNP トランジスタ Q3 は、ツェナー ダイオード DC がアクティブになった後に発生する最大電圧降下を受けるため、(VIN-MAX - VBR-DC) を超える電圧定格が必要です。また、LM74700D-Q1 の 1mA 未満の静止電流を供給できることも必要です。BC857-Q などのトランジスタを使用できます。

ツェナー ダイオード **DZ1** および **DZ2** には、BZX84J-B62 のような 62V ツェナーを選択し、CATHODE-ANODE 間を 75V 未満に制限する必要があります。ツェナー ダイオード **DC** の場合、DC のブレークダウン電圧 (V_{BR-DC}) によって、 V_{IN} のスイッチング過渡時の ANODE-GND 間のクランプ電圧が決まります。BZX84J-B62 のような 62V ツェナーを使用すると、LM74700D-Q1 に十分なマージンを持って電圧を制限できます。ブロッキング ダイオード **DB** は最大入力電源の逆電圧に近いブロッキング電圧能力が必要なため、NSR0170P2T5G のような、少なくとも 60V 定格のダイオードを選択します。

抵抗 **RZ1** および **RZ2** は、DZ1 および DZ2 用のバイアス抵抗です。1k Ω ~ 2k Ω の範囲の値であれば十分です。抵抗 **RB** は DC のバイアス抵抗であり、10k Ω ~ 47k Ω の範囲であれば十分でしょう。

図 7 と図 8 に、システム起動前と起動後に入力逆極性が適用された場合の、MOSFET のドレイン ~ ソース間電圧の分布を示します。前述のように、MOSFET はそれぞれ 60V 未満の最大電圧で同じ電圧を分担します。図 9 に、 V_{IN} で 70V の負荷ダンピングイベントが発生した場合に、ANODE から IC-GND へのクランプが 62V に設定されたグラウンド パス過渡クランプ ネットワークの動作を示します。

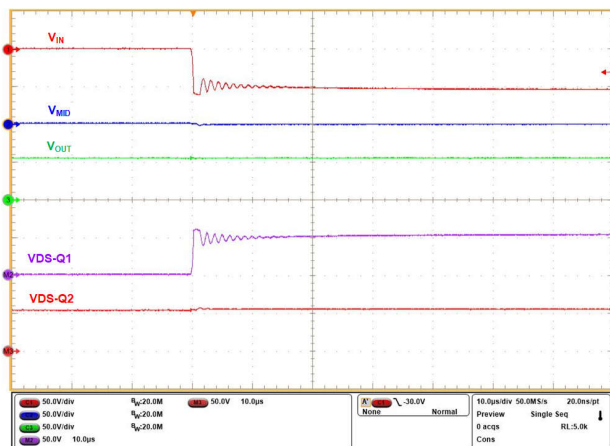


図 7. 入力逆極性時の MOSFET 間の電圧共有

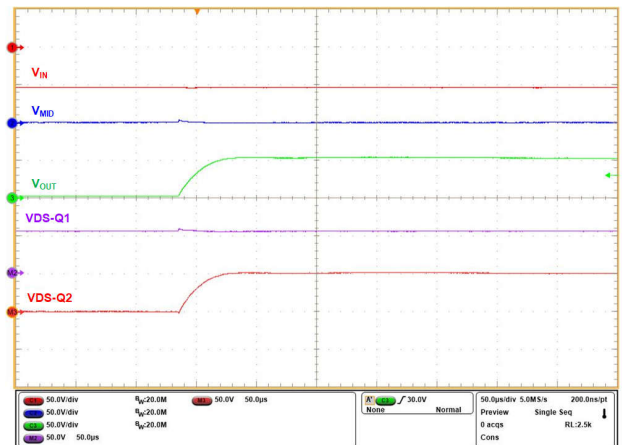


図 8. 出力でのホットプラグ時の MOSFET 間の電圧共有 ($V_{IN} = -54V$)

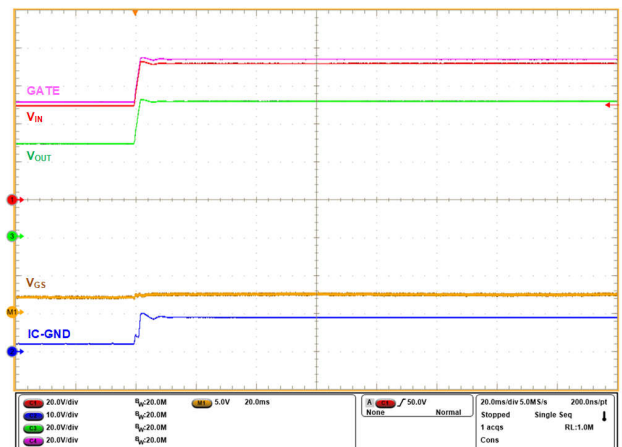


図 9. 70V 負荷ダンピングイベントに対する提案ソリューションの応答

まとめ

48V システムには多くの利点がありますが、電力分配段での冗長電源 OR 接続には新たな課題も生じます。提案するカスケード接続理想ダイオード構成は、グラウンド パス過渡クランプ ネットワークを備えており、マルチソースが容易な従来の 60V 定格 FET を用いたシステム設計を実現します。また、提案手法はスイッチング過渡に対して十分な電圧マージンを確保でき、48V システムで信頼性の高い OR 接続ソリューションの実現に寄与します。

参考資料

1. 『[理想ダイオードの基礎](#)』テキサス インスツルメンツ アプリケーション レポート、文献番号 SLVAE57B、2021 年 2 月。
2. 『[理想ダイオード コントローラを使用した車載アプリケーション用の冗長電源トポロジ](#)』テキサス インスツルメンツ Analog Design Journal、文献番号 SLYT848、2024 年 3 月。
3. テキサス インスツルメンツ、『[LM74700D-Q1 車載低静止電流 \(IQ\) バッテリ逆接続保護用理想ダイオード コントローラ](#)』データシート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月