

# TI Designs: TIDA-01470

## PCM1864ベースのリニア・マイクロフォン・ボードのリファレンス・デザイン



### 概要

PCM1864リニア・マイクロフォン・ボード(LMB)は、音声トリガや音声認識など、明瞭な音声を必要とするアプリケーション向けの、低コストで使いやすいリファレンス・デザインです。このTIDは、一連のマイクロフォンを使用して音声信号をキャプチャし、DSPシステムで使用できるデジタル・ストリームに変換することで、ノイズの多い環境でも明瞭な音声を抽出します。

### リソース

- TIDA-01470      デザイン・フォルダ
- PCM1864        プロダクト・フォルダ
- TIDEP-0077     プロダクト・フォルダ
- TIDEP-0088     プロダクト・フォルダ

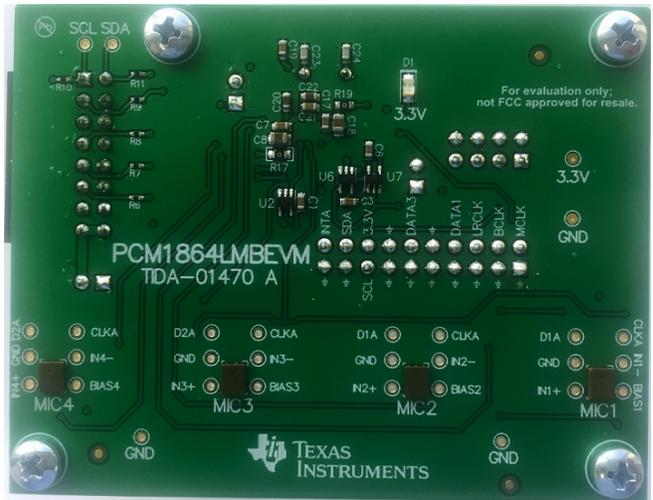
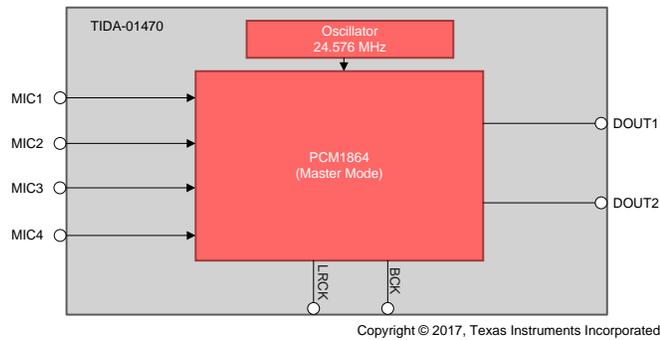
E2Eエキスパートに質問

### 特長

- PCM1864 (4チャンネルのオーディオADC)を使用して、4つのマイクロフォンと接続し、ノイズの多い環境でも明瞭な話者音声を抽出
- 信号の存在と消失についてエネルギー検出を通知 - 低消費電力、高性能のオーディオ・ソリューションの中核部分に使用可能
- 一連のマイクロフォン、Texas Instruments™から供給されるソフトウェア、および評価モジュールを使用する、完全なシステム・リファレンス・デザインを提供

### アプリケーション

- 音声起動デジタル・アシスタント・アプリケーション向けのクラウド・インターフェイス・ベースの音声認識
- スマート・ホーム・アプリケーション向けのクラウド・インターフェイス・ベースの音声認識
- 音声ベースの家電機器制御用のローカル(制限付き辞書)音声認識
- 音声および会話アプリケーション(ビデオ会議など)



使用許可、知的財産、その他免責事項は、最終ページにあるIMPORTANT NOTICE(重要な注意事項)をご参照くださいますようお願いいたします。英語版のTI製品についての情報を翻訳したこの資料は、製品の概要を確認する目的で便宜的に提供しているものです。該当する正式な英語版の最新情報は、[www.ti.com](http://www.ti.com)で閲覧でき、その内容が常に優先されます。TIでは翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、必ず最新版の英語版をご参照くださいますようお願いいたします。

## 1 System Description

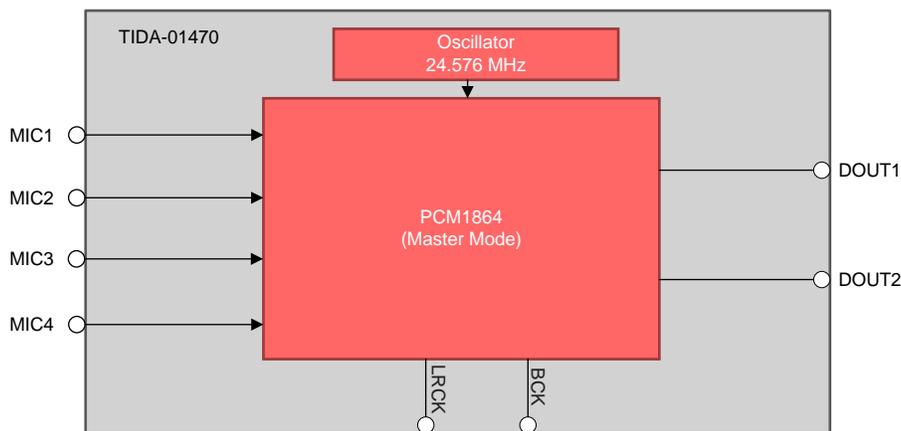
This TI Design uses TI hardware and sophisticated field-proven software algorithms to obtain clear speech and audio from noisy environments. This Linear Microphone Board provides the streaming of multiple data inputs to the processor, which implements a beamforming algorithm to form a virtual directional microphone that points at the direction of the speaker or the desired audio source and then amplifies the speech signal from the desired direction, which attenuates all signals from all other directions.

The PCM1864 device is a highly flexible audio front end that supports input levels from small-mV microphone inputs to 2.1-VRMS line inputs without external resistor dividers. Without requiring a 5-V supply or an external programmable-gain amplifier, smaller, smarter products are feasible at reduced cost.

## 2 System Overview

### 2.1 Block Diagram

Figure 1 shows the TIDA01454 block diagram.



Copyright © 2017, Texas Instruments Incorporated

Figure 1. TIDA-01470 Block Diagram

### 2.2 Highlighted Products

#### 2.2.1 PCM1864

The PCM1864 device is a highly integrated, high performance audio analog-to-digital converter (ADC) with four mono ADC channels and 103-dB SNR. It is a software controlled device with integrated PLL that provides audio master clocks for the entire system. PCM186x supports EnergySense, which allows easy-to-implement power-down and wake-up scenarios to meet the European Ecodesign Directive.

See the [PCM1864](#) product folder for a full description of this device.

### 3 Getting Started Hardware and Software

#### 3.1 Hardware and Software Setup

##### 3.1.1 Linear Microphone Board as Standalone Unit

See 表 1, 表 2, 表 3, and 表 4 to configure and test the Linear Microphone Board to interface as a standalone unit.

**表 1. Linear Microphone Board Power Connection**

LMB	C5517	Description
DPS_Pin16	J10_Pin9	LMB_3.3V
DSP_Pin17	J10_Pin5	GND

**表 2. Linear Microphone Board Jumper Settings**

Pin	Parameter	Description
J2	ON	Master mode
J6	ON	MIC BIAS

**表 3. Linear Microphone Board Interface With C5517 EVM (Mic 1 and 2)**

CMB	C5518 EVM	Description
DPS_Pin15 (SCL)	J14_Pin16	LMB_I2C-SCL
DPS_Pin18 (SDA)	J14_Pin20	LMB_I2C-SDA
DSP_Pin4 (BCLK)	J27_Pin3 (no jumper)	LMB bit clock
DSP_Pin6 (LRCK)	J27_Pin4 (no jumper)	LMB frame clock
DSP_Pin8 (DATA1)	J30_Pin2 (no jumper)	LMB Data1
—	J29_Pin1-3 (jumper on)	—
—	J29_Pin2-4 (jumper on)	—
—	J30_Pin1-3 (jumper on)	—

**表 4. Linear Microphone Board Interface With C5517 EM (Mic 3 and 4)**

CMB	C5517 EVM	Description
IS2_Pin3 (BCLK)	J31_Pin3	Bit clock
IS2_Pin5 (LRCK)	J31_Pin2	Frame clock
DSP_Pin12 (DATA3)	J31_Pin1	LMB Data3
—	UART_EN (no jumper)	—

After the hardware setup is complete, each PCM1864 device must be configured as listed in the following code snippet to set up the operation mode, sampling frequency, PLL clock reference, and more by using the I<sup>2</sup>C interface.

Device U1 can be configured by using device address 0x94 to run in master mode with the following register writes.

```

0x94 0x00 0x00 // Change to Page 0
0x94 0x01 0x40 // PGA CH1_L to 32dB
0x94 0x02 0x40 // PGA CH1_R to 32dB
0x94 0x03 0x40 // PGA CH2_L to 32dB
0x94 0x04 0x40 // PGA CH2_R to 32dB
0x94 0x05 0x86 // Enable SMOOTH PGA Change; Independent Link PGA;
0x94 0x06 0x41 // Polarity: Normal, Channel: VINL1[SE]
0x94 0x07 0x41 // Polarity: Normal, Channel: VINR1[SE]
0x94 0x08 0x44 // Polarity: Normal, Channel: VINL3[SE]
0x94 0x09 0x44 // Polarity: Normal, Channel: VINR3[SE]
0x94 0x0A 0x00 // Secondary ADC Input: No Selection
0x94 0x0B 0x0C // TX WLEN: 16 bit; FMT: I2S format
0x94 0x10 0x03 // GPIO0_FUNC - SCK Out; GPIO0_POL - Normal
0x94 0x11 0x50 // GPIO3_FUNC - DOUT2; GPIO3_POL - Normal
0x94 0x12 0x04 // GPIO0_DIR - GPIO0 - Output
0x94 0x13 0x40 // GPIO3_DIR - GPIO3 - Output
0x94 0x20 0x3E // MST_MODE: Master; CLKDET_EN: Disable
0x94 0x21 0x02 // XTAL to DSP1 Divide value = 1/3
0x94 0x22 0x05 // XTAL to DSP2 Divide value = 1/6
0x94 0x23 0x0B // XTAL to ADC Divide value = 1/12
0x94 0x25 0x17 // PLL to SCK Divide value = 1/24
0x94 0x26 0x03 // PLL to BCK Divide value = 1/4
0x94 0x29 0x03 // P Divide value = 1/4
0x94 0x2A 0x00 // R Divide value = 1
0x94 0x2B 0x10 // J Divide value = 16
0x94 0x28 0x01 // PLL_REF_CLK = SCK; PLL_EN=Enable
0x94 0x29 0x03 // PLL to BCK Divide value = 1/4
0x94 0x29 0x03 // PLL to BCK Divide value = 1/4
0x94 0x29 0x03 // PLL to BCK Divide value = 1/4
0x94 0x29 0x03 // PLL to BCK Divide value = 1/4

0x94 0x2A 0x00 // R Divide value = 1
  
```

### 3.1.2 Linear Microphone Board With TMDSEVM5517 Evaluation Module

To configure and test the Linear Microphone Board by interfacing with the 66AK2Gx or C5517 EVM, see [Audio Pre-Processing Reference Design for Voice-Based Applications](#) and [K2G-Based Voice Recognition Audio System Design Guide](#).

## 4 Testing and Results

Testing the Linear Microphone Board to validate the device configuration and proper microphone bias can be achieved by:

- Ensuring the BIASA LED is ON once the devices are configured
- Evaluating the digital data stream from the PCM1864 device

Figure 2 shows the FFT plot for the DOUT data streaming using the an AP2722 device when playing a 1-kHz monotone.

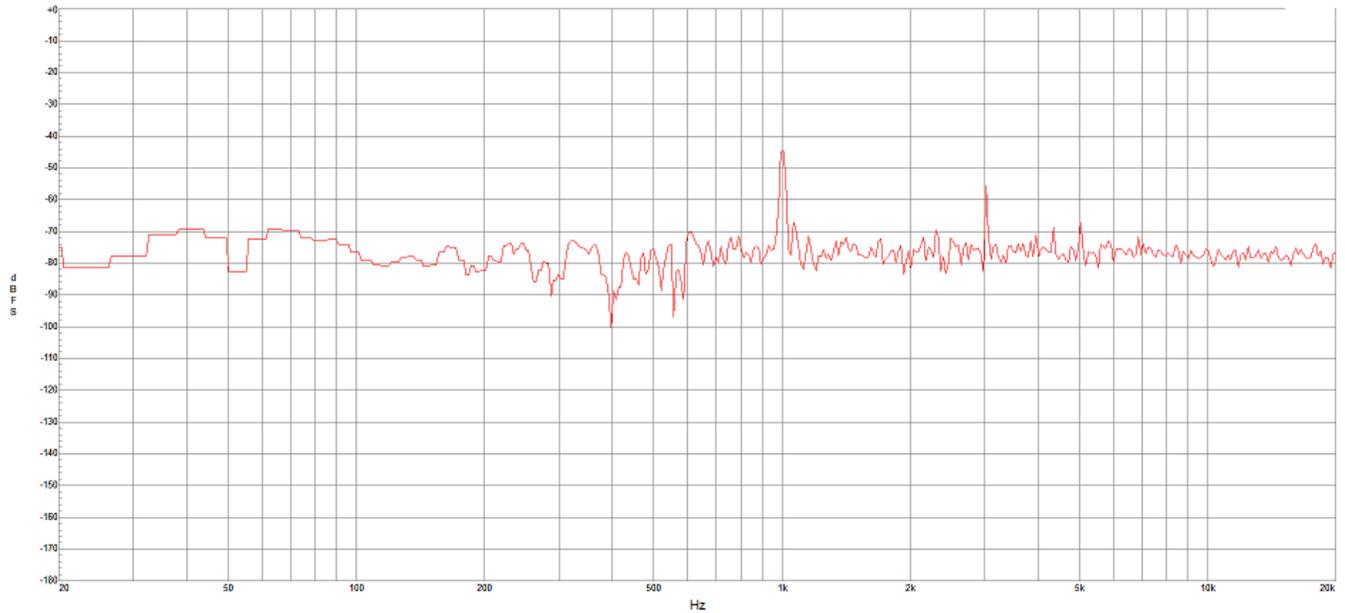


Figure 2. FFT Plot

Figure 3 shows the LRCK and I<sup>2</sup>S data stream on DOUT1 and DOUT2 on the PCM1864 device in time domain.

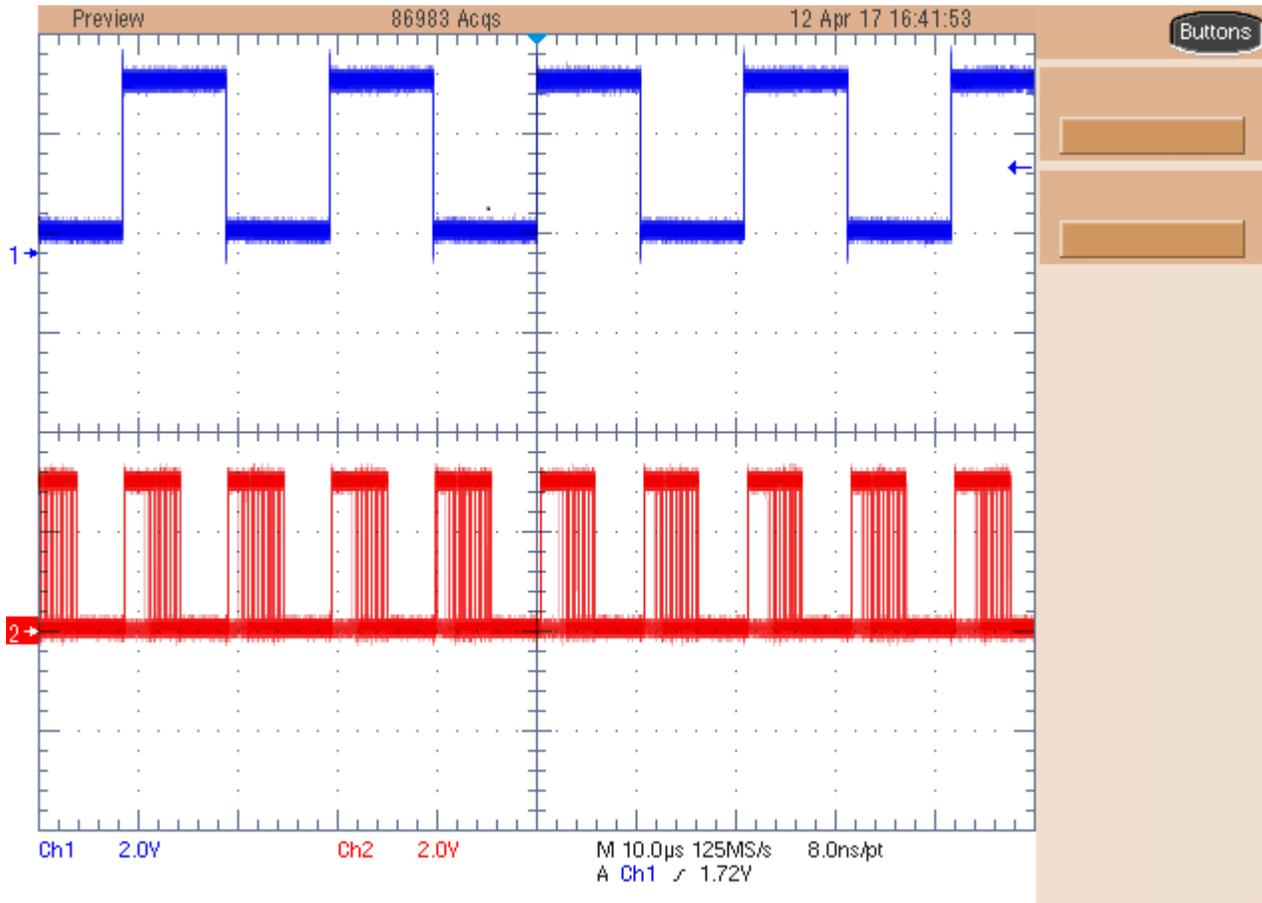


図 3. I<sup>2</sup>S Plot

## 5 Design Files

### 5.1 Schematics

To download the schematics, see the design files at [TIDA-01470](#).

### 5.2 Bill of Materials

To download the bill of materials (BOM), see the design files at [TIDA-01470](#).

### 5.3 PCB Layout Recommendations

#### 5.3.1 Layout Prints

To download the layer plots, see the design files at [TIDA-01470](#).

### 5.4 Altium Project

To download the Altium project files, see the design files at [TIDA-01470](#).

### 5.5 Gerber Files

To download the Gerber files, see the design files at [TIDA-01470](#).

### 5.6 Assembly Drawings

To download the assembly drawings, see the design files at [TIDA-01470](#).

## 6 Software Files

To download the software files, see the design files at [TIDA-01470](#).

## 7 商標

Texas Instruments is a trademark of Texas Instruments.  
すべての商標および登録商標はそれぞれの所有者に帰属します。

## TIの設計情報およびリソースに関する重要な注意事項

Texas Instruments Incorporated ("TI")の技術、アプリケーションその他設計に関する助言、サービスまたは情報は、TI製品を組み込んだアプリケーションを開発する設計者に役立つことを目的として提供するものです。これにはリファレンス設計や、評価モジュールに関する資料が含まれますが、これらに限られません。以下、これらを総称して「TIリソース」と呼びます。いかなる方法であっても、TIリソースのいずれかをダウンロード、アクセス、または使用した場合、お客様(個人、または会社を代表している場合にはお客様の会社)は、これらのリソースをここに記載された目的にのみ使用し、この注意事項の条項に従うことに合意したものとします。

TIによるTIリソースの提供は、TI製品に対する該当の発行済み保証事項または免責事項を拡張またはいかなる形でも変更するものではなく、これらのTIリソースを提供することによって、TIにはいかなる追加義務も責任も発生しないものとします。TIは、自社のTIリソースに訂正、拡張、改良、およびその他の変更を加える権利を留保します。

お客様は、自らのアプリケーションの設計において、ご自身が独自に分析、評価、判断を行う責任がお客様にあり、お客様のアプリケーション(および、お客様のアプリケーションに使用されるすべてのTI製品)の安全性、および該当するすべての規制、法、その他適用される要件への遵守を保証するすべての責任をお客様のみが負うことを理解し、合意するものとします。お客様は、自身のアプリケーションに関して、(1) 故障による危険な結果を予測し、(2) 障害とその結果を監視し、および、(3) 損害を引き起こす障害の可能性を減らし、適切な対策を行う目的で、安全策を開発し実装するために必要な、すべての技術を保持していることを表明するものとします。お客様は、TI製品を含むアプリケーションを使用または配布する前に、それらのアプリケーション、およびアプリケーションに使用されているTI製品の機能性を完全にテストすることに合意するものとします。TIは、特定のTIリソース用に発行されたドキュメントで明示的に記載されているもの以外のテストを実行していません。

お客様は、個別のTIリソースにつき、当該TIリソースに記載されているTI製品を含むアプリケーションの開発に関連する目的でのみ、使用、コピー、変更することが許可されています。明示的または黙示的を問わず、禁反言の法理その他どのような理由でも、他のTIの知的所有権に対するその他のライセンスは付与されません。また、TIまたは他のいかなる第三者のテクノロジーまたは知的所有権についても、いかなるライセンスも付与されるものではありません。付与されないものには、TI製品またはサービスが使用される組み合わせ、機械、プロセスに関連する特許権、著作権、回路配置利用権、その他の知的所有権が含まれますが、これらに限られません。第三者の製品やサービスに関する、またはそれらを参照する情報は、そのような製品またはサービスを利用するライセンスを構成するものではなく、それらに対する保証または推奨を意味するものでもありません。TIリソースを使用するため、第三者の特許または他の知的所有権に基づく第三者からのライセンス、あるいはTIの特許または他の知的所有権に基づくTIからのライセンスが必要な場合があります。

TIのリソースは、それに含まれるあらゆる欠陥も含めて、「現状のまま」提供されます。TIは、TIリソースまたはその仕様に関して、明示的か暗黙的にかかわらず、他のいかなる保証または表明も行いません。これには、正確性または完全性、権原、続発性の障害に関する保証、および商品性、特定目的への適合性、第三者の知的所有権の非侵害に対する黙示的保証が含まれますが、これらに限られません。

TIは、いかなる苦情に対しても、お客様への弁済または補償を行う義務はなく、行わないものとします。これには、任意の製品の組み合わせに関連する、またはそれらに基づく侵害の請求も含まれますが、これらに限られず、またその事実についてTIリソースまたは他の場所に記載されているか否かを問わないものとします。いかなる場合も、TIリソースまたはその使用に関連して、またはそれらにより発生した、実際の、直接的、特別、付随的、間接的、懲罰的、偶発的、または、結果的な損害について、そのような損害の可能性についてTIが知らされていたかどうかにかかわらず、TIは責任を負わないものとします。

お客様は、この注意事項の条件および条項に従わなかったために発生した、いかなる損害、コスト、損失、責任からも、TIおよびその代表者を完全に免責するものとします。

この注意事項はTIリソースに適用されます。特定の種類の資料、TI製品、およびサービスの使用および購入については、追加条項が適用されます。これには、半導体製品(<http://www.ti.com/sc/docs/stdterms.htm>)、評価モジュール、およびサンプル(<http://www.ti.com/sc/docs/sampterm.htm>)についてのTIの標準条項が含まれますが、これらに限られません。