

EVM User's Guide: TPS62A0569AEVM-157

TPS62A0569AEVM-157 評価基板



説明

TPS62A0569AEVM-157 評価基板 (EVM) は、TPS62A0569A 降圧コンバータの動作と機能を、開発ユーザーが容易に評価およびテストできる設計を採用しています。この評価基板は、2.5V ~ 5.5V の入力電圧を、最大 2A を供給可能な 1.8V の安定化出力電圧に変換します。TPS62A0569AEVM-157 は、1.6mm x 1.6mm の SOT563 パッケージに封止済みです。

設計を開始

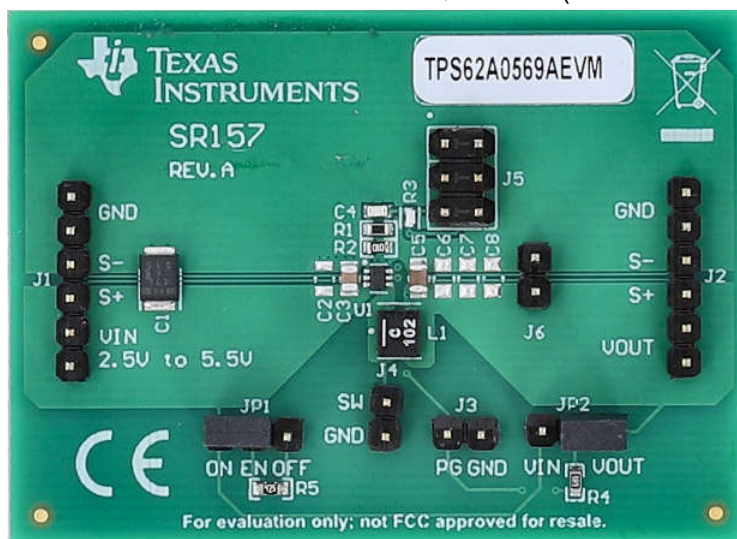
1. [ti.com](https://www.ti.com) で評価基板を注文します。
2. データシートをダウンロードします。
3. データシートを使用して、目的の出力電圧に応じてデバイスの部品表 (BOM) を調整してください。

特長

- 入力電圧範囲: 0.5V ~ 5.5V
- 可変出力電圧範囲: 0.6V ~ V_{IN}
- 100% モード動作
- 静止電流: 23 μ A (最大値)
- フィードバック精度: 1% (0°C ~ 125°C)
- スwitchング周波数: 2.4MHz (PWM)
- 強制 PWM モード

アプリケーション

- セットトップ ボックス、TV アプリケーション
- IP ネットワーク カメラ、多機能プリンタ
- ワイヤレス ルータ、ソリッドステートドライブ
- バッテリ駆動アプリケーション
- 汎用 POL (ポイント オブ ロード) 電源



TPS62A0569AEVM-157

1 評価基板の概要

1.1 はじめに

TPS62A0569A は、同期整流降圧型 DC/DC コンバータで、高効率と小型の設計向けに最適化されています。TPS62A0569A は最大 2A の出力電流を供給します。TPS62A0569A は、負荷電流範囲全体にわたって強制 PWM モード (FPWM) で動作します。このユーザー ガイドでは、TPS62A0569A 評価基板 (EVM) の特性、動作、および使用方法について説明します。このドキュメントには、以下のセットアップ手順が含まれています。

- ハードウェア
- プリント基板 (PCB) レイアウト
- 回路図
- 部品表 (BOM)

1.2 キットの内容

表 1-1. TPS62A0569AEVM-157 キットの内容

項目	説明	数量
TPS62A0569AEVM-157	PCB	1

1.3 仕様

表 1-2. 性能仕様の概要

仕様	テスト条件	最小値	標準値	最大値	単位
入力電圧		2.5		5.5	V
出力電圧			1.8		V
出力電流		0		2	A

1.4 製品情報

この評価基板の PCB は、この IC の可変電圧バージョンに対応するよう設計されています。評価基板上では、フィードバックピンに接続された 抵抗デバイダ分岐を調整することで、目的の出力電圧を設定できます。他の入力コンデンサおよび出力コンデンサを追加することもできます。TPS62A0569A は FPWM で動作します。FPWM モードでのデバイスのスイッチング周波数は 2.4MHz です。

2 ハードウェア

2.1 構成

このセクションでは、TPS62A0569AEVM-157 の適切な使用方法について説明します。

2.1.1 コネクタの説明

J1、ピン 1 および 2 – VIN	評価基板の入力電源からの正の入力電圧接続
J1、ピン 3 および 4 – S+/S–	入力電圧センス接続。このポイントの入力電圧を測定します
J1、ピン 5 および 6 – GND	評価基板の入力電源からの入力リターン接続
J2、ピン 1 および 2 – VOUT	正の出力電圧接続
J2、ピン 3 および 4 – S+/S–	出力電圧センス接続。このポイントで出力電圧を測定します
J2、ピン 5 および 6 – GND	出力リターン接続
J3 – PG/GND	このヘッダーのピン 1 に PG 出力が現れ、ピン 2 に便利なグラウンドが配置されています。
J4 – SW/GND	このヘッダーのピン 1 に SW 出力が現れ、ピン 2 に便利なグラウンドが配置されています。
J5 – ボード測定	安定性を確保するためのボード測定用コネクタ
J6 – VOUT/GND	出力コンデンサ付近での出力電圧測定
JP1 – EN	EN ビン ジャンパ。ON と EN の間に付属のジャンパを配置すると、IC をオンにします。OFF と EN の間にジャンパを配置すると、IC がオフになります。
JP2 – PG ブルアップ電圧	PG ビン ブルアップ電圧ジャンパ。JP2 ビン 2 に供給されたジャンパを VOUT に配置して、PG ビンのブルアップ抵抗を出力電圧に接続するか、VIN に接続して、PG ビンのブルアップ抵抗を入力電圧に接続します。また、ジャンパを取り外し、ピン 2 に別の電圧を供給することで、PG ビンを異なるレベルにブルアップできます。この外部印加電圧は 5.5V 未満である必要があります。

2.1.2 ハードウェア設定

この評価基板を動作させるには、[コネクタの説明](#)に従ってジャンパ JP1 を目的の位置に設定してください。入力電源を J1 に接続し、負荷を J2 に接続します。

2.2 変更点

この評価基板 (EVM) のプリント基板 (PCB) は、ユーザによる一部の変更に対応できるよう設計されています。出力電圧に応じて、他の入力コンデンサ、出力コンデンサ、またはフィードフォワード コンデンサを追加できます。また、出力電圧は抵抗デバイダにより変更できます。

2.2.1 入力と出力の各コンデンサ

C2 は、追加の入力コンデンサとして提供されています。このコンデンサは適切な動作に必須ではありませんが、入力電圧リップルを低減するために使用できます。

C6、C7、および C8 は、追加の出力コンデンサとして提供されています。これらのコンデンサは適切な動作に必須ではありませんが、出力電圧リップルの低減および負荷過渡応答の改善に使用できます。適切に動作させるため、出力キャパシタンスをデバイスのデータシートの推奨範囲内にする必要があります。

2.2.2 フィードフォワードコンデンサ

C4 はフィードフォワードコンデンサです。この評価基板は 120pF のフィードフォワードコンデンサを備えています。TI は、調整された出力電圧に応じて、デバイスのデータシートでフィードフォワードコンデンサの要件を確認することを推奨しています。

3 ハードウェア設計ファイル

3.1 回路図

図 3-1 に、TPS62A0569AEVM-157 の評価基板 (EVM) 回路図を示します。

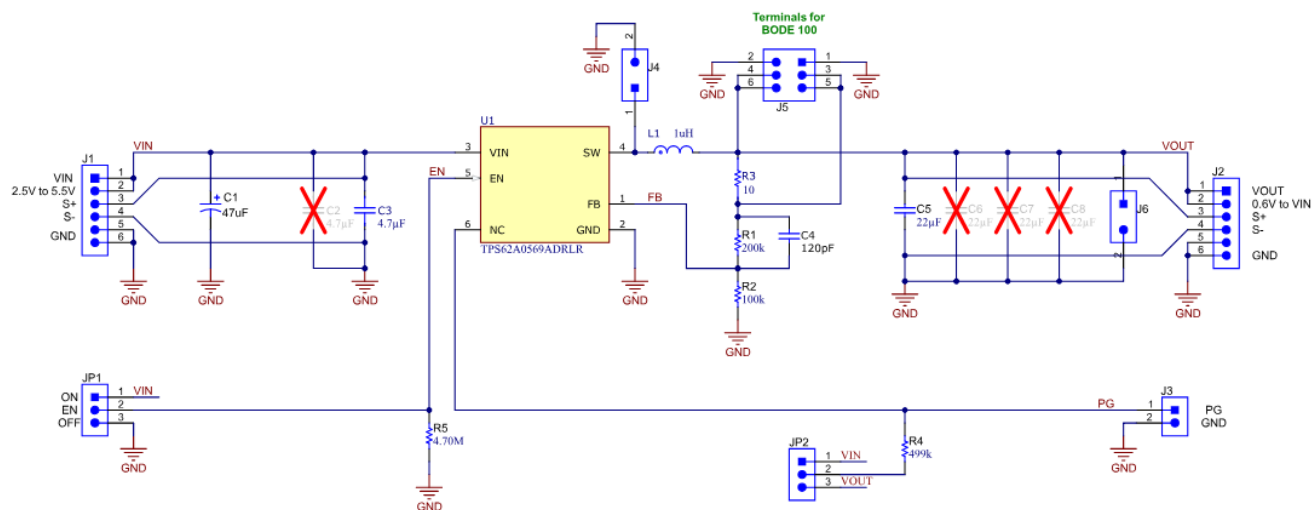


図 3-1. TPS62A0569AEVM-157 の回路図

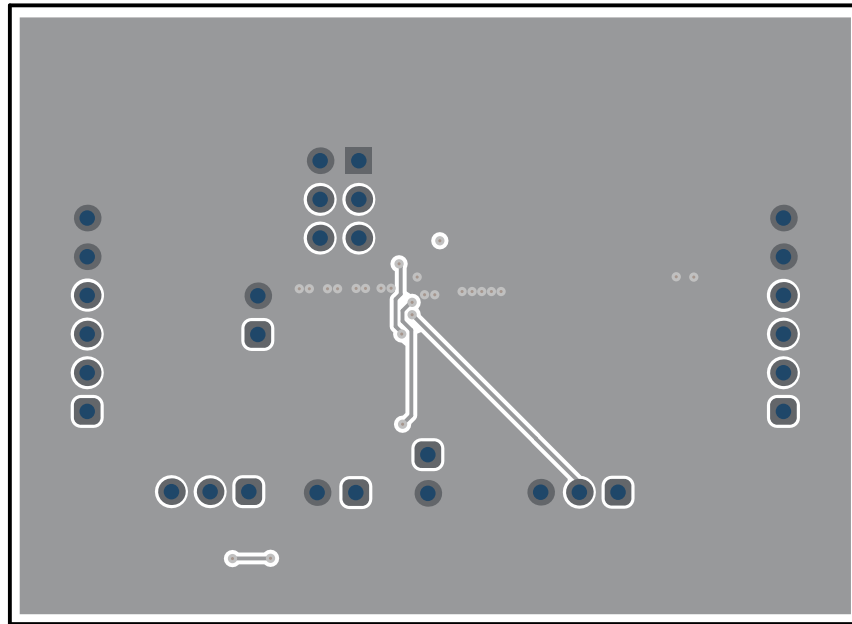


図 3-4. 下層

3.3 部品表 (BOM)

表 3-1 に、この評価基板の部品表を示します。

表 3-1. TPS62A0569AEVM-157 部品表

参照の記号	値	説明	サイズ	部品番号	メーカー
C1	47 μ F	コンデンサ、タンタル、6.3V、 $\pm 20\%$	3528-21	T520B476M006ATE025	Kemet
C3	4.7 μ F	コンデンサ、セラミック、10V、X7R、 $\pm 20\%$	0805	GRM21BR71A475KE51L	Murata (村田製作所)
C4	120pF	コンデンサ、セラミック、50V、C0G/NP0、 $\pm 5\%$	0603	GRM1885C1H121JA01D	Murata (村田製作所)
C5	22 μ F	コンデンサ、セラミック、10V、X7R、 $\pm 20\%$	0805	GRM21BZ71A226ME15L	Murata (村田製作所)
L1	1 μ H	モールド パワー インダクタ、シールド付き、20%、7.9A、21.3m Ω DCR	3MM2_3MM5	XGL3515-102MEC	Coilcraft
R1	200k	抵抗、チップ、0.1W、1%	0603	RC0603FR-07200KL	Yageo
R2	100k	抵抗、チップ、0.1W、1%	0603	RC0603FR-07100KL	Yageo
R3	10	抵抗、チップ、0.05W、5%	0402	CH0402-10RJFPT	Vishay
R4	499k	抵抗、チップ、0.1W、1%	0603	RC0603FR-07499KL	Yageo
R5	4.7M	抵抗、チップ、0.1W、1%	0603	RC0603FR-074M7L	Yageo
U1	TPS62A0569A	IC、5.5V、2A 降圧コンバータ	SOT563	TPS62A0569ADRLR	TI

4 追加情報

4.1 商標

すべての商標は、それぞれの所有者に帰属します。

5 関連資料

デバイスのデータシートおよびその他のドキュメントは、[TPS62A0569A](#) のプロダクトフォルダで入手できます。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月