

人型ロボット用ハンドリファレンス デザインにおける、単一MCUを用いた集中型6軸モーター制御



説明

このリファレンス デザインは、1 つの TI C2000™ F28P65 マイコンを使用し、6 軸制御を搭載した産業用イーサネット モータードライブを実現します。このデザインは、42cm² 未満のプリント基板 (PCB) により、6 自由度 (DoF) ヒュー マノイド ロボット ハンドを駆動します。このデザインは、小 型のフォーム ファクタと統合プラットフォームを示すもので す。この統合型プラットフォームは、電流検出機能および FET を内蔵した DRV8376 3 相モータードライブを 6 基、パワー ステージとして使用しています。このプラットフ ォームは、いずれも 200MHz で動作する 2 つの 32 ビット C28x デジタル信号プロセッサ (DSP) 中央演算処理装置 (CPU) と 1 つの制御補償器アクセラレータ (CLA) CPU を搭載した F28P65 デバイスを使用し、リアルタイムのモ ーター制御および産業用イーサネット通信を実現します。

特長

- ・ 高集積回路 (IC) を使用したコンパクトな設計で、**42cm²** 未満の PCB サイズに貢献します
- ・ 単一のリアルタイム マイコン (MCU) で 2 つの CPU を使い、電流・速度・位置の 6 系統の独立した閉ループ フィールド指向制御 (FOC) を制御します
- ・ **DRV8376** は、ローサイド電流検出アンプと FET を内蔵しており、高効率な電流モニタリングと小型フォームファクタを実現します
- ・ チップ間通信用の柔軟な通信インターフェイス オプション。たとえば、高速 シリアル インターフェイス (FSI)、汎用非同期レシーバトランスミッタ (UART)、およびフレキシブル データレート付きコントローラ エリア ネットワーク (CAN-FD) など

アプリケーション

- ヒューマノイド (ヒト型ロボット) 向けモータードライブ
- ロボット通信モジュール

リソース

TIDA-010992

デザインフォルダ

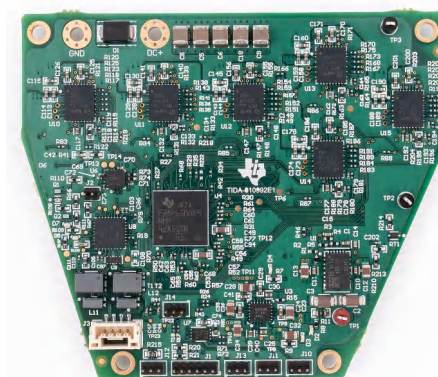
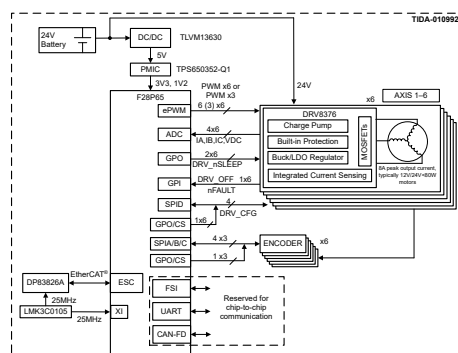
TMS320F28P650DK、TPS650352-Q1 プロダクト フォルダ

DRV8376, DP83826A, LMK3C0105 プロダクト フォルダ

C2000WARE-MOTORCONTROL-SDK ツール フォルダ



テキサス・インスツルメンツの™ E2E サポート エキスパートにお問い合わせください。



1 システムの説明

このリファレンス デザインは、TI C2000™ MCU-F28P65 デバイスを使用して、6 軸制御機能を搭載した産業用イーサネット接続型のリアルタイム モーター ドライブを取り扱う能力を提示します。

このデザインの制御部分には、F28P65 マイコンに、2 軸の閉ループの FOC (フィールドオリエンテッド コントロール) を実行するための小型の 9mm × 9mm BGA パッケージに封止された 1 つの 200MHz C28x コアが搭載され、EtherCAT アプリケーションの実行も行います。一方、この F28P65 マイコンのもう 1 つの C28x コアは、4 軸閉ループ FOC モーター制御を実行します。シングル マイコン F28P65 は、高分解能 ePWM モジュールを使用して 36 の相補型 PWM 信号を生成し、マイコンに内蔵された 18 チャンネル A/D コンバータ (ADC) によって 6 つのモーターの 3 相電流を測定します。このリファレンス デザインでは、モータごとに 1 つのデジタル エンコーダとシリアル ペリフェラル インターフェイス (SPI) を使用して、モータ回転子の位置データをフィードバックします。

電力段は、6 個の 70V、4.5A ピーク 3 相モーター ドライバ DRV8376 を内蔵し、電流検出機能と FET (電界効果トランジスタ) を内蔵しており、ゲート ループと電源ループのインピーダンスが極めて低くなるように最適化されています。400mΩ (ハイサイドとローサイドの合計) のオン抵抗 RDS(ON) が小さいため、大電力駆動能力を実現できます。内蔵の位相電流検出機能を使用して電流を検出するので、外付けのシャント抵抗は不要です。DRV8376 には、電源低電圧誤動作防止 (UVLO)、チャージ ポンプ低電圧 (CPUV)、過電流保護 (OCP)、過熱警告およびシャットダウン (OTW/OTSD)、故障状態通知 (nFAULT)、SPI 経由の故障診断などの保護機能も内蔵されています。制御方式は、モーター電流制限動作から故障応答まで、レジスタ設定を使って詳細に設定できます。

このリファレンス デザインは、独自の多軸モーター制御方式を採用し、16kHz の制御サイクル時間と 64kHz の PWM スイッチング周波数で 6 つの独立した FOC 制御ループを実装してモーター リップル電流を低減する方法を示します。位置ループは、EtherCAT 接続経由でモーション コントローラによって制御できます。

1.1 用語

表 1-1. 用語

SOC	システム オンチップ
FOC	フィールド オリエンテッド コントロール (磁界方向制御/FOC)
マイコン	マイクロ プログラム方式制御ユニット
MIPS	100 万命令 / 秒
CLA	制御補償器アクセラレータ
CLB	構成可能ロジック ブロック
BLDC	ブラシレス DC
IGBT	絶縁型ゲート バイポーラトランジスタ (Isolated gate bipolar transistor)
GaN	窒化ガリウム
SiC	シリコン カーバイド
DRAM	ダイナミック ランダム アクセス メモリ
SRAM	スタティック ランダム アクセス メモリ
RPM	回転数 / 分
EtherCAT	Ethernet for Control Automation Technology
EPWM	拡張パルス幅変調
CMP	イベント コンパレータ
CAP	イベントのキャプチャ
ISR	割り込みサービス ルーチン
EPWM	拡張パルス幅変調
GPIO	汎用入出力
FIFO	先入れ先出し
SPI	シリアル ペリフェラル インターフェイス

1.2 主なシステム仕様とインターフェイス仕様

表 1-2. 主なシステム仕様

パラメータ	標準値	備考
DC 入力電圧	24V (12V ~ 36V)	絶対最大電圧 36V
最大 3 相連続出力電流	2A _{RMS}	DRV8376 の出力電流能力はピーク 4.5A です
PWM スイッチング周波数	64kHz	DRV8376 は、100kHz の PWM を駆動できません
PWM デッドバンド	100ns	200ns 未満
電流センスの精度	+/- 5%	DRV8376 データシートに基づきます
FOC ループ制御周波数	16kHz	6 軸すべて
PCB 層構成	8 層、1 オンスの銅	
PCB サイズ	6 × 7cm	
エンコーダ	15 ビットのコア分解能	SPI
モーターの仕様	直径 12mm、30000rpm、0.4Arms、2.8mNm、1:16 ギアボックス装備	逆 EMF 係数: 0.55V/krpm、ライン抵抗 11.15Ω、ライン インダクタンス 220μH、慣性 0.194g/cm ²

表 1-3. インターフェイス仕様

ピン	信号	FUNCTION
J1-1	GND	JTAG
J1-2	JTAG_TMS	
J1-3	JTAG_TDI	
J1-4	JTAG_TCK	
J1-5	JTAG_TDO	
J1-6	3V3	
J2	ジャンパ ON (SCI / ウェイト モード) ジャンパ OFF (フラッシュ モード)	ブート モード
J3-1	H0_TD_N	PHY0 MDI
J3-2	H0_TD_P	
J3-3	H0_RD_N	
J3-4	H0_RD_P	
J4-1、J4-2	U	axis1 のモーター コネクタ。 (J5、J6、J7、J8、J9 は同じピン マップを使用)
J4-3、J4-4	V	
J4-5、J4-6	W	
J4-7	3V3	
J4-8	GND	
J4-9	SPI_MISO	
J4-10	SPI_MOSI	
J4-11	SPI_SCK	
J4-12	SPI_CS	
J10-1	FSI_TXA_CLK	FSI TX
J10-2	FSI_TXA_D0	
J10-3	GND	
J11-1	FSI_RXA_CLK	FSI RX
J11-2	FSI_RXA_D0	
J11-3	GND	
J12-1	CAN+	CAN-FD
J12-2	CAN-	
J12-3	GND	
J13-1	UART_TX	UART
J13-2	UART_RX	
J13-3	GND	
J14-1	DRV_OFF_PMIC	DRV_OFF ソースの選択
J14-2	DRV_OFF	
J14-3	DRV_OFF_MCU	

2 システム概要

2.1 ブロック図

図 2-1 は、点線枠で示した TIDA-010992 のシステムブロック図です。

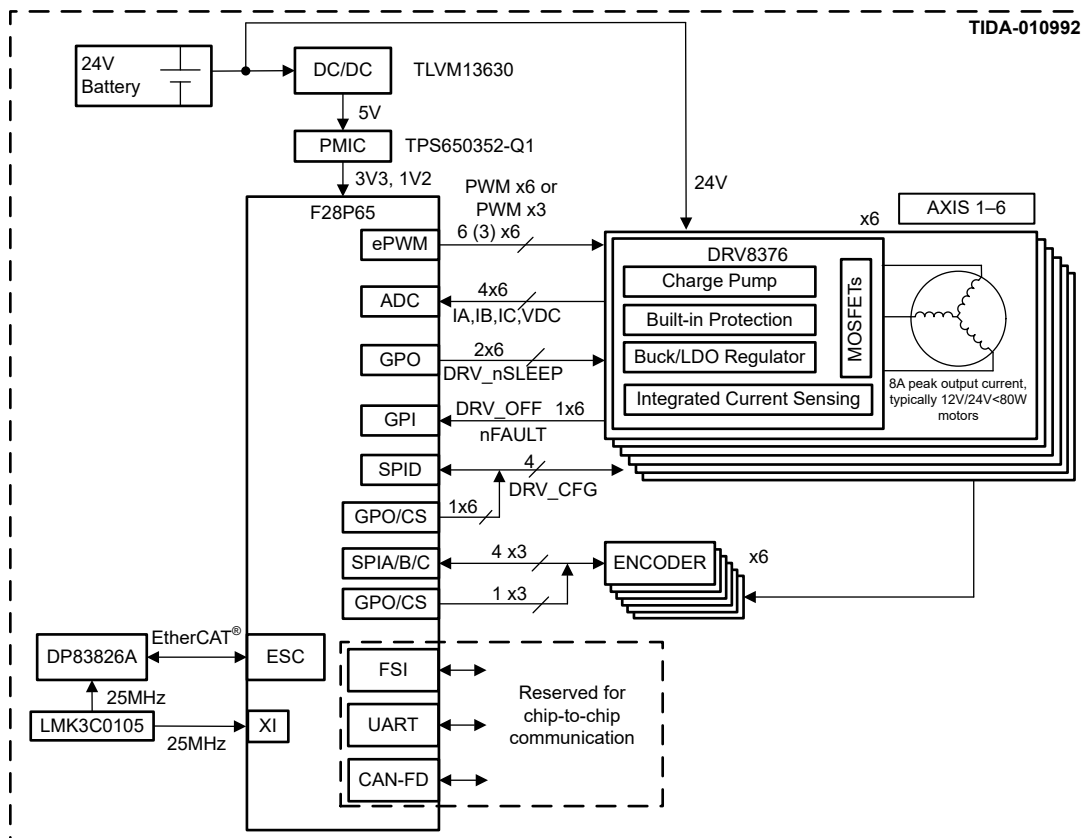


図 2-1. TIDA-010992 のシステムブロック図

2.2 設計上の考慮事項

設計目標は、6 つの自由度を持つヒューマノイド ロボット ハンド用に統合された多軸サーボ制御を実装することです。この設計では、公称 24V、3V ~ 30V DC のシングル DC 入力電圧で動作し、AC モーターを駆動するための 3 相正弦波を出力します。この設計には、以下の複数のサブシステムが含まれています。

- ・ **パワー ツリー** - 入力電圧範囲の広い DC/DC モジュール (TLVM13630) は、5V レールを生成し、PMIC (電源管理 IC) に電力を供給します。この PMIC は、3.3V および 1.2V のレールを出力・監視する機能を備えています。3.3V レールは、EEPROM、イーサネット PHY、マイコン IO、他のアナログ部品に電力を供給します。1.2V レールは F28P65 コア電圧用です。
- ・ **パワーインバーター** - 各軸は、70V、4.5A の 3 相 FET 内蔵 BLDC モータードライバ (DRV8376) を採用しており、短絡、低電圧、過熱に対する保護機能を備えています。制御方式は、モーター電流制限動作から故障応答まで、SPI 経由のレジスタ設定を使って詳細に設定できます。内蔵の電流検出機能を使用して 3 相電流を検出するので、外付けのセンス抵抗が不要になり、電流データがマイコン内の 3 つの ADC モジュールにフィードバックされて、同時検出を維持できます。
- ・ **制御と通信** - モーター制御と通信に、リアルタイム制御、安全性、セキュリティ機能を備えた、200MHz デュアルコア C28x マイコン (F28P65) を採用しています。1 つの 200MHz C28 コアは 2 軸モーター制御と EtherCAT アプリケーション向けに閉ループ フィールド指向制御 (FOC) を実行し、もう 1 つの 200MHz C28 コアは 4 軸モーター制御用に 4 つの FOC ループを実行します。このリファレンス デザインでは、モータごとに 1 つのデジタル エンコーダと SPI 通信を使用して、モータ回転子の位置データをフィードバックします。

2.3 主な使用製品

2.3.1 TMS320F28P65x (F28P65x)

TMS320F28P65x (F28P65x) は、電力密度の向上、スイッチング周波数の向上、IGBT、GaN、および SiC 技術の使用のサポートなど、パワー エレクトロニクスの効率を向上させるように設計された、スケーラブルできわめてレイテンシの低いデバイスである C2000 リアルタイム マイクロコントローラ ファミリの製品です。図 2-2 にこの機能ブロック図を示します。主な機能と利点を表 2-1 にまとめます。

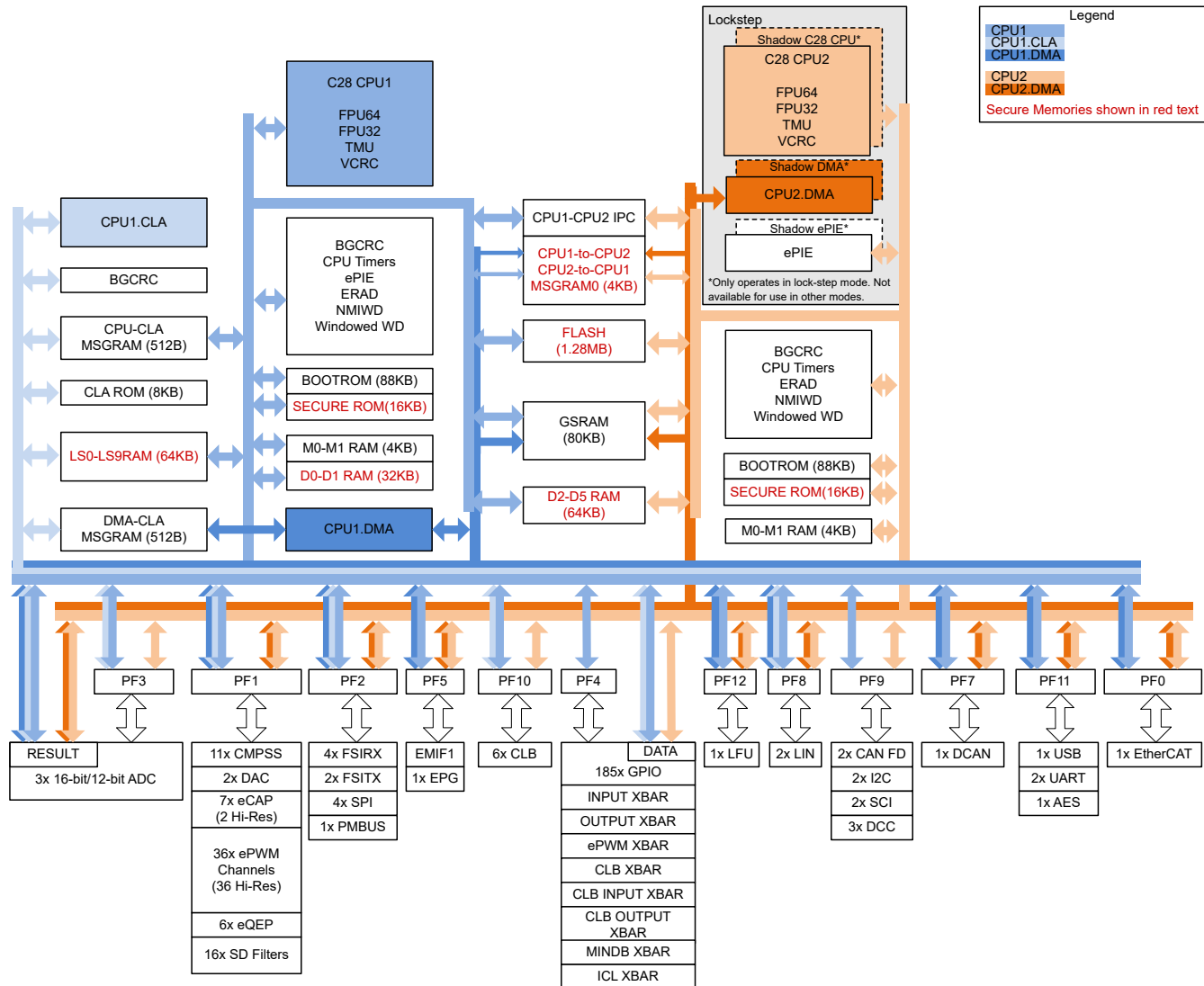


図 2-2. F28P65 の機能ブロック図

表 2-1. F28P65 の機能と特長

特長	利点
1.28MB オンチップ フラッシュと 248KB RAM を搭載したデュアル 200MIPS 32 ビット C28x DSP コア + 200MIPS CLA コア	小型パッケージと統合を通じて、高性能 CPU 性能を実現し、複雑なリアルタイム処理のニーズを満たすことができます。小型フォーム ファクタ設計に役立ちます。
各コアに三角関数演算ユニット (TMU) を搭載	モーター制御用の三角関数を高速化
16 ビット ADC × 3、高分解能 PWM × 36 (18 チャネル)、eCAP × 7、eQEP × 6、16 チャネル SDFM	低レイテンシ モーター制御ループに適した豊富なペリフェラル
EtherCAT SubordinateDevice コントローラ、高速 SPI ポート × 4、CAN-FD × 2、CLB タイル × 6、FSI	産業用イーサネット、位置フィードバック インターフェイス、シリアル通信インターフェイスをサポートする、多様な通信オプションと接続オプション。

表 2-1. F28P65 の機能と特長 (続き)

特長	利点
C28x CPU2 のロックステップ、メモリパワーオンセルフ テスト (MPOST)、ハードウェア内蔵セルフテスト (HWBIST)、高度暗号化標準アクセラレータ、JTAG / ゼロピンブート / デュアルゾーン セキュリティ。	自己診断ライブラリにより SIL2 認証を取得済み。暗号化アクセラレーション機能とセキュア ブート機能を搭載したセキュア システム設計を実現できます。

2.3.2 DRV8376

DRV8376 デバイスは、3 相モータドライブ アプリケーション向けの 400mΩ (ハイサイド + ローサイド MOSFET オン抵抗の合計) 統合型ドライバです。図 2-3 に示すとおり、このデバイスは、3 つのハーフブリッジ MOSFET、ゲートドライバ、チャージポンプ、電流センスアンプ、外部負荷用リニアレギュレータを統合することで、システムの部品点数、コスト、複雑さを低減しています。標準のシリアルペリフェラルインターフェイス (SPI) を使うと、デバイスの各種設定とフォルト診断情報の読み出しを外部コントローラから簡単に行うことができます。また、ハードウェアインターフェイス (H/W) オプションを選択した場合、固定の外部抵抗を使用して、ごく一般的な設定を行うことができます。また、このアーキテクチャは、内部ステートマシンを用いて短絡事象から保護し、内部パワー MOSFET の dv/dt による寄生ターンオンも防止します。

DRV8376 デバイスには、内蔵の電流センスを使用して各ローサイド MOSFET を流れる電流を監視するための 3 つの双方向電流センスアンプが統合されています。電流センスアンプのゲイン設定は、SPI またはハードウェアインターフェイスを介して調整できます。

高いレベルでデバイスが統合されていることに加え、DRV8376 は幅広い保護機能を内蔵しています。これらの機能には、電源の低電圧誤動作防止 (UVLO)、チャージポンプの低電圧誤動作防止 (CPUV)、過電流保護 (OCP)、AVDD と GVDD 低電圧誤動作防止 (AVDD_UV、GVDD_UV)、および過熱警告シャットダウン (OTW と OTSD) などが含まれます。フォルトイベントは nFAULT ピンにより通知され、SPI 版のデバイスでは SPI レジスタで詳細情報を取得できます。DRV8376 デバイスは、VQFN 表面実装パッケージで提供されています。VQFN パッケージのサイズは 6mm × 5mm です。主な特長を表 2-2 にまとめます。



表 2-2. DRV8376 の機能と特長

特長	利点
70V FET を内蔵した 3 相モータードライバ、4.5A ピーク動作に対応した用 400mΩ デバイス。	最大 100kHz の高スイッチング周波数で、最大 48VDC、1ARMS 位相電流の 3 相インバータを可能にし、低インダクタンスおよび高速ドライブを実現します。
アクティブ消磁と最適化されたピン配置。	パッケージの寄生成分の最小化により、高速スイッチングが可能になり、スイッチング損失を低減できます。使いやすい PCB レイアウト。
小さい可聴ノイズ、200ns 未満の非常に短いデッドタイム、100ns 未満の伝搬遅延。	3 相インバータアプリケーションでスイッチング損失を大幅に低減し、位相電圧のデッドタイム歪みを除去するために、ハーフブリッジあたりのデッドバンドを超低レベルに抑えることができます。優れたモーター制御性能。
6x または 3x PWM 制御インターフェイス、内蔵電流検出、DRV レジスタの読み取り / 書き込み用の SPI インターフェイス	外付け電流センス抵抗は不要。SPI インターフェイスによるフレキシブルなデバイス構成。PCB サイズと BOM を低減。
ドライブ OFF モードと低消費電力スリープ モード	デバイスの OFF モードがイネーブルになり、すべてのピンに Hi-Z を出力できます。VVM = 24V で 1.5μA の低消費電力スリープ モードを実現します。
保護機能 (UVLO、CPUV、OCP、OTW、OTSD) を内蔵	外部保護回路のための BOM が減少。

2.3.3 DP83826A

DP83826Ax は、小さく決定論的なレイテンシ、低消費電力、10BASE-Te および 100BASE-TX イーサネットプロトコルのサポートにより、リアルタイム産業用イーサネットシステムの厳格な要件を満たすことができます。このデバイスは、高速なリンクアップ時間を達成するためのハードウェア ブートストラップ、高速リンクドロップ検出モード、システム内の他のモジュールをクロック同期させるための専用基準クロック出力 (CLKOUT) を備えています。一般的なイーサネットピン配置を使用する BASIC 標準イーサネット モードと、追加機能とハードウェア ブートストラップ構成によって標準イーサネットと複数の産業用イーサネット フィールドバス アプリケーションをサポートする ENHANCED イーサネット モードという 2 つのモードに構成できます。図 2-4 は機能ブロック図、表 2-3 は機能ブロック図を示します。

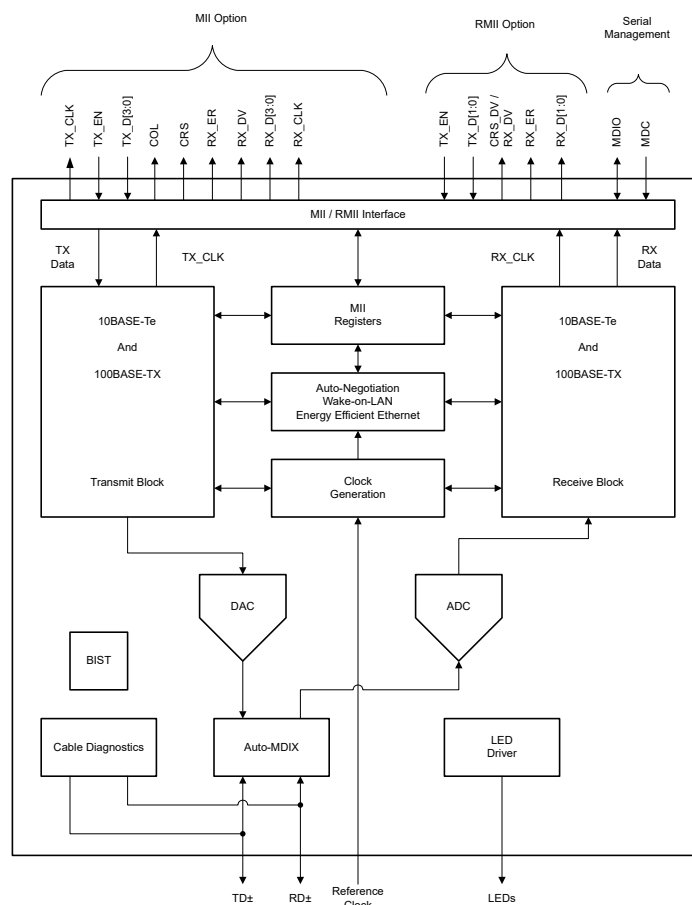


図 2-4. DP83826A の機能ブロック図

表 2-3. DP83826A の機能と特長

特長	利点
小さく決定論的なレイテンシ	EtherCAT などのリアルタイム産業用イーサネット システムの厳格な要件を満たす。
EMC 性能を強化する統合回路を内蔵し、IEEE 802.3 に準拠	堅牢で EMC 準拠のシステム設計が可能
低消費電力、プログラマブル省エネルギー モード	システムの電力要件を低減
1 つのデバイスで 2 つのピン モードを選択可能	ソフトウェアなしでフレキシブルなハードウェア ブートストラップを搭載し、容易に構成可能。
拡張動作温度範囲	ヒューマノイド アプリケーションなど高い周囲温度に対応

3 システム設計理論

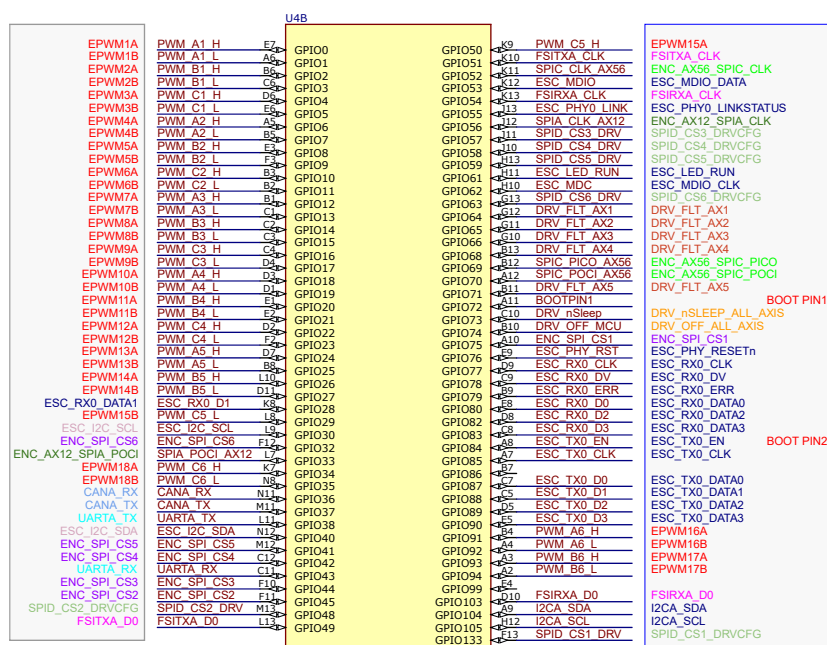
このセクションでは、このリファレンス設計の設計ガイドラインについて説明します。

3.1 F28P65 モーター制御および通信インターフェイス

この設計では、モーター制御および通信コントローラーとして、ロックステップ機能付きデュアルコアと CLA、EtherCAT を搭載した F28P65 (NMR パッケージ: 9 × 9mm) を採用しています。モーター制御インターフェイスには以下が含まれています。

- 拡張パルス幅変調器 (ePWM) - この PWM ペリフェラルは、個別のリソースを持つ小型のシングル チャネル サブモジュールで構成されており、必要に応じてこれらを連携させてシステムを形成することができます。この設計では、6 軸の 3 相モータードライバとして ePWM 1 ~ 18 を使用しています。各 ePWM サブモジュールには 2 つのチャネル A と B があり、設定可能なデッドバンドを持つ 2 つの相補型 PWM 信号を生成します。3 相モーター制御の場合、軸ごとに合計 6 つの PWM を実装しています。これらすべての PWM サブモジュールは、アップ / ダウン カウント モードを備えた 200MHz の同じ時間ベース クロックを共有しており、互いに同期しています。各 ePWM モジュールには同期入力と出力があり、EtherCAT sync0 パルスや FSI RXTRIG など、複数のソースとイベントにリンクするように構成でき、通信と PWM の間のループを閉じることができます。このリファレンス デザインでは、軸 1 の EPWM1 が EtherCAT の Sync0 パルスによってトリガされ、その他のすべての EPWMx モジュールの同期入力は EPWM1 の同期出力によってトリガされます。
- A/D コンバータ (ADC) - この ADC モジュールは、逐次比較 (SAR) 型 ADC で、12 ビットまたは 16 ビットの分解能を選択できます。各 ADC モジュールは単一のサンプル / ホールド (S/H) 回路で構成されており、モーターの 3 相電流に対して同時サンプリングが可能です。ADC リファレンス電圧は、外部の高精度電圧リファレンス チップ REF6230 により供給されます。各軸の対応する ADC チャネルのサンプリング開始は、独自の ADC 変換開始 (SOCA) によってトリガされ、この SOCA イベントは、それぞれ各軸 EPWM モジュールの比較イベント C によってトリガされます。FOC 計算に使用される割り込みは、ADC SOC によってデータ変換が完了すると、自動的に生成されます。
- EtherCAT SubordinateDevice コントローラ (ESC) - この F28P65 マイコンの ESC は、EtherCAT PHY に接続するための最大 2 つの MII (メディア独立インターフェイス) ポートを備えています。プロセス データ インターフェイスは、16 ビット非同期インターフェイスを経由します。ESC には 64 ビットの分散クロッキングもあり、内部または外部で使用できます。SYNC0/1 および LATCH0/1 出力信号を利用して GPIO を同期することを含み、任意の GPIO からの入力や、内部デバイス イベント用のその他の多重化オプションとタイムスタンプのサポートを可能にします。ESC には 8 つのフィールド バス メモリ管理ユニット (FMMU) が搭載されており、RD/、WR/、RDWR のすべてのネイティブ タイプをサポートできるほか、ビットおよびバイトアドレッシング機能を内蔵しています。MAC アドレスなどの情報を保存するため、I²C EEPROM インターフェイスが提供されています。ESC アクセスの割り当ては、初期化時に CPU1 サブシステムに対して行われます。
- デュアルコアモーター制御設計 - このリファレンス デザインは、デュアル C28x DSP コアを活用して 6 軸モーター制御と、CPU1 との産業用通信で軸 1 と軸 2 の制御と EtherCAT アプリケーションを処理し、CPU2 で軸 3 ~ 6 のモーター制御を処理します。メモリとペリフェラルは、以下のように両方の CPU に アロケーションを割り当てる必要があります。
- フラッシュ バンク 0 からバンク 3 (0x80000 ~ 0xFFFFF) は CPU1 が、バンク 4 (0x100000 ~ 0x11FFFF) は CPU2 が所有
- データ用として DRAM1-4 (0x00C000 ~ 0x020000) が、コード用として GSRAM0-2 (0x008000 ~ 0x022000) が CPU1 に割り当てられます。0x020000 から始まる 8KB の DRAM5 と、0x016000 から始まる 16KB の GSRAM3-4 が CPU2 に割り当てられます。
- EPWM1-6 は CPU1 によって制御され、EPWM7-18 は CPU2 によって制御されます
- ADCA と C は CPU1 によって制御され、ADCB は CPU2 によって制御されます
- SPIA と D は、軸 1 ~ 2 エンコーダ インターフェイスおよび DRV 構成では CPU1 によって制御され、SPIB と C は軸 3-6 エンコーダ インターフェイスでは CPU2 によって制御されます
- EtherCAT は CPU1 によって制御されます
- CLB1 は、SPIA データ転送をトリガするため CPU1 によって制御されます。CLB2 と CLB5 は、SPIB と C データ転送をトリガするために CPU2 によって制御されます。

図 3-1 に TIDA-010992 のモーター制御および通信インターフェイスを示し、図 3-2 に軸 1 モーター制御の構成を示します。



F28P65x Pin_IO

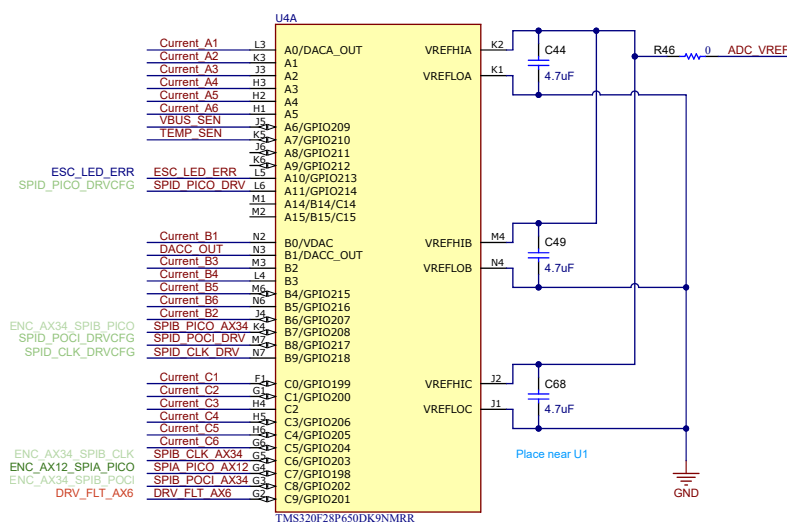


図 3-1. TIDA-010992 の F28P65 モーター制御および通信インターフェイス

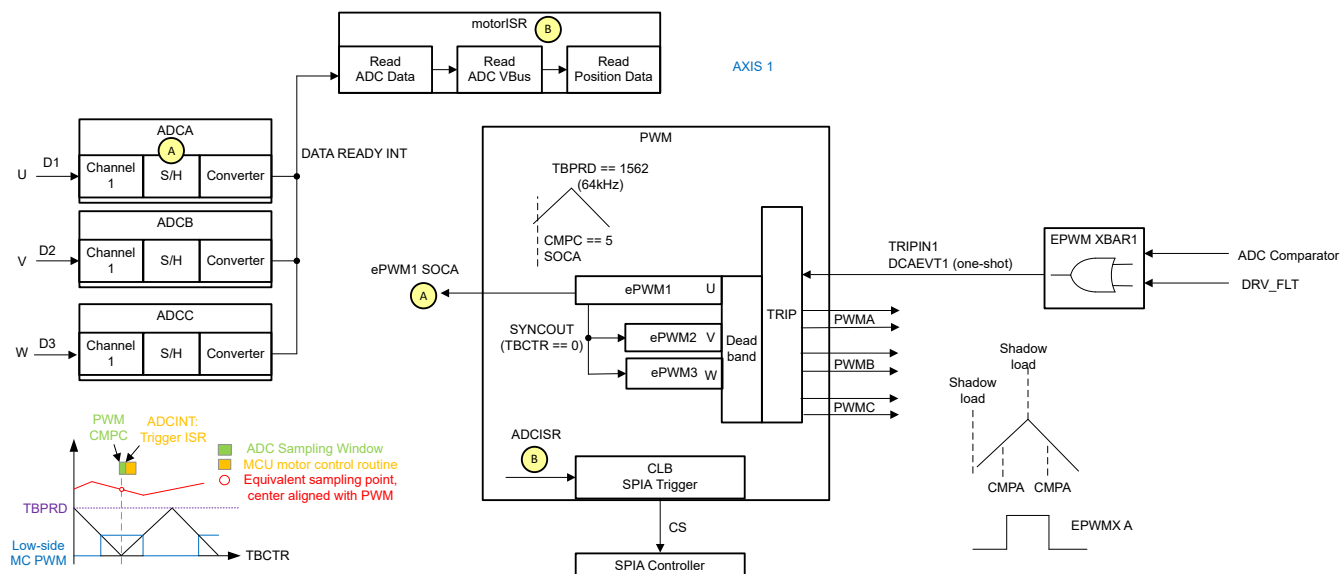


図 3-2. TIDA-010992 の軸 1 モーター制御ペリフェラルの例

3.2 多軸モーター制御方式

3 つの ADC モジュールと 3 つの SPI コントローラは、すべての軸で共有されるペリフェラル リソースであるため、各軸の電流と位置のサンプリングタイミングがオーバーラップしないようにする必要があります。したがって、このリファレンス デザインでは特定の制御方式が採用されています。図 3-3 に、モーター制御のすべての軸 FOC ループのタイミング方式を示します。各軸の ADC サンプリングをトリガする SOCA イベントタイミングは、一度に 1 つの軸の電流のみがサンプリングされるようにずらされています。また、同時に、ADC 割り込みサービス ルーチンで位置データが要求されます。この制御方式により、6 軸すべての FOC ループが、互いにオーバーラップすることなく、16kHz という所定のサイクルタイム内で計算されます。一方、モーターのリプル電流を低減するため、PWM スwitching 周波数は 64kHz に設定されています。

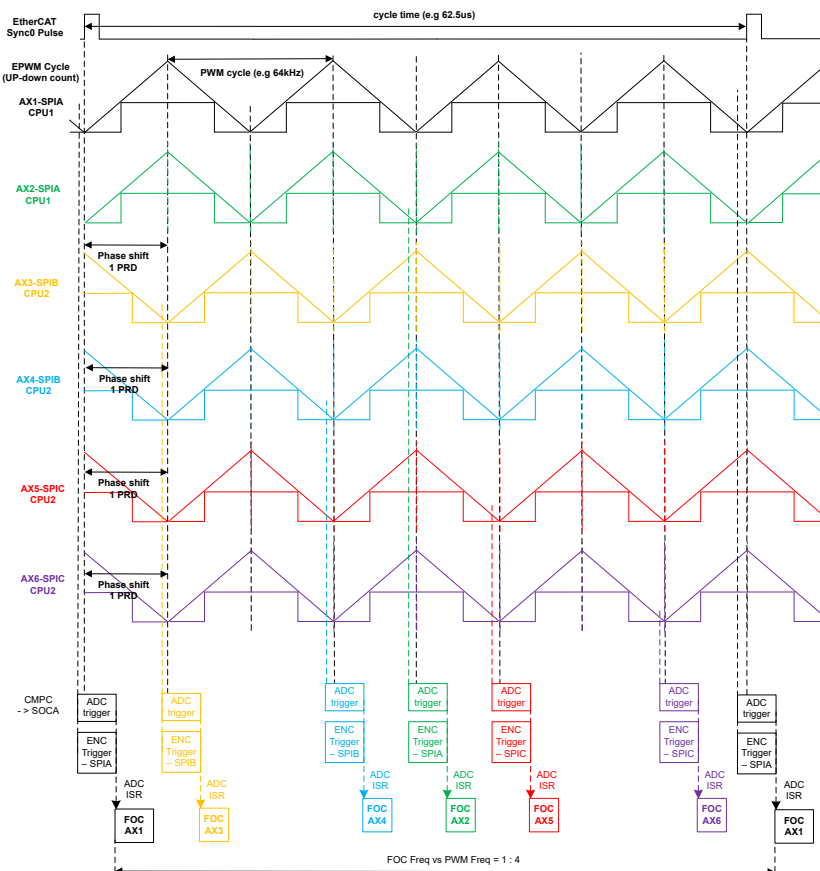


図 3-3. 6 軸モーター制御 FOC ループのタイミング方式

3.3 DC リンク デカップリング

公称 24V の DC 入力電圧は、11 個の 10μF セラミック コンデンサでバッファされ、合計 110μF の DC バス容量となります。入力過電圧保護のために、過渡電圧サプレッサ (TVS) ダイオードも実装されています。PCB は全体でソリッド グランド ポリゴンを 1 つ採用し、放熱性能を改善しています。図 3-4 に、DC リンク デカップリングの回路図を示します。

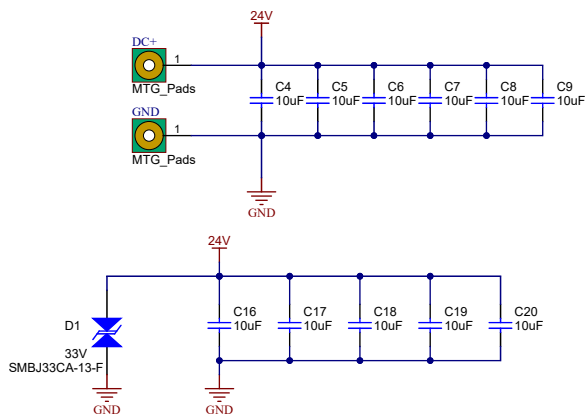
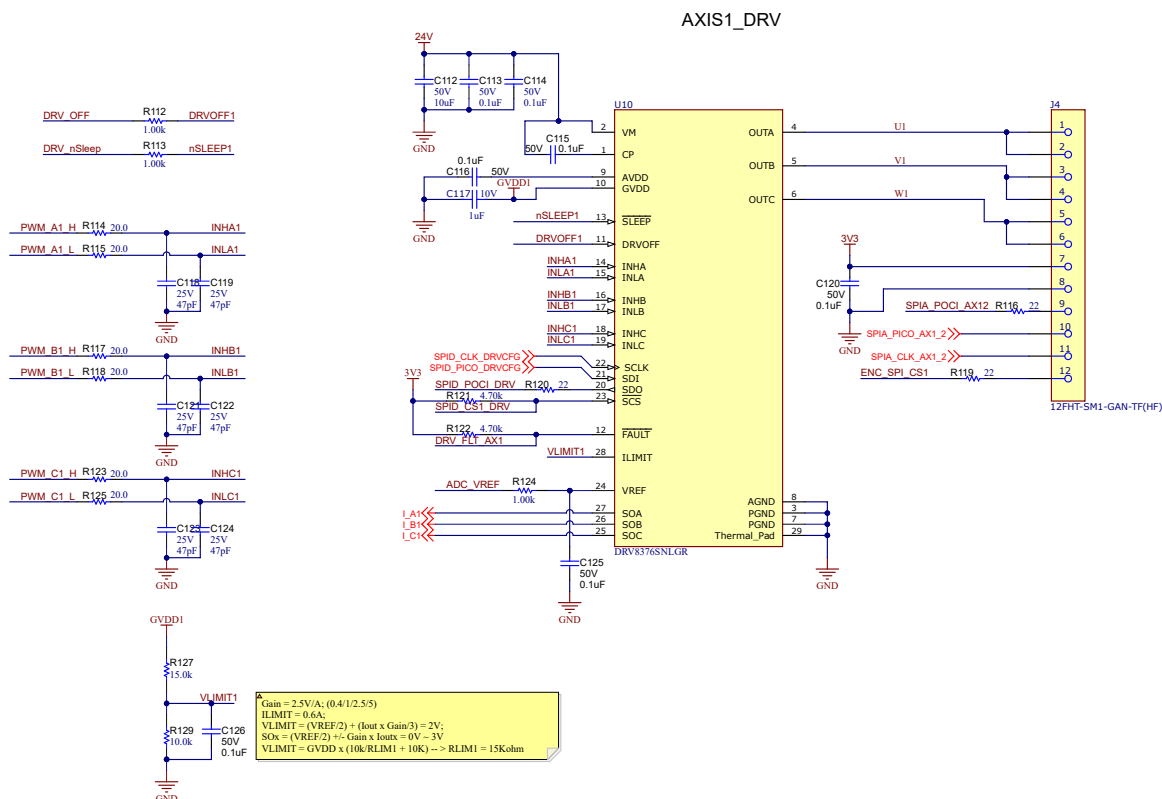


図 3-4. DC リンク デカップリングの回路図

3.4 DRV8376 を使用した 3 相インバータ

この設計は、6 個の 70V、4.5A の 3 相 FET 内蔵 BLDC モータードライバ (DRV8376) を採用しており、短絡、低電圧、過熱に対する保護機能を備えています。内蔵の電流検出機能を使用して軸ごとの 3 相電流を検出するので、外付けのセンサ抵抗が不要になり、電流データがマイコン内の 3 つの ADC モジュールにフィードバックされて、同時検出を確実に行うことができます。DRV 制御方式は、モーター電流制限動作から故障応答まで、SPI 経由のレジスタ設定を使って詳細に設定できます。高集積化により PCB 面積はさらに縮小され、追加で必要な受動部品もわずかです。図 3-5 に、1 軸インバータの電力段の回路図を示します。



DRV8376 内蔵ゲートドライバには、内部チャージ ポンプが備わっています。0.1μF のセラミック バイパス コンデンサ (C115) は、データ シートで推奨されているように、CP ピンと VM ピンの近くに配置されています。

1μF のセラミック バイパス コンデンサ (C117) は、5V 内部レギュレータ出力である GVDD ピンの近くに配置されています。

マイコンからのハイサイド スイッチとローサイド スイッチに対する相補型 PWM 信号は、R114、C118、R115、C119、R117、C121、R118、C122、R123、C123、R125、C124 でローパス フィルタ処理され、高周波のインパルス ノイズが除去されて、約 160MHz のカットオフ周波数と約 1ns の伝搬で誤ったスイッチングが防止されます。OUT ピンは、モーター コネクタ J4 とともにモーターの 3 相 A、B、C に接続されています。

SCLK ピン、SDI ピン、SDO ピン、nSCS ピンはマイコンの SPID コントローラに接続されており、SPI インターフェイス経由でパラメータの構成と故障ステータスの読み戻しが可能です。nSCS および SDO ピンは、4.7kΩ 抵抗 R121 および R126 でプルアップされています。

DRVOFF ピンは、1kΩ 抵抗 R112 を介してマイコン GPIO74 に接続されています。このピンが High にプルされると、6 つの MOSFET が OFF になり、すべての出力がハイインピーダンスになります。

nSLEEP ピンは、1kΩ 抵抗 R113 を介してマイコン GPIO73 に接続されます。このピンをロジック Low にすると、DRV デバイスは低消費電力のスリープ モードに移行します。スリープ モードに移行することなく、20μs ~ 40μs の Low パルスを使うと故障状態をリセットできます。

VREF ピンは、位相電流帰還用の 1kΩ 抵抗 R124 を経由して、高精度電圧リファレンス REF6230 の出力に接続されます。ピン SOA、SOB、SOC は、ローパス フィルタ R48、R49、R50、C50、C56、C62 を使用した 3 つの ADC モジュールに接続されます。カットオフ周波数は約 2.3MHz で、伝播時間は約 68ns です。

ILIMIT ピンは、抵抗分圧器 R127 と R129 によって 2V に設定されます。したがって、出力電流は式 1 に従って 0.6A に制限され、SOA/B/C 出力電圧範囲は式 2 に従って 0V ~ 3V に設定されます。

$$V_{LIMIT} = \frac{V_{REF}}{2} + \frac{I_{LIMIT} \times GAIN}{3}, \text{ with } V_{REF} = 3V \text{ and } Gain = 2.5V/A \quad (1)$$

$$SOX = \frac{V_{REF}}{2} \pm \left(GAIN \times I_{LIMIT} \right), \text{ with } V_{REF} = 3V, \text{ Gain} = 2.5V/A, \text{ } I_{LIMIT} = 0.6A \quad (2)$$

DRV8376 は、以下の 4 種類の保護機能を実装しています。

- 過電流保護 - FET を流れる電流を監視することで、過電流の発生を検出します。FET に流れる電流がグリッチ除去時間を超えて過電流 スレッシュホールドを上回ると、OCP イベントが認識され、OCP_MODE ビットに従って動作が実行されます。
- 低電圧検出 - VM 電源、AVDD、GVDD、および VCP の電源に UVLO を備えています。上記のいずれかの電源電圧が UVLO のスレッシュホールド電圧を下回ると、内蔵 FET、ドライバ チャージポンプ、デジタル ロジック コントローラのすべてが無効化されます。
- 熱に関する警告およびシャットダウン - デバイス内のダイ温度を監視し、スレッシュホールドを超過した場合に故障を示します。サーマル シャットダウン (OTS) がトリガされると、すべての FET がディセーブルになり、チャージ ポンプがシャットダウンされ、nFAULT ピンが Low に駆動されます。

上記の 3 種類の故障は、オープンドレイン出力である nFAULT ピンで通知されます。アサートされると、3 つの故障のいずれかが存在する間、アクティブ "Low" 故障信号はアサートされたままとなります。

3.5 システムのパワー マネージメント

図 3-6 に電源ツリーを示します。広範囲の入力電圧に対応した DC/DC 降圧モジュール TLVM13630 は、パワー マネージメント IC (PMIC) 用の 5V レールを生成するように設計されています。PMIC TPS65035x デバイスは、3 つの降圧コンバータと 1 つの低ドロップアウト (LDO) レギュレータを組み合わせた高集積パワー マネージメント IC です。これら 3 つの降圧コンバータは、それぞれ 3.3V、1.8V、1.2V の 3 つの独立した電圧レールを出力できます。3.3V は、マイコンのすべての IO 電圧と、論理ゲート、トランシーバなどの他のアナログ部分に電源を供給します。このリファレンス デザインでは、負荷なしで 1.8V 電圧レールが予約されています。1.2V 電圧レールは、F28P65 のコア電圧を供給します。すべてのコンバータは、強制固定周波数 PWM モードで動作します。

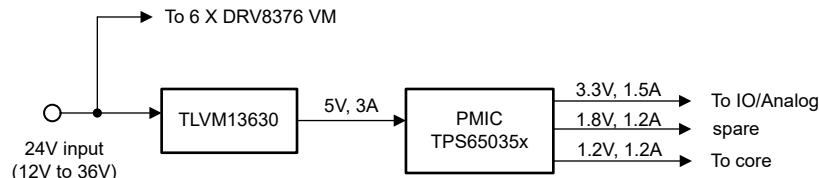


図 3-6. TIDA-010992 のシステム電源ツリー

3.6 イーサネット物理層

このデザインは、1 個の DP83826A イーサネット PHY を活用して、EtherCAT サブデバイス アプリケーを実現します。図 3-7 に、トランスとコネクタを備えた PHY 回路の一例を示します。

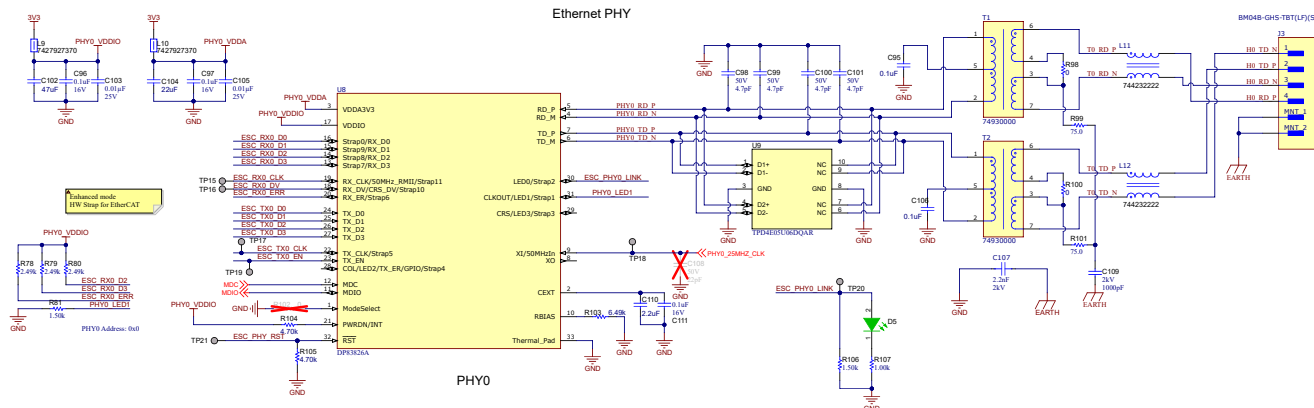


図 3-7. イーサネット PHY の回路図

U8 のピン 1 をフローティングにすることで拡張モードが選択され、EtherCAT を使用するためのハードウェアストラップ構成が有効になります。R78 から R81 はストラップ抵抗です。詳細については、『[EtherCAT® アプリケーションで DP83826 を使用する方法と理由](#)』アプリケーション ノートを参照してください。アナログ電源 (VDDA3V3) とデジタル IO 電源 (VDDIO) はどちらも、フェライトビーズ L9 と L10 によってデカップリングされています。メディア独立インターフェイス (MII) は、PHY とメディア アクセス制御 (MAC) 層の間を接続するためのイーサネット信号路のレイテンシを最小化するために使用されています。ESD ダイオード U9 をメディア依存インターフェイス (MDI) の差動ラインに接続して、ノイズを抑制します。PCB 面積を低減するため、統合 RJ45 ポートの代わりにディスクリートランス (T1、T2)、コモン モード チョーク (L11、L12)、コネクタ (J3) が実装されています。また、R99、R101、C109 がボブ スミス終端として接続され、ノイズを低減します。C107 は、干渉を抑制するために基板のアースとアースの間に接続されています。

4 ハードウェア、ソフトウェアのテスト要件、およびテスト結果

4.1 ハードウェア要件

4.1.1 TIDA-010992 の PCB の概要

図 4-1 および図 4-2 に、PCB の上面および底面のラベル付き写真を示します。

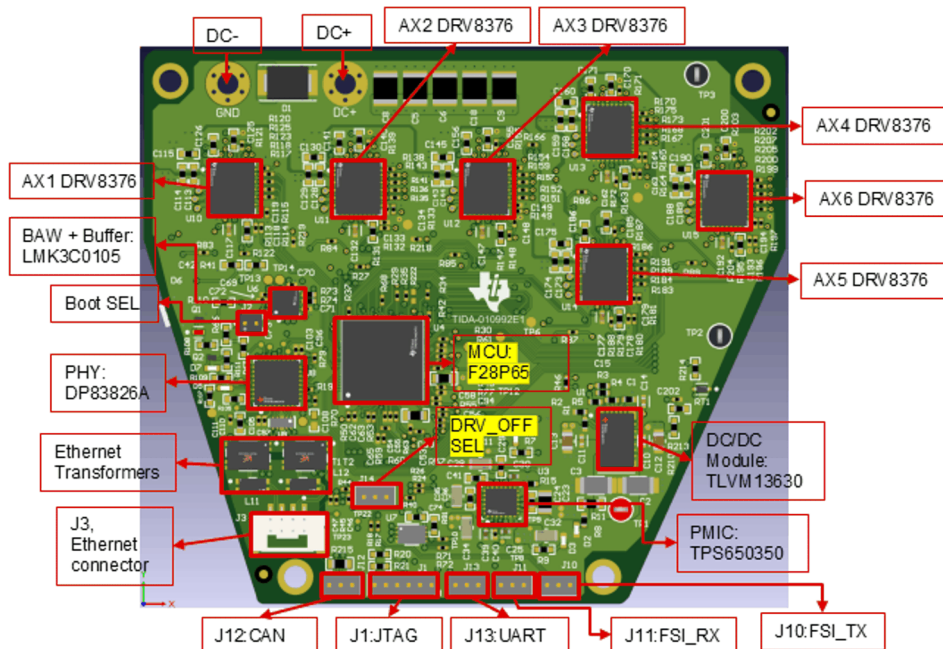


図 4-1. TIDA-010992 PCB の上面図

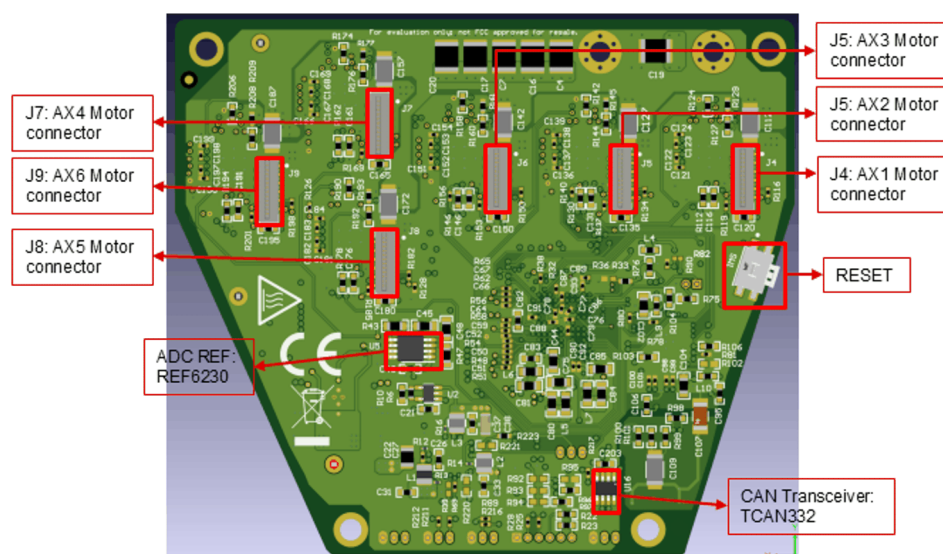


図 4-2. TIDA-010992 PCB の底面図

4.1.2 TIDA-010992 のハードウェア設定

TIDA-010992 基板を有効にするには、PCB の左上にある DC+ と GND の間に DC 電圧 24V (またはモーター定格に応じてこれより低い電圧) を印加する必要があります。エンコーダ信号を含むモーター電源ケーブルは、それぞれ軸 1 から軸 6 のそれぞれ J4 ~ J9 モーター コネクタに接続されています。J1 は、ソフトウェア コード デバッグ用の JTAG コネ

クタです。XDS110 JTAG デバッグ プローブは J1 に接続できます。J2 は、ブート モード選択ジャンパです。J2 が短絡すると、マイコンはシリアル通信インターフェイス (SCI) からブートするか、ウェイトモードが有効になります。J3 を開くとフラッシュ モードはマイコン ブート モードとしてイネーブルになります。J13 は UART コネクタです。また、XDS110 AUX ピンに接続して端末情報を印刷する、または UART 通信経路でデータ送信をすることもできます。J3 はイーサネット コネクタであり、EtherCAT MainDevice または他の EtherCAT SubDevice ノードに接続できます。J12 は、他のボードとの通信用に予約された CAN-FD インターフェイスです。J10 と J11 はそれぞれ FSI 送信および受信のコネクタであり、他のボードとの通信用にも予約されています。図 4-3 に、TIDA-010992 ハードウェア設定の概要を示します。モーター ケーブルとモーター コネクタは接続の向きが決まっているため、図 4-4 はモーターケーブルの接続方向を示しています。図 4-5 は、ヒューマノイドのハンド用のモーター ケーブル アセンブリを示しています。指は所定のモーター コネクタに接続する必要があります。

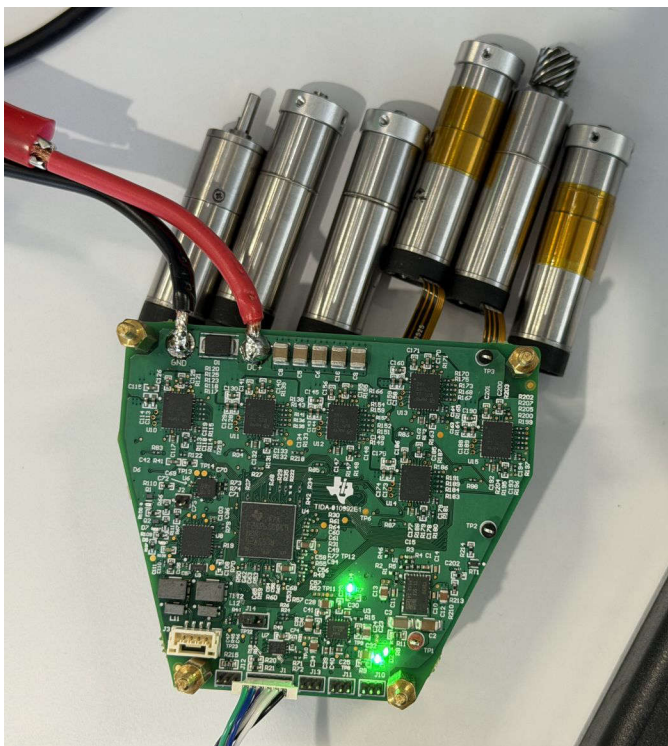


図 4-3. TIDA-010992 ハードウェア設定の概要

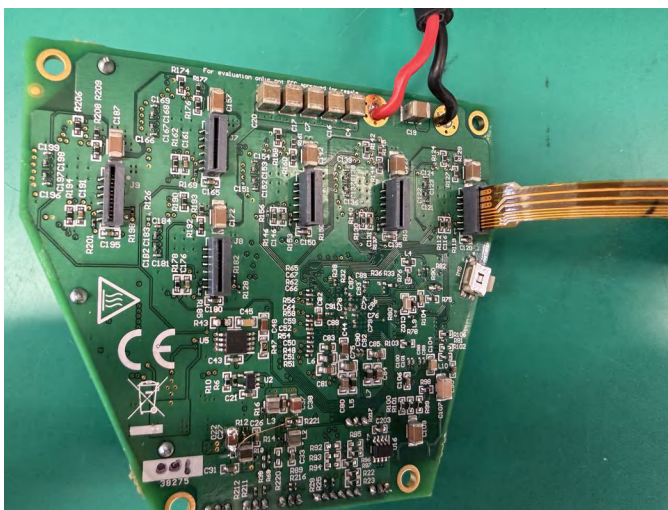


図 4-4. TIDA-010992 モーター ケーブルの接続

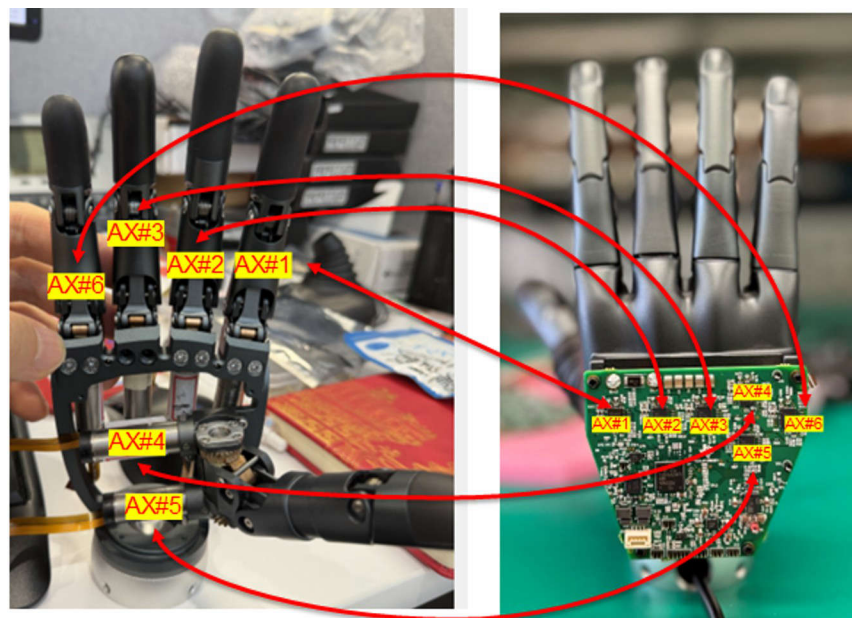


図 4-5. TIDA-010992 ハンド用モーター ケーブル アセンブリ

4.2 ソフトウェア要件

このリファレンス デザインを検証するために、F28P65 用にテキサス インスツルメンツの社内テスト ソフトウェアを開発しました。F28P65 ソフトウェアのサポートについては、[C2000WARE-MOTORCONTROL-SDK ソフトウェア開発キット \(SDK\) | TI.com](#)、[C2000WARE ソフトウェア開発キット \(SDK\) | TI.com ツール ページ](#)、[C2000 マイコン フォーラム - C2000™ マイコン - TI E2E サポート フォーラム \(C2000™ マイコン向け\)](#) を参照してください。

4.3 テストと結果

4.3.1 パワー マネージメントおよびシステムのパワーアップとパワーダウン

このテストの重点は、24V、5V、3.3V、1.2V レールを含むオンボード電源の電圧およびシーケンスを検証することでした。[図 4-6](#) と [図 4-7](#) に、それぞれパワーアップ波形とパワーダウン波形を示します。

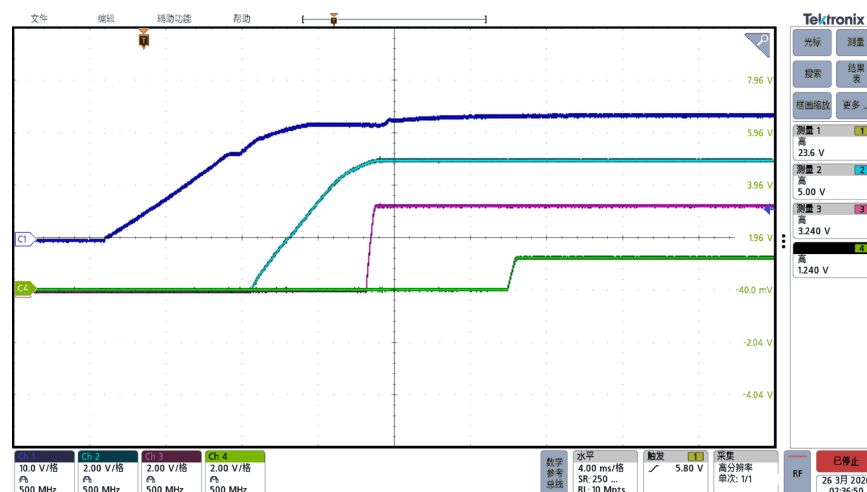


図 4-6. TIDA-010992 システムのパワーアップ

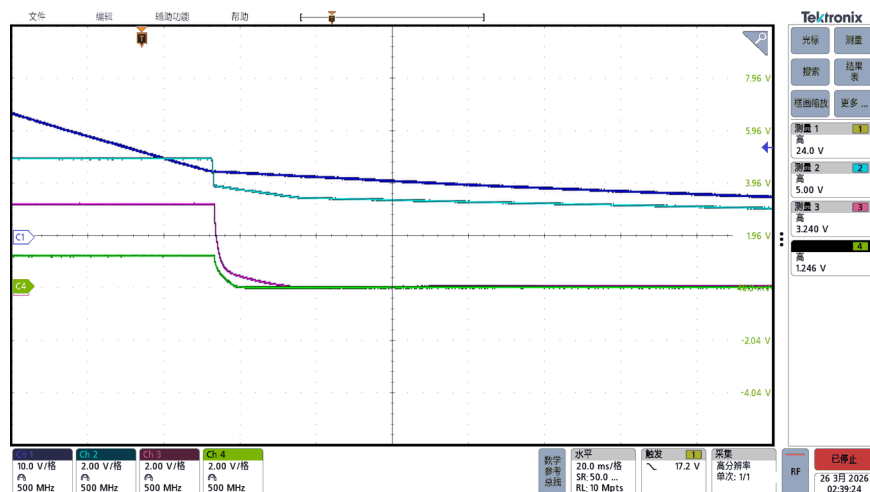


図 4-7. TIDA-010992 システムのパワーダウン

4.3.2 電流帰還

内蔵の電流検出機能を使用して軸ごとの 3 相電流を検出するので、外付けのセンス抵抗が不要になり、電流データがマイコン内の 3 つの ADC モジュールにフィードバックされて、同時検出を確実に行うことができます。図 4-8 に、無負荷モーターでの 16kHz PWM 周波数での電流センス サンプリングを示します。ピークリップル電流は約 1A で、PWM サイクルごとの RMS リップル電流は 214mA 前後です。図 4-9 に、50kHz PWM 周波数での電流センスのサンプリングを示します。ピークリップル電流は約 250mA で、PWM サイクルごとの RMS リップル電流は 98mA 前後です。比較テストの結果から、PWM スイッチング周波数が高くなるほど、モーター リップル電流が大幅に低減されていることがわかります。モーター制御性能の向上とモーターの過熱防止のため、このリファレンス デザインでは 64kHz の PWM スイッチング周波数が実装されています。ヒューマノイド ハンドのモーター タイプは、非常に小さいインダクタンスを持つコアレス モーターです。したがって、制御 PWM スイッチング周波数は 50kHz より高く設定する必要があります。

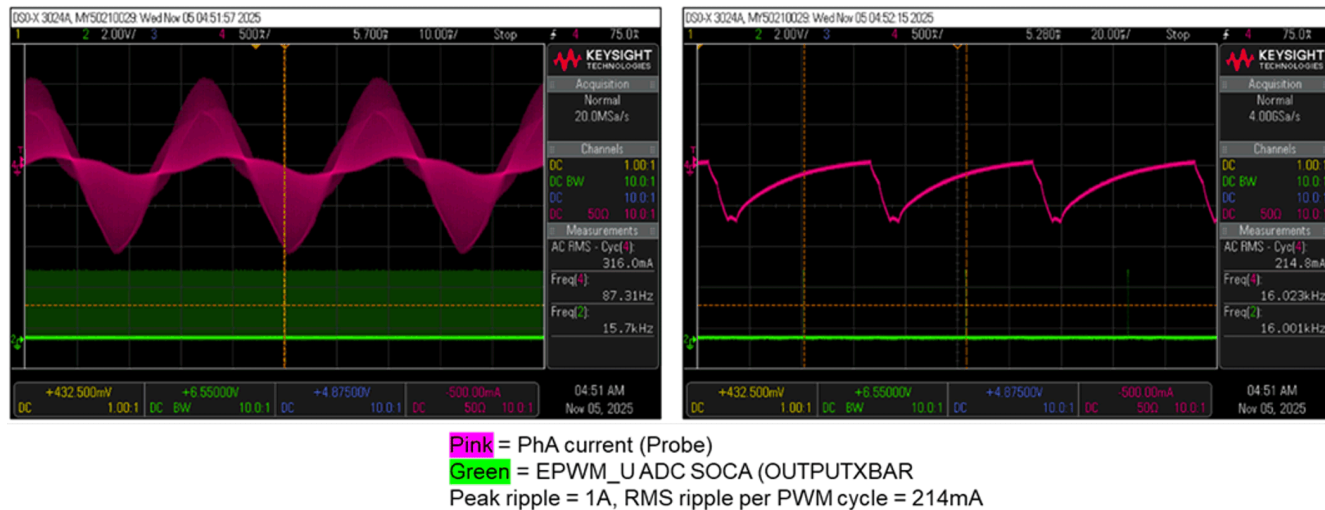
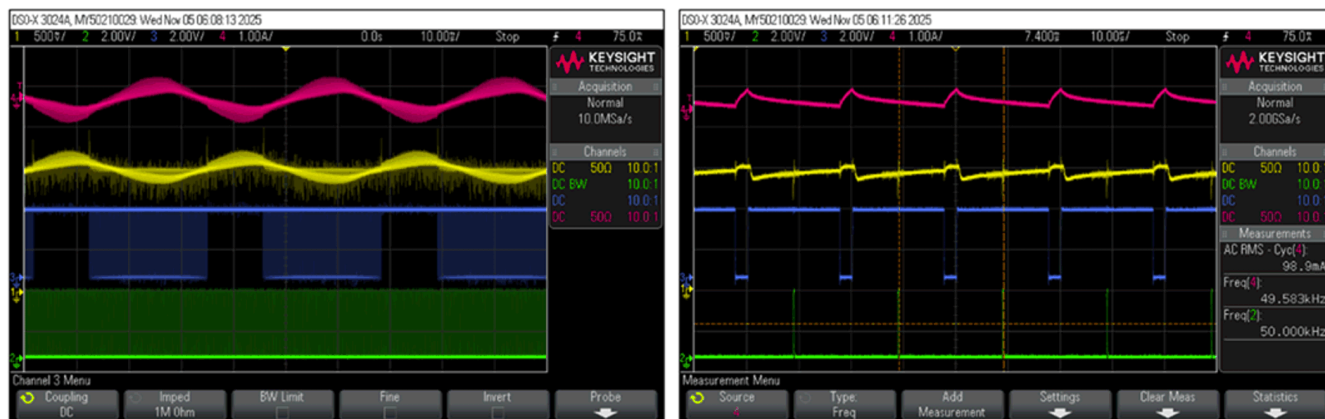


図 4-8. TIDA-010992 16kHz PWM での電流センス サンプリング



Pink = PhA current (Probe)
Yellow = IU Current ADC pin
Blue = PWM_U_L
Green = EPWM_UADC SOCA (OUTPUTXBAR)
Peak ripple = 250mA, RMS ripple per PWM cycle = 98mA

図 4-9. TIDA-010992 50kHz PWM での電流センス サンプリング

4.3.3.3 相ハブリッジ モータードライバの電力段スイッチ ノード

図 4-10 および図 4-11 に、0.3A の出力相電流におけるスイッチング電圧、ターンオン、オフの伝搬遅延の概要を示します。スイッチング ノードに明確な過渡現象はありません。位相 C 軸 1 のターンオン伝搬遅延は約 88ns、ターンオフ伝搬遅延は約 140ns です。図 4-12 および図 4-13 は、立ち上がりエッジと立ち下がりエッジのスルーレートを示しており、それぞれ 600V/us および 258V/us です。DRV8376 のスルーレートは SPI で構成可能です。このリファレンス デザインでは、スルーレートを 250V/us に設定しています。

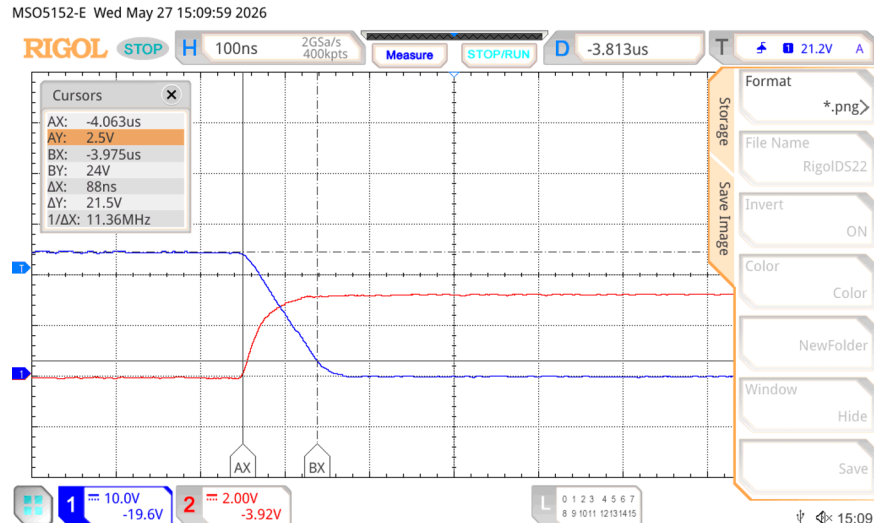


図 4-10. ターンオン伝搬遅延

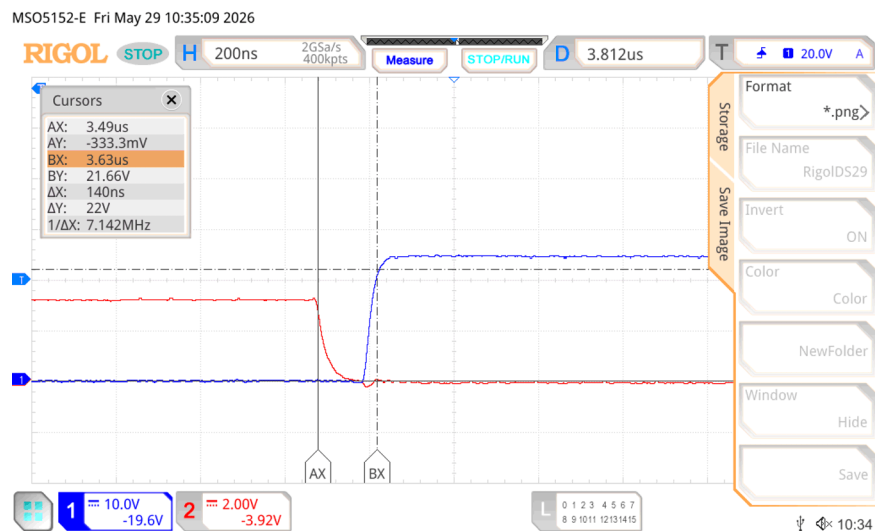


図 4-11. ターンオフ伝搬遅延

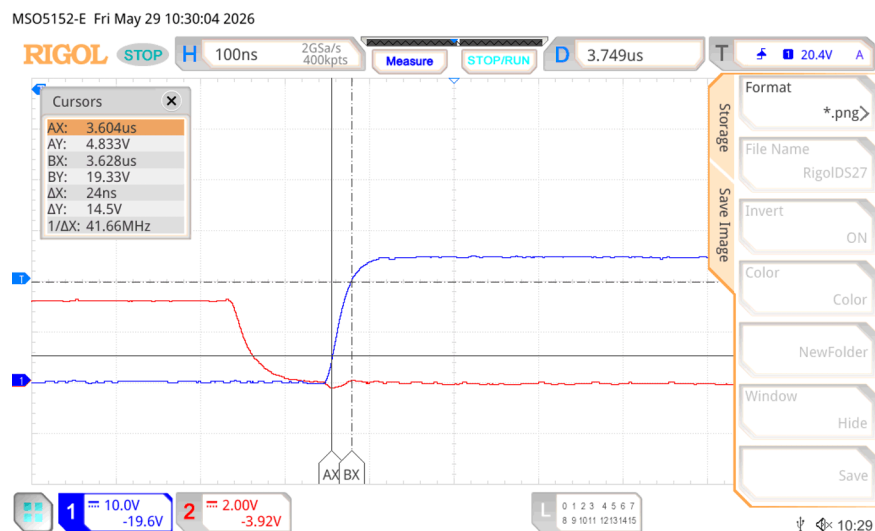


図 4-12. 立ち上がりエッジスルー レート

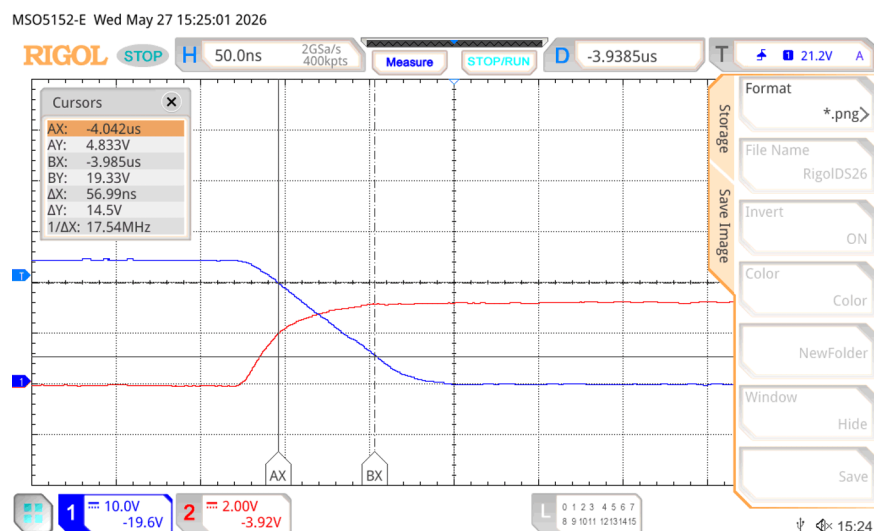


図 4-13. 立ち下がりエッジ スルー レート

4.3.4 多軸モーター制御方式の検証

図 4-14 に、6 軸モーター制御方式の検証を示します。各チャネルは、各軸のモーター制御 FOC ループ割り込みサービスルーチン (ISR) 機能を表します。6 つの GPIO は、各軸のモーター制御 ISR の開始時と終了時にトグルするように設定されます。テスト結果から、6 軸 FOC ループすべては $62.5\mu\text{s}$ サイクルタイム内に収まっており、重複も生じていません。各軸の速度および電流制御の FOC ループは約 $7.41\mu\text{s}$ かかります。

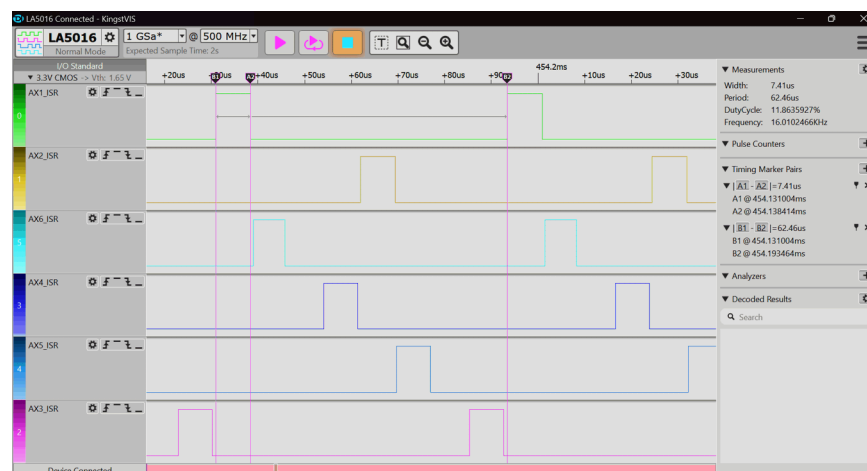


図 4-14. 6 軸モーター制御方式の検証

4.3.5 システムの熱測定

熱測定テストは、 25°C のラゴ温度で実施しています。TIDA-010992 ボードは 24V DC 電源で動作し、6 つのスタンドアロン モーターに接続されています。モーターの定格電流は 0.4A です。閉電流ループで 6 つのモーターを駆動させるために、リファレンスの I_q 電流を 0.3A で設定しました。PWM キャリア周波数は 64kHz で動作します。モーター速度は 5Hz で動作します。図 4-15 は、熱テストの結果を示します。ヒートシンクもファンも動作しないため、TIDA-010992 PCB の自然対流のみが適用されました。マイコン F28P65 の温度上昇は室温 28.1 度で約 31 度で、温度が高かったの電力段は DRV8376 の軸 5 で、温度上昇は 30.3 度でした。

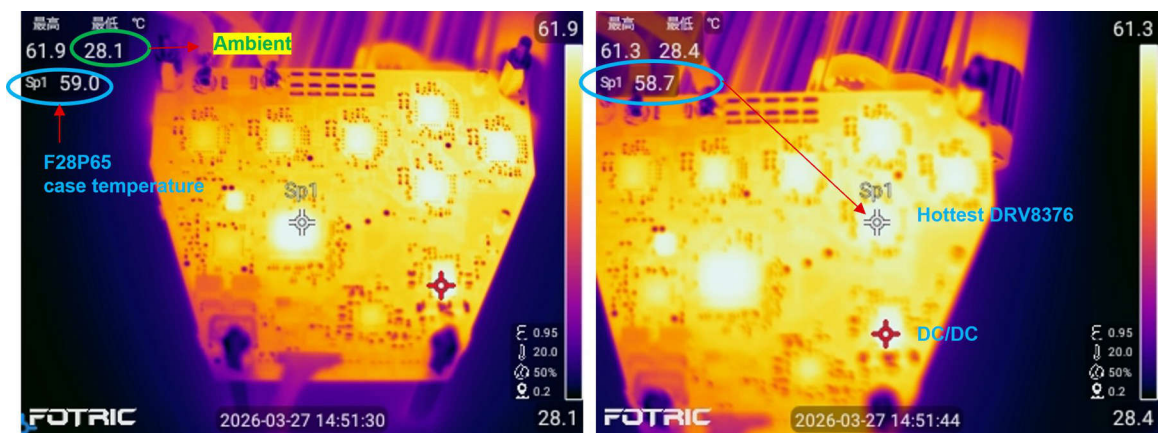


図 4-15. TIDA-010992 の温度上昇の残りの結果

5 設計とドキュメントのサポート

5.1 デザイン ファイル

5.1.1 回路図

回路図をダウンロードするには、[TIDA-010992](#) のデザイン ファイルを参照してください。

5.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-010992](#) のデザイン ファイルを参照してください。

5.1.3 レイヤ プロット

レイヤ プロットをダウンロードするには、[TIDA-010992](#) のデザイン ファイルを参照してください。

5.1.4 Altium プロジェクト

Altium プロジェクト ファイルをダウンロードするには、[TIDA-010992](#) のデザイン ファイル (CAD/CAE シンボル) を参照してください。

5.1.5 ガーバー ファイル

ガーバー ファイルをダウンロードするには、[TIDA-010992](#) のデザイン ファイルを参照してください。

5.1.6 アセンブリの図面

アセンブリの図面をダウンロードするには、[TIDA-010992](#) のデザイン ファイルを参照してください。

5.2 ツールとソフトウェア

ツール

CCSTUDIO Code Composer Studio™ 統合開発環境 (IDE): Microsoft® Windows® または Linux® 向けの CCS バージョン 12 または 20 をダウンロード

C2000-CGT C28x/CLA コード生成ツール (CGT) - コンパイラ

SYSCONFIG SysConfig のスタンドアロン デスクトップ バージョン: Microsoft Windows または Linux 向けの SysConfig 1.26.2 をダウンロード

ソフトウェア

C2000 WARE C2000 マイコン用 C2000Ware

C2000 モーター制御 SDK C2000 マイコン向け MotorControl ソフトウェア開発キット (SDK)

5.3 ドキュメントのサポート

1. テキサス インスツルメンツ、『[C2000™ TMS320F28P65x リアルタイム マイクロコントローラ データシート](#)』
2. テキサス インスツルメンツ、『[C2000™ TMS320F28P65x リアルタイム マイクロコントローラ テクニカル リファレンス マニュアル \(TRM\)](#)』

5.4 サポート・リソース

テキサス・インスツルメンツ **E2E™ サポート・フォーラム**は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

商標

C2000™, テキサス・インスツルメンツの™, Code Composer Studio™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

Microsoft® and Windows® are registered trademarks of Microsoft Corporation.

Linux® is a registered trademark of Linus Torvalds.

すべての商標は、それぞれの所有者に帰属します。

6 著者について

CHEN GAO は、テキサス インストルメンツの産業システム ロボティクス チームのシステム エンジニアであり、産業用モーター ドライブおよびロボティクス向けリファレンス デザインの仕様策定と開発を担当しています。

TIDA-010992 リファレンス デザインのソフトウェア開発にあたり、**HAN ZHANG** 氏とからの多大なご協力に感謝します。

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (December 2025) to Revision A (June 2026)	Page
• TIDA-010992 リファレンス デザイン全体をサポートするためにドキュメント全体を更新。.....	2

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月