

高電圧信号絶縁の 品質と信頼性の実現



Tom Bonifield
Analog Technology Development
Texas Instruments

ガルバニック絶縁としても知られる回路絶縁は、システムのある領域から保護が必要な別の領域に、DC電流や不要なAC信号が流れるのを防ぎます。

その用途には、絶縁により高周波数ノイズの伝播を防ぐことでシステムの信号品質を保つことと、高電圧のサージやスパイクの損傷を受けやすい回路を保護することに加えて、操作する人間の安全を確保することがあります。人的安全を確保するために、産業規格では強化絶縁が求められます。つまり、基本レベルの絶縁（適切な機器動作のために必要な絶縁）の2倍の絶縁能力が必要とされます。

はじめに

テキサス・インスツルメンツ (TI) が新たに開発した製造プロセスは、基本的なオンチップ絶縁である二酸化ケイ素 (SiO_2) を誘電体を使用する容量性回路で、強化された信号絶縁を実現します。これにより、他の回路と同じチップに絶縁回路を組み込むことができます。このプロセスから、高電圧、高周波数の信号のパススルーを保護する、TIのコンデンサ・ベースの第2世代統合強化絶縁テクノロジーが生まれました。このプロセスを活用して作られた製品は、基本絶縁の2段階分に相当する信頼性、衝撃保護、および強化絶縁を1つのパッケージで提供します。

この技術概要では、コンデンサ・ベースのTIの強化信号絶縁について詳しく説明します。デバイスの特徴から試験方法まで広範なデータを紹介し、プロセスと関連デバイスが強化絶縁要件を満たすかそれを上回っており、そして実際にその機能が際立っていることを明らかにします。

高電圧絶縁の実現

高電圧 (HV) 絶縁は、2個の厚い SiO_2 コンデンサを直列に、絶縁障壁の各側に1個ずつ使用することで実現されます。 SiO_2 は、HV 絶縁部品に一般的に使用される材質の中で最大の絶縁耐力を持つ優れた誘電体です (表1を参照)。ポリイミドや他のポリマー・ベースの絶縁体とは異なり、 SiO_2 絶縁コンデンサの信頼性は周囲の湿度によって劣化しません。

絶縁体材質	絶縁耐力
空気	~ 1 Vrms/ μm
エポキシ樹脂	~ 20 Vrms/ μm
シリカ充填モールド・コンパウンド	~ 100 Vrms/ μm
ポリイミド	~ 300 Vrms/ μm
SiO_2	~ 500 Vrms/ μm

表1: HV絶縁に使用される一般的な絶縁体

HVコンデンサは、高性能アナログ・プロセスで製造され、マルチチップSOICモジュールにパッケージされます。ウェハの製造プロセスは、図1に示すように、2枚の金属間にHVコンデンサを形成するマルチレベル・メタル・プロセスです。この構造により、標準的な層間誘電体層として使用することで、HV絶縁に必要な厚さの SiO_2 を実現できます。この多層構造により、HV性能に関して単一の層への依存性が減少し、品質と信頼性が向上します。

HVコンデンサの製造には、量産アナログ製品やCMOS製品の生産に使用すると同じプロセスおよび装置が使われます。SiO₂膜は非晶質で均質な特性を持ち、プラズマCVDによって成膜されます。各SiO₂層は、化学機械研磨を使用して平坦化します。最終的なSiO₂膜の厚さは、プロセス中に測定され制御されます。複数の層を使用することで、誘電体の厚さのばらつきの少ない適切に制御された総合膜厚を実現し、これは組み立て前にウェハー・レベルの容量測定によって確認されます。

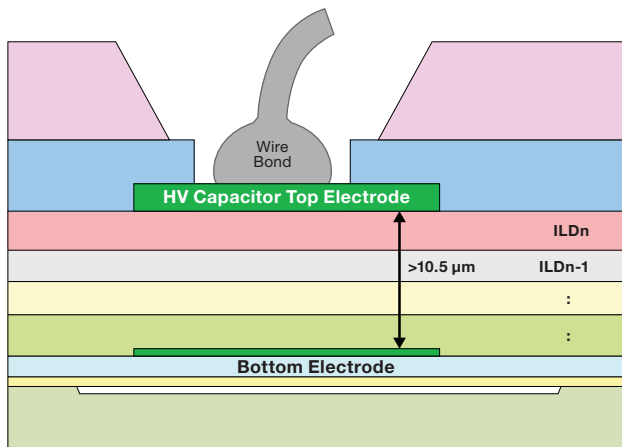


図1: HVコンデンサ

図2に、この絶縁コンデンサ技術を用いたマルチチップ・モジュールを示します。トランスミッタとレシーバ双方に絶縁コンデンサを持たせることで、単一コンデンサの場合と比べて2倍の高電圧特性が得られます。非常に厚い多層パッシベーションによって、ダイの周囲のモールド・コンパウンドで生じる可能性のある絶縁破壊からHV絶縁ダイが保護されます。

この構成を使用した製品は、以下のような強化絶縁に対する業界標準要件を満たしています。

- $V_{IOTM} = 5.7\text{kVrms}$ の過渡過電圧
- $V_{IORM} = 2.0\text{kVrms}$ 、20年間の強化絶縁動作電圧
- $V_{IOSM} = 8\text{kV}$ ピーク

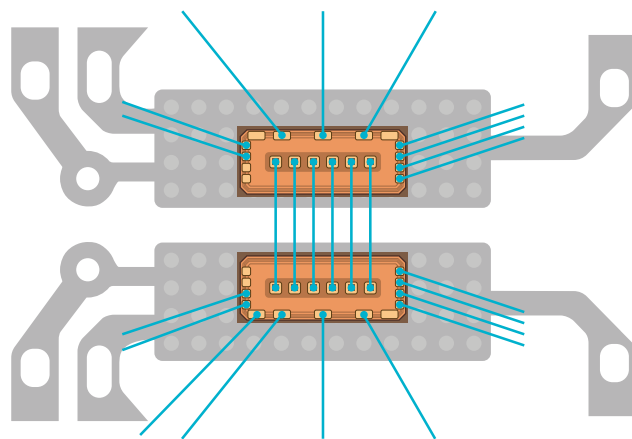


図2: トランスミッタとレシーバ上のHVコンデンサを直列に接続した高電圧絶縁マルチチップ・モジュール

高電圧絶縁試験

絶縁製品は、複数の部品レベルの規格と、システムおよび最終機器レベルの規格によって、管理され認定されます。絶縁製品がそのHV絶縁性能について認定を受けるためには、実際の動作条件に基づき、各種の電圧ストレス・プロファイルを示すことが義務付けられています[参考文献1]。これらのコンポーネント・レベルのパラメータには、動作電圧 (V_{IOWM})、最大過渡絶縁電圧 (V_{IOTM})、絶縁耐圧 (V_{ISO})、最大反復ピーク電圧 (V_{IORM})、最大サージ絶縁電圧 (V_{IOSM}) があります。これらのパラメータと、各能力を確認するために使用される試験の一覧を表2に示します。

パラメータ	HV試験
V_{IOTM} 、 V_{ISO}	Method-B1 production screen, Ramp-to-Breakdown, Method-A, TDDB
V_{IORM} 、 V_{IOWM}	Method-B1 production screen, TDDB
V_{IOSM}	サージ、サージ破壊点

表2: HV絶縁試験

Method-B1に従ったすべての部品に対するHigh-voltage production ルーチン・テストは、IEC 60747-5-5に規定されています。図3に、Method-B1の試験条件を示します。この試験は、絶縁試験と部分放電試験の2つから構成されます。絶縁試験は、ストレス電圧 V_{inib} を V_{IOTM} または V_{ISO} の120%以上に設定した、1秒間 (t_{st1}) にわたるHVリーク試験です。この試験では、HVコンデンサに不具合のある製品を分別します。

Method-B1の2つ目の試験は、強化絶縁に対して $1.875 \times V_{IORM}$ 以上の“ V_m ”を使用して1秒間にわたり行われる部分放電試験です。この部分放電試験では、モールド・コンパウンド中に電氣的に活性なボイドを含む製品が分別されます。

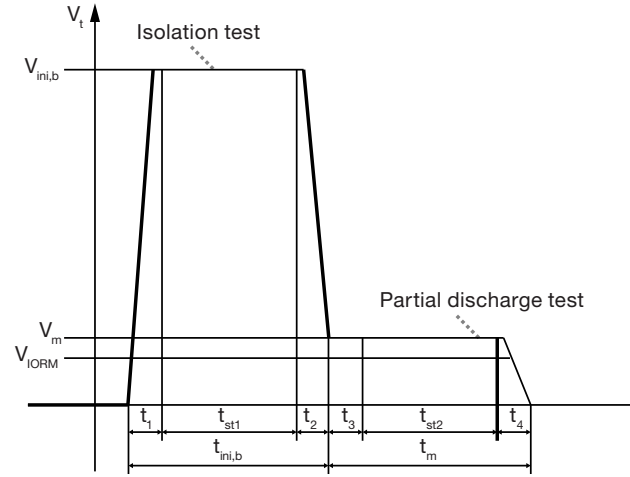


図3: すべての部品に対して実施されるMethod-B1のHigh-voltage production試験

RTB (Ramp-to-Breakdown: 絶縁破壊まで電圧を上昇) 試験は、図4に示すような、サンプル・ベースで実施される破壊的試験です。これらのRTBデータは、絶縁破壊電圧の分布が緊密であることを示し、6.8kVrms以上で1秒間のMethod-B1リーク試験に対して大きなマージンがあります。

Histogram - RTB_kVrms

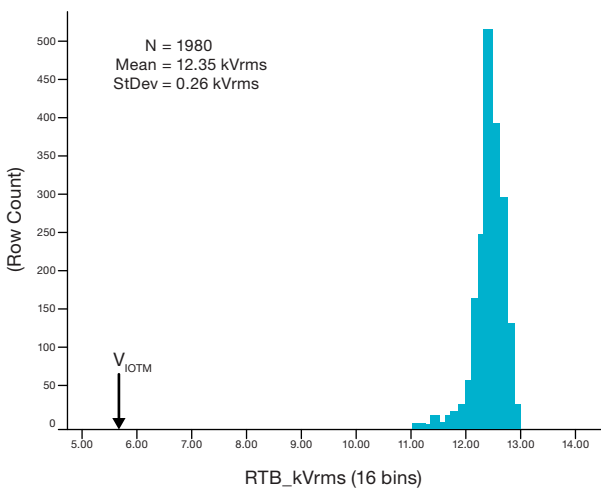


図4: RTB電圧の分布、1kVrms/秒の上昇レート

TDDB (経時絶縁破壊) は、任意の誘電体の寿命を検証するための標準試験方法です[参考文献2、3、4]。これは、高電圧絶縁障壁に対する重要な試験の1つです。TDDBは、最終的にパッケージされた製品に対して実施することができます。これは、2つの絶縁された電圧領域間を試験する際に、絶縁体に直接アクセスできるためです。TDDBは、絶縁体が摩滅して短絡障害が発生するまでの間、一定の高いACまたはDC電圧を部品に印加することで実施します。TDDB試験を複数の電圧で実施することで、図5に示すように外挿を行って、動作電圧における製品寿命を判断できます。

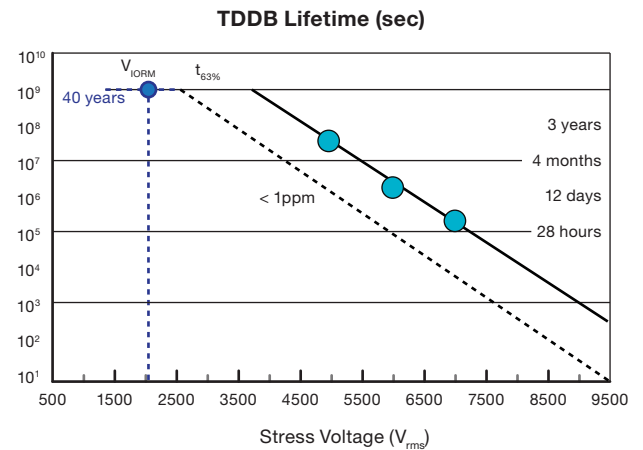


図5: 経時絶縁破壊 (TDDB)。丸印は、63%の製品が絶縁破壊に至るまでの時間。点線は、ワイブル解析によって得られた1ppm予測を表す。

各TDDB試験電圧での絶縁破壊時間をワイブル解析によって分析し、平均破壊時間 $t_{63\%}$ を決定して、1ppm破壊確率への外挿を行います。TDDB絶縁破壊時間は、一般的に使用される次のモデルに従います。

$$\text{破壊までの時間} = A \cdot \exp(-\gamma \cdot E)$$

ここで γ は電界加速係数、 E は電界、 A はプロセスと材料に依存する係数で、前因子と呼ばれます。

HVコンデンサを使用した強化絶縁製品の寿命を決定するためのマージンは、VDE884-11仕様に規定されています。これには、動作電圧の20%のマージンと、寿命の87.5%のマージンが含まれます。つまり、2kVrmsの動作電圧で20年の寿命を保証するには、2.4kVrmsおよび37.5年で1ppmの破壊確率を下回る必要があります。図5では、最大の使用状況または2.0kVrmsの動作電圧 (V_{IORM} 、 V_{lowm}) で、このテクノロジーがモデルに対して良好に適合し、絶縁障壁寿命が非常に長いことが示されています。4kVrmsのTDDB試験は、これまでのところ23,000時間後でも破壊に至ることなく続いています。

Method-Aの試験は、IECによって、サンプル・ベースで V_{IOTM} を直接確認するよう規定されています。Method-Aの試験には、 V_{IOTM} での60秒間のリーク試験が含まれますが、このテクノロジーに対しては5.7kVrmsです。TDDBは、 V_{IOTM} 仕様に対する実際の分布の質を決定するための最良の方法です。図5では、TDDBの電圧が5.7kVrms (V_{IOTM}) のときに、破壊までの平均時間がMethod-A試験で要求される60秒よりも5桁以上大きいことが示されています。

サージは、非常に高電圧で非常に短時間の事象（落雷など）に対する耐性を確認するためのIECサンプル試験です。サージ・パルス波形は、IEC 61000-4-5によって、図6のように規定されています。強化絶縁では、ピーク電圧10kVで50パルス以上のサージ試験に合格する必要があります。

サージ試験は、生産サンプルに対して定期的実施され、強化絶縁の要件を満たしていることを確認します。

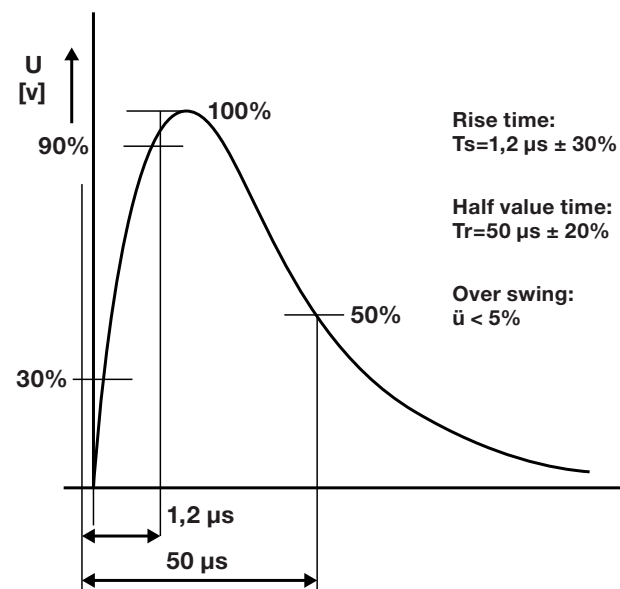


図6: サージ試験波形

実際のサージ能力を評価するために、サージ破壊率をサージ・ピーク電圧の関数として測定します。電圧ごとに多数の製品を試験します。評価に使われるサージ試験には2つの方法があります。1つは“ユニポーラ”と呼ばれ、すべてのパルスと同じ極性で印加します。もう1つは“バイポーラ”と呼ばれ、半分のパルスを1つの極性、もう半分のパルスを逆の極性で印加します。実際のサージ破壊点の分布を図7に示します。

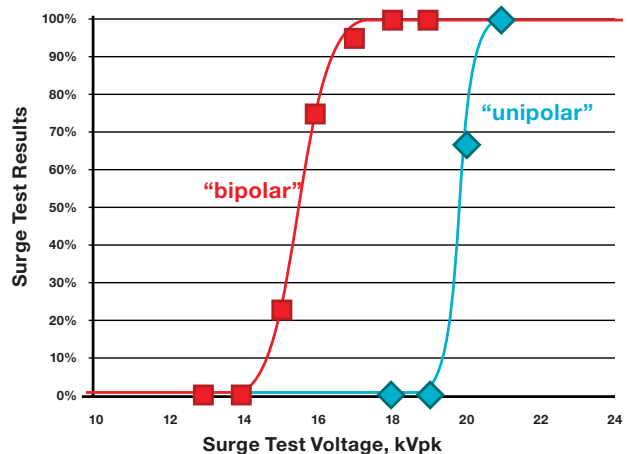


図7: “ユニポーラ”と“バイポーラ”の2つのサージ試験方法によるサージ破壊点の統計評価

“ユニポーラ”と“バイポーラ”の双方で、破壊点が強化絶縁に対する10kVのサージ要件を上回っています。“バイポーラ”のサージ破壊点の方が低いのは、一時的なヒステリシス効果によるものです。“ユニポーラ”のサージ分布は、単一のサージ事象を表しています。

まとめ

TIの絶縁ファミリ製品は、強化絶縁の要件を上回る高電圧能力を備えています。HV絶縁の品質は、統計的試験方法を使用したときかなりのマージンがあることで示されています。HV絶縁プロセス・テクノロジーの信頼性については、使用状態での寿命を証明する業界標準試験であるTDDBにより、高い絶縁マージンがあることが証明されています。

関連情報:

- TIの[絶縁製品](#)を確認
- ホワイト・ペーパー: [「信号・電源の完全統合アイソレータのアプリケーションと利点」](#)

参考文献:

- [1] 「高電圧強化絶縁：定義と試験手法」（英語）：<http://www.ti.com/lit/wp/slyy063/slyy063.pdf>.
- [2] J. W. McPherson, “Time dependent dielectric breakdown physics – Models revisited,” in Microelectronics Reliability 52, 2012, p. 1753–1760.
- [3] I. C. Chen, E. Holland, and C. A. Hu, “A quantitative physical model for time-dependent breakdown in SiO₂,” in Proc. Int. Reliab. Phys. Symp., 1985, p. 24.
- [4] J. W. McPherson, V. Reddy, K. Banerjee, and L. Huy, “Comparison of E and 1/E TDDB models for SiO₂ under long-term/low-field test conditions,” in IEDM Tech. Dig., 1998, p. 171.



重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件 (www.tij.co.jp/ja-jp/legal/termsofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2020, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件 (www.tij.co.jp/ja-jp/legal/termsofsale.html)、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

Copyright © 2020, Texas Instruments Incorporated

日本語版 日本テキサス・インスツルメンツ株式会社