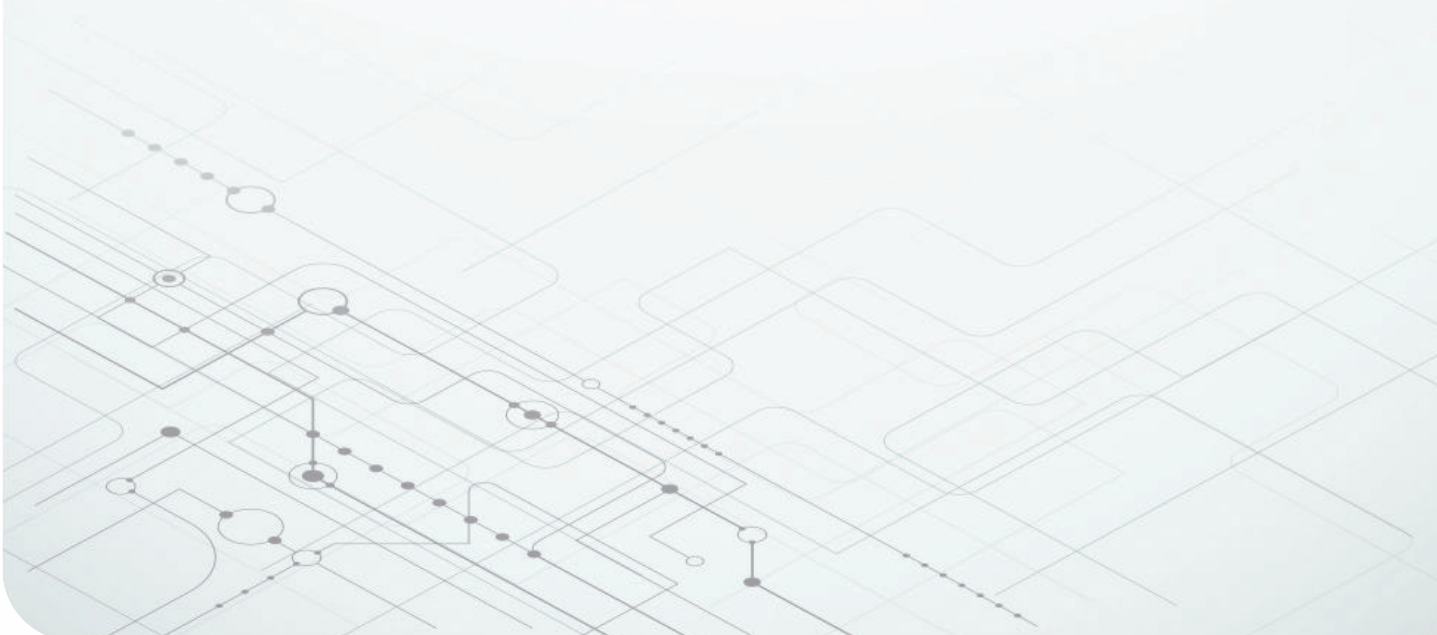


# 高集積プロセッサを活用すると、効率的なエッジ AI システムを設計可能



**Manisha Agrawal**  
Product Marketing  
Jacinto™ Processors



# 自動化の拡大は、工場の作業場から建物の玄関まで進められています。

## 概要

**概要** このホワイト・ペーパーは、効率的なエッジ AI (人工知能) システムを製作するための要件と、異種アーキテクチャやスケーラブル AI の性能を活用して、ビジョン AI プロセッサが性能を最適化する方法について説明します。



### エッジ側での AI の定義

エッジ側での人工知能の定義。エッジ AI 処理は、さまざまな種類のシステムで活用できます。

1



### 効率的なエッジ AI システムとは。

実用的なエッジ AI システムとは。どのアーキテクチャとコアが、システムに必要なタスクを最も確に完了するかを検討します。

2



### テキサス・インスツルメンツのビジョン・プロセッサを使用したエッジ AI システムの設計

TDA4 や AM6xA システム・オン・チップ (SoC) などのビジョン AI プロセッサでエッジ AI システムを設計する。これらの SoC は、スケーラブルなスループットとコンピューティング性能を低消費電力で、より低いシステム BOM コストで提供するように設計されています。

3

## 概要

消費者が製品をオンラインで注文する場合、自動化により、原材料の作成、倉庫の生産性の向上、宅配の促進 (時にはわずか数時間後にされることも) まで、プロセスのあらゆる段階で効率が向上します。自動化におけるこのような目覚ましい進歩を継続するには、より優れた機械認識とミスの少ない知能が必要であり、それは人工知能 (AI) をエッジ・デバイスに導入することで実現できます。

より速い、よりスマートで、より正確なシステムを構築するには、より多くのセンサからより多くのデータを取得し、処理能力

を向上させる必要があります。ただし、より多くのデータとコンピューティングは、システムの性能に加え、消費電力とコストの要件に課題をもたらします。システムの最適化と開発サイクル時間の短縮には、エッジ AI システムを設計するための実用的なアプローチが必要です。

## エッジ側での AI の定義

エッジ側での AI は、AI アルゴリズムがクラウドではなくローカル・デバイスで処理されるときに発生し、ディープ・ニューラル・ネットワーク (DNN) が主要なアルゴリズム・コンポーネントである産業用および車載用アプリケーションにおいて可能性を拡大しています。サイズに制約があり、消費電力と放熱に制約があり、コストに制約がある環境で効率的に動作するために、エッジ AI アプリケーションには高速で低消費電力の処理能力と、アプリケーションやそのタスクに固有の高度な統合が必要です。図 1 に、エッジ AI 処理を使用して性能と効率を向上させることができるアプリケーションの一部を示します。たとえば、ビジョン入力を使用するエッジ AI システムは、製造ラインで品質管理を行うために 1 台のカメラを実装することも、自動車や移動ロボットの機能安全をサポートするために複数のカメラを実装することもできます。



図 1. エッジ側のインテリジェンスは、さまざまなアプリケーションに存在

エッジ AI システムは、倉庫や工場の効率を改善するのに役立ちます。都市、建設、農業をより安全で効率的にします。家庭や小売店をスマートにします。効率的なエッジ AI 処理を必要とするいくつかのシステムを見てみましょう。

- 1. 先進運転支援システム (ADAS)。**ADAS テクノロジーは、自動車の周囲の環境に関する情報を提供し、運転をより便利に、ストレスをより少なく、より安全にするものです。ほとんどの ADAS 機能はビジョン・ベースのシステムであり、複数のカメラ・センサから高解像度の入力を取得し、ディープ・ラーニングとコンピュータ・ビジョンのアルゴリズムを使用してそれらを解釈します。ADAS テクノロジーは、自動車の周囲の環境に関する情報を提供し、運転をより便利に、ストレスをより少なく、より安全にするものです。ほとんどの ADAS 機能はビジョン・ベースのシステムであり、複数のカメラ・センサから高解像度の入力を取得し、ディープ・ラーニングとコンピュータ・ビジョンのアルゴリズムを使用してそれらの画像を解釈します。
- 2. 自律型の移動ロボットとドローン。**商業的に有望なロボットの場合、そのシステム・オン・チップ (SoC) は、認識と移動に関する複雑なスタックを高速かつ低消費電力で処理し、システム・コストも最適化する必要があります。また、システム効率を最大化するために、SoC は画像の歪み補正 (dewarp)、ステレオ画像の奥行き推定、拡大縮小、画像ピラミッド (同じ絵柄で解像度が異なる複数の画像の集合。顕著な特徴の抽出などに使用可能) の生成、ディープ・ラーニングなどの演算集中型タスクをオフロードする必要もあります。
- 3. スマート・ショッピング・カート。**スマート・ショッピング・カートを使用すると、商品をカートに入れたときに注文の合計を計算し、ショッピング・リストの商品を推奨し、消費者がカートで食料品の支払いを行えるようにすることができます。これにより、お客様はよりカスタマイズされたショッピング体験ができ、レジの行列をなくすことができます。ほとんどのスマート・ショッピング・カートには、複数のビジョン・センサがあり、カメラとコンピュータ・ビジョンで商品を自動的に検出します。スマート・ショッピング・カートを使用すると、商品をカートに入れたときに注文の合計を計算し、ショッピング・リストの商品を推奨し、消費者がカートで食料品の支払いを行えるようにすることができます。これにより、お客様はよりカスタマイズされたショッピング体験ができ、レジの行列をなくすことができます。
- 4. エッジ AI ボックス。**エッジ AI ボックスは、リテール・オートメーション、工場モニタリング、ビル監視システムで使用されるカメラ・システムをインテリジェントに拡張したもので

す。サイズの制約、消費電力と放熱の課題はあるものの、高スループットの AI により、エッジ AI ボックスは、より多くのカメラに対してインテリジェントな処理を実行できます。

- 5. マシン・ビジョン・カメラ。**光学的文字認識、物体識別、欠陥検出、ロボット・アーム・ガイダンス用のマシン・ビジョン・カメラは、組込み AI テクノロジーを活用して、製品開発のさらなる簡素化とシステム精度の向上を実現します。

表 1 に、各種アプリケーションのシステム要件を示します。

	ADAS	ロボット	スマート・リテール	マシン・ビジョン	エッジ AI ボックス
ディープ・ラーニング・アクセラレータ	x	x	x	x	x
マルチカメラ画像信号処理 (ISP)	x	x	x	x	x
ビジョン・アクセラレータ	x	x	x	x	x
深度とモーションのアクセラレータ	x	x	x	x	x
イーサネット・スイッチ	x	x			x
PCIe (Peripheral Component Interconnect Express) スイッチ	x	x			
機能安全	x	x			

表 1. エッジ AI システムの主要な処理とコンポーネントの要件。

## 効率的なエッジ AI システムとは。

効率的なエッジ AI システムでは、DNN は単独で動作することはできません。効率的な AI システムには、複雑なビジョン・パイプラインが必要です。これには、多くの場合、単一または複数のカメラの画像処理、従来のコンピュータ・ビジョン、場合によっては複数の DNN が含まれます。一部のアプリケーションでは、ビデオ・エンコーダとデコーダも必要になる場合があります。これらすべての入力を処理するには、システムに高性能なコンピューティングが必要です。さらに、システムのセキュリティと機能安全の強化が必要になる場合があります、システムの複雑さとコストが増大します。

効率的なエッジ AI システムは、以下の観点で最適化する必要があります。

- **性能。** 組込みプロセッサは、過酷な環境でも確実に機能しながら、システムが必要とする速度、レイテンシ、精度を実現できなければなりません。
- **設計上の制約。** 組込みプロセッサは、ファンレス、受動冷却、バッテリー電源で長時間動作する必要がある設計など、消費電力と熱の制約がある設計で動作する必要があります。また、プロセッサは、物理的な制約に対応するために、サイズと重量の仕様も満たしている必要があります。
- **コスト。** 高性能でコスト効率の優れた処理を実現することで、部品表 (BOM) のコストを最小限に抑えることができます。

効率的なエッジ AI システムを構築するには、設計者は、どのアーキテクチャとコアがシステムに必要なタスクを最適に完了するかを検討する必要があります。

## SoC アーキテクチャの選択

組込みプロセッサの設計オプションには、同種のアーキテクチャと異種アーキテクチャの 2 種類があり、通常、特定のタスクを処理するために特殊な処理機能を搭載しています。必要なコア・タイプに基づいて、エッジ AI システムのニーズに最適なアーキテクチャはどれかを評価する必要があります。

エッジ側 AI システムの目標は、AI、ビジョン、ビデオ、その他のタスクを最適なコアで実行し、その結果として得られるシステムが、1 ワットあたりの性能、1 秒あたり、1 TOPS あたりの性能、およびコスト、サイズ、重量について最適化されるようにすることです。エッジ AI システムには、適切なタスクに適切なコアを備えた異種アーキテクチャが重要です。

異種アーキテクチャを持つすべてのプロセッサが同じように設計されているわけではありません。シリコン・ベンダは、適切な処理機能またはプロセスを選択し、それらの機能をハードウェアで高速化するか、構成可能にするか、またはプログラム可能にするかを決定する必要があります。また、システムへのコアの統合にも注意を払う必要があります。バス・アーキテクチャとメモリ・サブシステムは、コア間の効率的なデータ移動を可能にする必要があります。

SoC のタスク・アクセラレーション用のコア・タイプが正しくない場合、効率的に管理されていないコアが多すぎる場合、バス・インフラストラクチャとメモリ・サブシステムが非効率的である場合、ビジョン・ベースのエッジ AI システムは、効果的ではない可能性があります。

## プログラム可能なコア・タイプとアクセラレータ

エッジ AI システムで使用可能なコア・タイプを確認しましょう。

### CPU

中央演算処理装置 (CPU) は、シーケンシャル・ワークロードを処理できる汎用処理装置です。プログラミングの柔軟性が高く、既存の大規模なコード・ベースを利用できます。一般的に、ほとんどのエッジ AI システムは、プラットフォームと機能豊富なアプリケーションを管理するために、2~8 個の CPU コアを搭載しています。ただし、CPU のみのシステムは、ピクセルレベルの画像処理、コンピュータ・ビジョン、畳み込みニューラル・ネットワーク (CNN) 処理など、高度に専門化されたタスクには適していません。また、CPU は消費電力が大きくなりますが、さまざまなコア・タイプの中でスループットが最も低くなります。シングルコア CPU システムと、AI アクセラレーションや画像処理などの専用ハードウェア・ブロックを組み合わせることで、低コスト・アプリケーションの電力バジェットの要件を満たすことができます。

## GPU

GPU (グラフィックス・プロセッシング・ユニット) は、並列処理タスクに適した数百から数千個の小さなコアを搭載しています。元々、一連のグラフィック操作を実装するために設計された GPU は、ディープ・ラーニング・アプリケーションで一般的であり、特に DNN のトレーニングに役立ちます。主な欠点の 1 つは、コア数が多いため、GPU は大量の電力を消費し、オンチップ・メモリの要件が高くなることです。

## DSP

デジタル・シグナル・プロセッサ (DSP) は、通常、複数の複雑な数学の問題を解決するために設計された、電力効率の高い特殊なコアです。DSP は、現実世界のビジョン、オーディオ、スピーチ、レーダー、ソナーの各センサからのリアルタイム・データを低消費電力で処理します。DSP は、クロック・サイクルあたりの処理を最大化するのに役立ちます。しかし、プログラミングはそれほど簡単ではなく、最高の性能を実現するには、DSP ハードウェアの機能、プログラミング環境、および DSP ソフトウェアの最適化に精通する必要があります。

## ASIC

特定用途向け集積回路 (ASIC) とアクセラレータは、システム・アプリケーションのために最小の消費電力で最大の性能を実現します。高速化したい機能のコア・カーネルがわかっている場合には、一般的な選択肢になります。たとえば、CNN のコア計算には常に行列の乗算が含まれます。従来のコンピュータ・ビジョンのタスクでは、専用のハードウェア・アクセラレータを使用して、画像のスケーリング、レンズの歪み補正、ノイズ・フィルタリングなどの演算を実行できます。

## FPGA

フィールド・プログラマブル・ゲート・アレイ (FPGA) は、特定のアプリケーション向けにハードウェア・ブロックを再プログラムしてターゲットにすることができる、集積回路の一種です。GPU や CPU よりも消費電力が低くなりますが、ASIC よりも消費電力が大きくなります。ただし、ハードウェアのプログラミングは難しく、Verilog や超高速 IC ハードウェア記述言語など、ハードウェア記述言語に関する専門知識が必要です。

## テキサス・インスツルメンツのビジョン・プロセッサを使用したエッジ AI システムの設計

テキサス・インスツルメンツのビジョン・プロセッサのポートフォリオは、サイズと消費電力の制約が重要な設計課題となるアプリケーションにおいて、効率的でスケーラブルな AI 処理が実現できるように作成されています。

AM6xA および TDA4 プロセッサ・ファミリを含むこれらのプロセッサは、Arm® Cortex®-A72 または Cortex-A53 CPU、内部メモリ、インターフェイス、ハードウェア・アクセラレータを含む、ビジョン・システム向けに広範に統合された SoC アーキテクチャを備えており、ディープ・ラーニング用の AI 処理を 1 秒あたり 2~32 テラオペレーション (TOPS) で実行できます。

図 2 に示すように、AM6xA ファミリは、Arm Cortex-A MPU を使用して、ディープ・ラーニング推論、イメージング、ビジョン、ビデオ、グラフィック処理などの演算集中型のタスクを、専用のハードウェア・アクセラレータやプログラマブル・コアにオフロードします。高度なシステム・コンポーネントをこれらのプロセッサに統合することで、エッジ AI 設計者はシステムの部品表を合理化することができます。このプロセッサのポートフォリオには、1~2 台のカメラを使用する低消費電力アプリケーション用の AM62A プロセッサから、AM68A (最大 8 台のカメラ) および AM69A (最大 12 台のカメラ) まで、スケーラブルな処理オプションが含まれています。

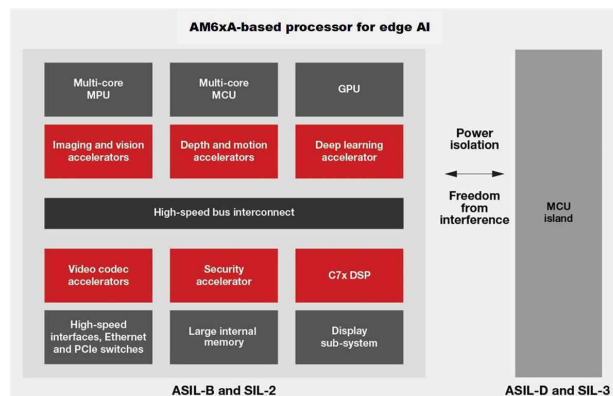


図 2. テキサス・インスツルメンツのビジョン・プロセッサ・エッジ AI システムのパーティショニング。

## ディープ・ラーニング・アクセラレータ

他のタスクには適していますが、CPU と GPU はディープ・ラーニングのタスクを高速化するのに最適なコアではありません。CPU にはスループットの制限があり、消費電力が大きく

なります。GPU はすべてのコアの中で消費電力が最大で、メモリ・フットプリントが大きくなります。

テキサス・インスツルメンツのビジョン AI プロセッサは、ASIC の行列乗算アクセラレータ (MMA) で構成されるディープ・ラーニング・アクセラレータを、プログラマブル C71 DSP に接続して統合しています。MMA は高性能 (1 サイクルあたり 4K 8 ビット固定積和演算) と低消費電力のテンソル・アクセラレーションを可能にし、C71 DSP はベクトルとスカラーの演算を高速化して MMA を管理します。

MMA と C71 DSP の組み合わせにより、業界最高の性能 (1 秒あたりの推論) と消費電力 (1 ワットあたりの推論) を実現するアクセラレータを生み出します。C71 コアのプログラミングの柔軟性により、エッジ AI のイノベーションに対応することができます。また、ディープ・ラーニングに使用されていない場合、コアは低消費電力で、他の演算集中型タスクを処理することができます。

スマート・メモリ・アーキテクチャにより、アクセラレータの高い利用率が可能になります。このアクセラレータには独自のメモリ・サブシステムが付属しています。データ転送のための専用の 4D プログラマブル・ダイレクト・メモリ・アクセス (DMA) エンジンと、キャッシュをバイパスして、外部メモリから C71 コアと MMA の機能ユニットにデータを直接送ることができる専用のストリーミング・ハードウェアです。タイリングおよびスーパータイリング機能により、外部メモリとのデータ転送を最小限に抑えます。

表 2 に、1 秒あたり 8TOPS のアクセラレータを搭載した AM68A と TDA4VM の 8 ビット固定推論性能を示します。報告される性能は、バッチ・サイズ 1、シングル 32 ビット LPDDR4 のものです。

ネットワーク	画像解像度	1 秒あたりのフレーム数 (fps)
MobileNet_v1	224 × 224	741
Resnet-50 V1.5	224 × 224	162
SSD-MobileNets-V1	300 × 300	385

表 2. MLPerf 推奨モデルでの推論ベンチマーク。

免責事項: テキサス・インスツルメンツは、エッジ AI 干渉のベンチマークに MLPerf 推奨モデルとガイドラインを使用し

た。テキサス・インスツルメンツは MLcommons にまだ結果を提出していません。

## イメージングおよびコンピュータ・ビジョンのハードウェア・アクセラレータ

ビジョン・ベースのエッジ AI システムには、多くの場合、シングルまたはマルチカメラの画像処理と従来のコンピュータ・ビジョン・タスクが含まれています。CPU または GPU では、これらのタスクは多くの電力を消費し、スループットに制限があります。

このクラスのエッジ AI プロセッサ SoC は、ビジョン処理アクセラレータ・コアでの、ISP、レンズ歪み補正、マルチスケールリング、バイラテラル・ノイズ・フィルタリングなどの演算集中型の低レベル・ブルートフォース・ピクセル処理ビジョン・タスクをハードウェアで高速化します。図 3 に示すように、深度とモーションの認識アクセラレータ・コアは、ステレオの奥行き推定と高密度のオプティカル・フローを高速化し、環境の認識を強化するのに役立ちます。



図 3. ビジョン・アクセラレータの機能。

これらのタスクをハードウェアで高速化すると、低消費電力と小型化が実現します。これらのタスクはハードウェアで高速化されますが、構成可能なため、システムのニーズを最適に満たすようにアクセラレータ機能を使用することで、柔軟に対応できます。

このような統合と高速化により、カスタム ISP や FPGA の必要性がなくなり、CPU の処理能力を解放して、演算集中型のイメージングやビジョンのタスクをハードウェアで処理することができます。たとえば、単一のビジョン処理アクセラレータ・コアで、最大 8 台の 2 メガピクセルまたは 2 台の 8 メガピクセルのカメラを 30fps で処理することができます。深度とモーションの処理を行うアクセラレーション・コアは、ステレオの奥行き推定を毎秒 80 メガピクセル、モーション・ベクトルを毎秒 150 メガピクセルで実行できます。

## スマート内部バスおよびメモリ・アーキテクチャ

複数のコアを同時に実行する際のさまざまなコアの閉塞や遅延を防止するために、プロセッサのデータ移動とメモリ・アーキテクチャを監視することは、システム全体の性能を最大化するのに役立ちます。

テキサス・インスツルメンツのビジョン AI プロセッサは、ノンブロッキング・インフラによる高帯域バス・インターコネクトと大容量の内部メモリを備えています。複数のプログラム可能な DMA エンジンにより、非常に高速なデータ移動を自動化します。この設計により、ハードウェア・アクセラレータの使用率が高くなり、ダブル・データ・レート (DDR) の帯域幅が大幅に節約されます。DDR インスタンスの数を減らすと、DDR アクセスで使用される電力量が減少するため、システム全体の消費電力が削減されます。

## 最適化されたシステム BOM

テキサス・インスツルメンツのビジョン SoC の高度な統合システム・コンポーネントと機能を確認してみましょう。これを活用すると、さまざまな種類のエッジ AI アプリケーションでシステム BOM コストを削減できます。

- **ISP**。統合型 ISP コアにより、外部 ISP や FPGA の設計が必要なくなります。マシン・ビジョン、スマート・ショッピング・カート、ロボット、ADAS などのすべてのシングルおよびマルチカメラ AI アプリケーションは、この統合の恩恵を受けることができます。
- **安全**。Cortex-R5 コアを備えた統合された ASIL (Automotive Safety Integrity Level、自動車安全インテグリティ・レベル) D および SIL 3 準拠のセーフティ・マイコン (MCU) は、外部のセーフティ MCU なしで安全目標を達成するのに役立ちます。残りの処理も ASIL B/SIL 2 に準拠しているため、このようなアーキテクチャにより、ADAS、ロボット、建設、農業用電子制御ユニットのアプリケーションを可能にします。
- **イーサネットおよび PCIe スイッチ**。統合されたイーサネットおよび PCIe スイッチにより、外部のスイッチ・コンポーネントが不要になります。
- **セキュリティ**。統合されたセキュリティ・アクセラレータは、最先端のセキュリティ・サポートを提供します。

- **DDR メモリ**。インライン・エラー訂正コード保護機能を搭載し、標準的なメモリ・アーキテクチャと比較して少ない DDR メモリ・インスタンス (スマート・メモリによる) により、コストを削減できます。

## 使いやすいソフトウェア開発環境

図 4 に示すテキサス・インスツルメンツの包括的なソフトウェア環境を使用すると、異種アーキテクチャを採用することができ、テキサス・インスツルメンツのハードウェアや独自のソフトウェアを習得しなくても、シリコン性能の潜在能力を最大限に引き出すことができます。製造品質のドライバを介してハードウェア・アクセラレータを抽象化すると同時に、業界標準の API (アプリケーション・プログラミング・インターフェイス) を使用したアプリケーション開発のため、MPU 上の高レベルのオペレーティング・システムへのインターフェイスを提供することで、ソフトウェア開発を迅速化できます。テキサス・インスツルメンツの低レベルのソフトウェアは、イメージング、ビジョン、ディープ・ラーニング、マルチメディアのタスクを適切なハードウェア・アクセラレータで自動的に高速化するため、高性能アプリケーションのプログラミングを容易にします。

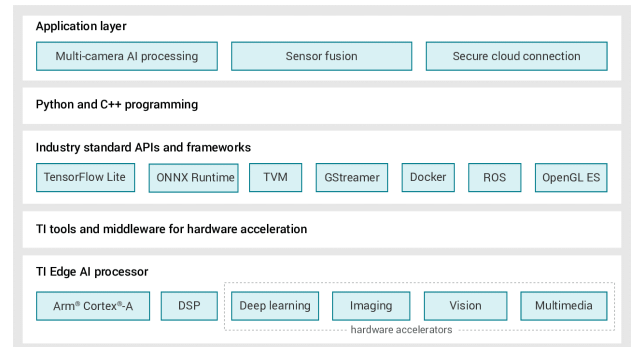


図 4. エッジ AI アプリケーション向け、ソフトウェア開発環境。

## まとめ

アプリケーションでの異種アーキテクチャの採用が増加しています。テキサス・インスツルメンツのビジョン AI プロセッサは、高速化されたディープ・ラーニング、ビジョンおよびビデオ処理、専用のシステム統合、高度なコンポーネント統合機能を搭載しており、性能、消費電力、サイズ、重量、システム・コストが最適化された、商業的に実行可能なエッジ AI システムを実現します。テキサス・インスツルメンツのエッジ AI ソフトウェア開発環境は、オープンソースの業界標準 API を中心に構築されており、ハードウェア・アクセラレータへの自動アクセラレーション機能により、エッジ AI アプリケーションの開発を高速化できます。

AI は急速に進化しているテクノロジーであり、エッジ AI アプリケーションのあらゆる次元でイノベーションを促進しています。より高度な計算を必要とするアプリケーションの限界を押し広げています。組み込みプロセッサの実装によって、低消費電力と低システム・コストが実現されると、エッジ AI は組み込みアプリケーションでまったく新しい可能性を切り開くことができます。

**重要なお知らせ:**ここに記載されているテキサス・インスツルメンツ社および子会社の製品およびサービスの購入には、TI の販売に関する標準の使用許諾契約への同意が必要です。お客様には、ご注文の前に、TI 製品とサービスに関する完全な最新情報のご入手をお勧め致します。TI は、アプリケーションに対する援助、お客様のアプリケーションまたは製品の設計、ソフトウェアのパフォーマンス、または特許の侵害に対して一切責任を負いません。ここに記載されている他の会社の製品またはサービスに関する情報は、TI による同意、保証、または承認を意図するものではありません。

Arm® and Cortex® are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.  
すべての商標は、それぞれの所有者に帰属します。



## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated