

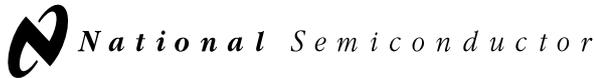
# ADC08831,ADC08832

*ADC08831/ADC08832 8-Bit Serial I/O CMOS A/D Converters with Multiplexer  
and Sample/Hold Function*



Literature Number: JAJS588

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



September 1999

## ADC08831/ADC08832

### 8ビットシリアルI/O マルチプレクサおよび サンプル・ホールド機能付き、CMOS A/D コンバータ

#### 概要

ADC08831/ADC08832 は、3 線式シリアルインタフェース対応、2 チャンネルの構成可能な入力マルチプレクサ付き 8 ビット逐次比較型 A/D コンバータです。シリアルI/Oは、NSCのCOPSTMファミリ、PLD、汎用のマイクロプロセッサ、DSPやシフトレジスタとコンパチブルなインタフェースです。このインタフェースは、NSCのMICROWIRETMシリアル通信スタンダードに対応して構成されています。

デバイスが変換を行わない場合は常に、トータルの消費電力を最小限に抑えるために、ADC08831/ADC08832は自動的に低電圧モードに入ります。

サンプル/ホールド機能により、実際のA/D変換中に正入力のアナログ電圧が変化することを防ぎます。

アナログ入力は、シングルエンド、差動、擬似差動モードなどの様々な組み合わせにおいて動作するように構成が可能です。基準電圧入力は、小さなアナログ電圧スパンのコーディングでもフルに 8 ビットの分解能が取れるように調整可能です。

#### アプリケーション

センサおよび波形デジタイジング  
プロセスコントロール監視  
ノイズの多い環境下でのリモートセンシング

計測機器  
各種診断装置

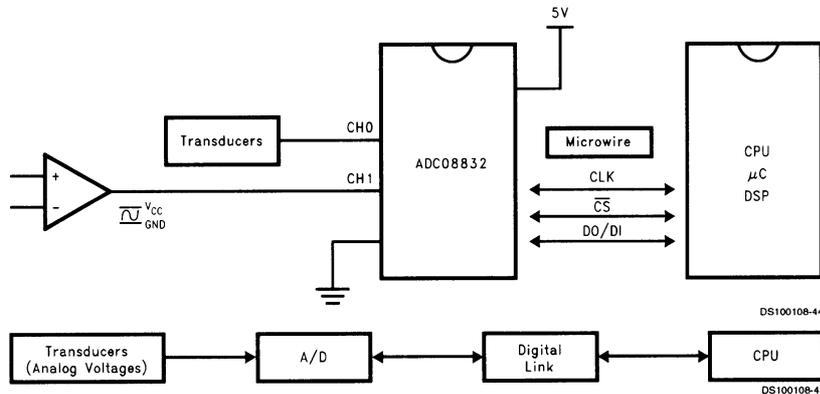
#### 特長

少ないI/O端子数の 3 線式シリアル・デジタル・インタフェース  
アナログ入力サンプル/ホールド機能  
アドレスロジックによる 2 チャンネル入力マルチプレクサ動作  
GND から  $V_{CC}$  までのアナログ入力範囲  
ゼロスケール調整もしくはフルスケール調整不用  
TTL/CMOS 入出力コンパチブル  
ADC0831/2 との上位互換が可能

#### 主な仕様

分解能	8 ビット
変換時間 ( $f_s = 2\text{MHz}$ )	4 $\mu\text{s}$ (max)
低消費電力	8.5mW (typ)
低消費電力モード	3.0mW (typ)
電源電圧範囲	5 $V_{DC}$
総合無調整誤差	$\pm 1\text{LSB}$
全温度範囲でノーミッシングコード保証	

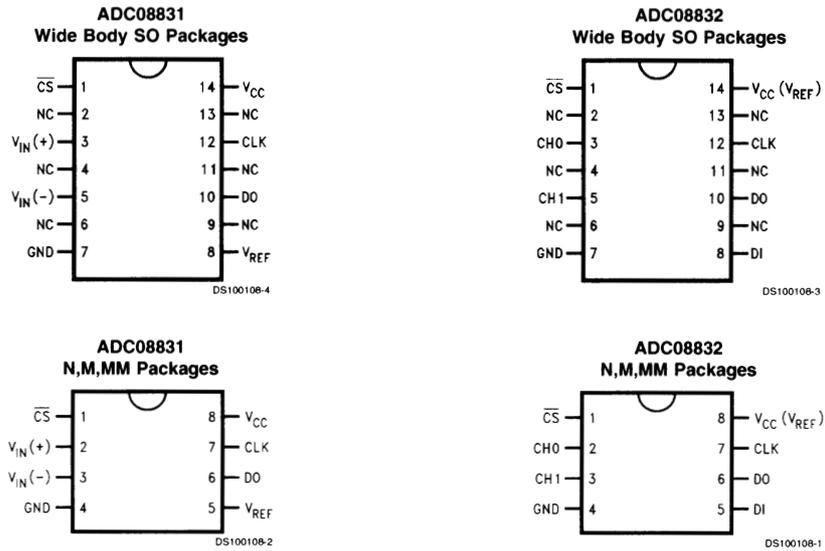
#### 代表的なアプリケーション



COPSTMはナショナルセミコンダクター社の登録商標です。  
MICROWIRETMはナショナルセミコンダクター社の登録商標です。  
TRI-STATE™はナショナルセミコンダクター社の登録商標です。

ADC08831/ADC08832 8ビットシリアルI/Oマルチプレクサおよびサンプル・ホールド機能付き、CMOS A/D コンバータ

ピン配置図



製品情報

Temperature Range	Package
<b>Industrial (<math>-40^{\circ}\text{C} \leq T_J \leq +85^{\circ}\text{C}</math>)</b>	
ADC08831IN	N08E
ADC08832IN	
ADC08831IWM,	M14B
ADC08832IWM,	
ADC08831IM,	M08A
ADC08832IM,	
ADC08831IMM,	MUA08A
ADC08832IMM,	

### 絶対最大定格 (Note1, 3)

本データシートには軍用・航空宇宙用の規格は記載されていません。関連する電気的信頼性試験方法の規格を参照して下さい。

電源電圧 (V <sub>CC</sub> )	6.5V
各入出力端子電圧	- 0.3V ~ V <sub>CC</sub> + 0.3V
各端子の入力電流 (Note 4)	± 5mA
パッケージの入力電流 (Note 4)	± 20mA
ESD 耐性 (Note 6)	
人体モデル	2000V
マシンモデル	200V
接合温度 (Note 5)	150
保存温度範囲	- 65 ~ + 150

ハンダ付け温度	
リード温度 (ハンダ付け 10秒)	260
赤外線 (10秒)	215

### 動作定格 (Note2, 3)

定格温度範囲	- 40	T <sub>J</sub>	+ 85
電源電圧	4.5V ~ + 6.0V		
熱抵抗 (θ <sub>JA</sub> )			
SO パッケージ, 8 ピン表面実装	190	/W	
MSOP, 8 ピン表面実装	235	/W	
SO パッケージ, 14 ピン表面実装	145	/W	
N パッケージ, 8 ピン	122	/W	
クロック周波数	10kHz	f <sub>CLK</sub>	2MHz

### 電気的特性

特記のない限り、以下の仕様は V<sub>CC</sub> = V<sub>REF</sub> = + 5V<sub>DC</sub>, f<sub>CLK</sub> = 2MHz に対して適用されます。太文字表記のリミット値は T<sub>A</sub> = T<sub>J</sub> = T<sub>MIN</sub> ~ T<sub>MAX</sub> にわたって適用され、その他の全てのリミット値は T<sub>A</sub> = T<sub>J</sub> = 25 に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
<b>CONVERTER AND MULTIPLEXER CHARACTERISTICS</b>					
TUE	Total Unadjusted Error	(Note 10)	±0.3	<b>±1</b>	LSB (max)
	Offset Error		±0.2		LSB
DNL	Differential NonLinearity		±0.2		LSB
INL	Integral NonLinearity		±0.2		LSB
FS	Full Scale Error		±0.3		LSB
R <sub>REF</sub>	Reference Input Resistance	(Note 11)	3.5	<b>2.8</b> <b>5.9</b>	kΩ (min) kΩ (max)
V <sub>IN</sub>	Analog Input Voltage	(Note 12)		<b>(V<sub>CC</sub> + 0.05)</b> <b>(GND - 0.05)</b>	V (max) V (min)
	DC Common-Mode Error			<b>±1/4</b>	LSB (max)
	Power Supply Sensitivity	V <sub>CC</sub> = 5V ±10%, V <sub>CC</sub> = 5V ±5%		<b>±1/4</b> <b>±1/4</b>	LSB (max) LSB (max)
	On Channel Leakage Current (Note 13)	On Channel = 5V, Off Channel = 0V		0.2 1	μA (max)
		On Channel = 0V Off Channel = 5V		-0.2 -1	μA (min)
	Off Channel Leakage Current (Note 13)	On Channel = 5V, Off Channel = 0V		-0.2 -1	μA (min)
		On Channel = 0V, Off Channel = 5V		0.2 1	μA (max)
<b>DC CHARACTERISTICS</b>					
V <sub>IN(1)</sub>	Logical "1" Input Voltage			<b>2.0</b>	V (min)
V <sub>IN(0)</sub>	Logical "0" Input Voltage			<b>0.8</b>	V (max)
I <sub>IN(1)</sub>	Logical "1" Input Current	V <sub>IN</sub> = 5.0V	0.05	<b>+1</b>	μA (max)
I <sub>IN(0)</sub>	Logical "0" Input Current	V <sub>IN</sub> = 0V	0.05	<b>-1</b>	μA (max)
V <sub>OUT(1)</sub>	Logical "1" Output Voltage	V <sub>CC</sub> = 4.75V: I <sub>OUT</sub> = -360 μA I <sub>OUT</sub> = -10 μA		<b>2.4</b> <b>4.5</b>	V (min) V (min)
V <sub>OUT(0)</sub>	Logical "0" Output Voltage	V <sub>CC</sub> = 4.75V I <sub>OUT</sub> = 1.6 mA		<b>0.4</b>	V (max)
I <sub>OUT</sub>	TRI-STATE Output Current	V <sub>OUT</sub> = 0V V <sub>OUT</sub> = 5V		<b>-3.0</b> <b>3.0</b>	μA (max) μA (max)
I <sub>SOURCE</sub>	Output Source Current	V <sub>OUT</sub> = 0V		<b>-6.5</b>	mA (max)
I <sub>SINK</sub>	Output Sink Current	V <sub>OUT</sub> = V <sub>CC</sub>		<b>8.0</b>	mA (min)

**電気的特性(つづき)**

特記のない限り、以下の仕様は  $V_{CC} = V_{REF} = +5V_{DC}$ 、 $f_{CLK} = 2MHz$  に対して適用されます。太文字表記のリミット値は  $T_A = T_J = T_{MIN} \sim T_{MAX}$  にわたって適用され、その他の全てのリミット値は  $T_A = T_J = 25$  に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
<b>DC CHARACTERISTICS</b>					
$I_{CC}$	Supply Current ADC08831 CLK = $V_{CC}$	$\overline{CS} = V_{CC}$	0.6	<b>1.0</b>	mA (max)
		$\overline{CS} = LOW$	1.7	<b>2.4</b>	mA (max)
$I_{CC}$	Supply Current ADC08832 CLK = $V_{CC}$ (Note 16)	$\overline{CS} = V_{CC}$	1.3	<b>1.8</b>	mA (max)
		$\overline{CS} = LOW$	2.4	<b>3.5</b>	mA (max)

**電気的特性**

特記のない限り、以下の仕様は  $V_{CC} = V_{REF} = +5V_{DC}$ 、 $t_r = t_f = 20ns$  に対して適用されます。太文字表記のリミット値は  $T_A = T_J = T_{MIN} \sim T_{MAX}$  にわたって適用され、その他の全てのリミット値は  $T_A = T_J = 25$  に対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
$f_{CLK}$	Clock Frequency			<b>2</b>	MHz (max)
	Clock Duty Cycle (Note 14)			<b>40</b> <b>60</b>	% (min) % (max)
$T_C$	Conversion Time (Not Including MUX Addressing Time)	$f_{CLK} = 2MHz$		<b>8</b> <b>4</b>	$1/f_{CLK}$ (max) $\mu s$ (max)
$t_{CA}$	Acquisition Time			1/2	$1/f_{CLK}$ (max)
$t_{SET-UP}$	$\overline{CS}$ Falling Edge or Data Input Valid to CLK Rising Edge			<b>25</b>	ns (min)
$t_{HOLD}$	Data Input Valid after CLK Rising Edge			<b>20</b>	ns (min)
$t_{pd1}$ , $t_{pd0}$	CLK Falling Edge to Output Data Valid (Note 15)	$C_L = 100 pF$ : Data MSB First Data LSB First		<b>250</b> <b>200</b>	ns (max) ns (max)
		$C_L = 10 pF$ , $R_L = 10 k\Omega$ (see TRI-STATE Test Circuits)	50		ns
$t_{1H}$ , $t_{0H}$	TRI-STATE Delay from Rising Edge of $\overline{CS}$ to Data Output and SARS Hi-Z	$C_L = 100 pF$ , $R_L = 2 k\Omega$		<b>180</b>	ns (max)
$C_{IN}$	Capacitance of Analog Input (Note 17)		13		pF
$C_{IN}$	Capacitance of Logic Inputs		5		pF
$C_{OUT}$	Capacitance of Logic Outputs		5		pF

## ダイナミック特性

特記のない限り、以下の仕様は  $V_{CC} = +5V$ 、 $f_{CLK} = 2MHz$ 、 $T_A = 25^\circ C$ 、 $R_{SOURCE} = 50\Omega$ 、 $f_{IN} = 45kHz$ 、 $V_{IN} = 5V_p$ 、 $V_{REF} = 5V$ 、ウィンドウイングされた干渉しない 2048 個のサンプルに対して適用されます。

Symbol	Parameter	Conditions	Typical (Note 8)	Limits (Note 9)	Units (Limits)
$f_s$	Sampling Rate ADC08831 ADC08832	$f_{CLK}/11$ $f_{CLK}/13$ (Note 21)		181 153	ksps ksps
SNR	Signal-to-Noise Ratio (Note 19)		48.5		dB
THD	Total Harmonic Distortion (Note 20)		-59.5		dB
SINAD	Signal-to-Noise and Distortion		48.0		dB
ENOB	Effective Number Of Bits (Note 18)		7.7		Bits
SFDR	Spurious Free Dynamic Range		62.5		dB

Note 1: 絶対最大定格とは、IC に破壊が発生する可能性があるリミット値をいいます。

Note 2: 動作定格とはデバイスが機能する条件を示しますが、特定の性能リミット値を示すものではありません。保証された仕様、および試験条件については「電気的仕様」を参照して下さい。保証された仕様は電気的特性に記載されている試験条件においてのみ適用されます。デバイスが記載の試験条件下で動作しない場合、いくつかの性能特性が低下することがあります。

Note 3: 特記のない限り、全ての電圧は  $GND = 0V_{DC}$  を基準にして測定されています。

Note 4: いずれかの端子で入力電圧 ( $V_{IN}$ ) が電源電圧を超えた場合 (すなわち  $V_{IN} < (GND)$  または  $V_{IN} > V_{CC}$  のとき)、その端子の入力電流を 5mA 以下に制限しなければなりません。最大パッケージ入力定格電流 (20mA) により、電源電圧を超えて 5mA の電流を流すことができる端子数は 4 本に制限されます。

Note 5: 温度上昇時の動作では、最大消費電力の定格を  $T_{Jmax}$  (最大接合部温度)、 $\theta_{JA}$  (接合部・周囲温度間熱抵抗) および  $T_A$  (周囲温度) に従ってディレーティングしなければなりません。任意温度における最大許容消費電力は、 $P_D = (T_{Jmax} - T_A) / \theta_{JA}$  または絶対最大定格で示される値のうち、いずれか低い方の値です。

Note 6: 人体モデルの場合、100pF のコンデンサから直列抵抗 1.5k $\Omega$  を通して各端子に放電させます。マシンモデルの場合は、200pF のコンデンサから直接各端子に放電させます。

Note 7: その他の表面実装法については、アプリケーション・ノート AN-450 "表面実装法と信頼性上における効果" またはナショナル セミコンダクター社の最新版データブックの "表面実装" の項を参照下さい。

Note 8: 代表値 (Typical) は、 $T_J = +25^\circ C$  で得られる最も標準的な数値です。

Note 9: テストリミット値はナショナル セミコンダクター社の平均出荷品質レベル AOQL (Average Outgoing Quality Level) に基づき保証されます。

Note 10: 総合未調整誤差には、オフセット誤差、フルスケール誤差、直線性誤差およびマルチプレクサ誤差を含みます。

Note 11: ADC08832 においてはテストされていません。

Note 12:  $V_{IN(-)}$ 、 $V_{IN(+)}$  の入力に対するデジタルコードは、0000 0000 になります。1 つのダイオードはグラウンド以下のアナログ入力に対して、もう 1 つのダイオードは電源電圧  $V_{CC}$  以上のアナログ入力に対して順方向バイアスされるように、2 つのオンチップダイオードが各アナログ入力に接続されています (機能ブロック図を参照)。低い  $V_{CC}$  レベル (例えば 4.5V) でのテスト中に、高いレベルの入力 (例えば、5V) が入ると、入力ダイオードの導通が起こります。特に、温度上昇時には、フルスケール近くのアナログ入力に対して誤差を生じる可能性があります。規定されている特性は、どちらかのダイオードの 50mV の順方向バイアスまでは許容しています。これは、アナログ入力  $V_{IN}$  が電源電圧範囲を 50mV 以上超えない限り、出力コードは正確であることを意味しています。選択されていないチャンネルでこの範囲を超える場合には、選択されたチャンネルの読み出しに影響を及ぼします。0V<sub>DC</sub> ~ 5V<sub>DC</sub> の絶対的な入力電圧範囲を達成するためには、全温度範囲にわたる、初期許容値の変化および負荷変動に対して最低 4.950V<sub>DC</sub> の電源電圧が必要になります。

Note 13: チャンネル漏れ電流の測定は、シングルエンド・チャンネルを選択し、クロックをオフにしてから行います。"オフ・チャンネルの漏れ電流" の場合、次の 2 通りの方法で測定します。1 つは、セレクト・チャンネル電圧を "High" レベル (5V<sub>DC</sub>) に保持し、残り 7 本のオフ・チャンネル電圧を "Low" レベル (0V<sub>DC</sub>) に保持してオフ・チャンネルに流れる全電流を測定します。もう 1 つの方法では、セレクト・チャンネル電圧を "Low" レベル、オフ・チャンネル電圧を "High" レベルに保持してオフ・チャンネルに流れる全電流を再び測定します。これらの 2 つのチャンネル漏れ電流測定方法は、選択チャンネルの全電流を測定する以外同じです。

Note 14: 全てのクロック周波数に対して、40% から 60% の範囲のデューティサイクルで適切な動作が確保されます。システムにおいて供給可能なクロックがこれらのリミット値外のデューティサイクルを持つ場合には、クロック High およびクロック Low の最小値が、少なくとも 250ns 以上になるようにして下さい。また、クロック High およびクロック Low の最大値が、60 $\mu s$  以下になるようにして下さい。

Note 15: Data MSB first は、逐次比較ループで使われるコンパレータの出力なので、コンパレータの応答時間を許容するための遅延時間が追加されています。

Note 16: ADC08832 の  $V_{ref}$  は、内部で  $V_{CC}$  に接続されており、従って、ADC08832 のリファレンス電流は電源電流に含まれます。

Note 17: 各アナログ入力は、300 $\Omega$  (代表値) の抵抗が 13pF のサンプル / ホールド回路につながる回路構成になっています。

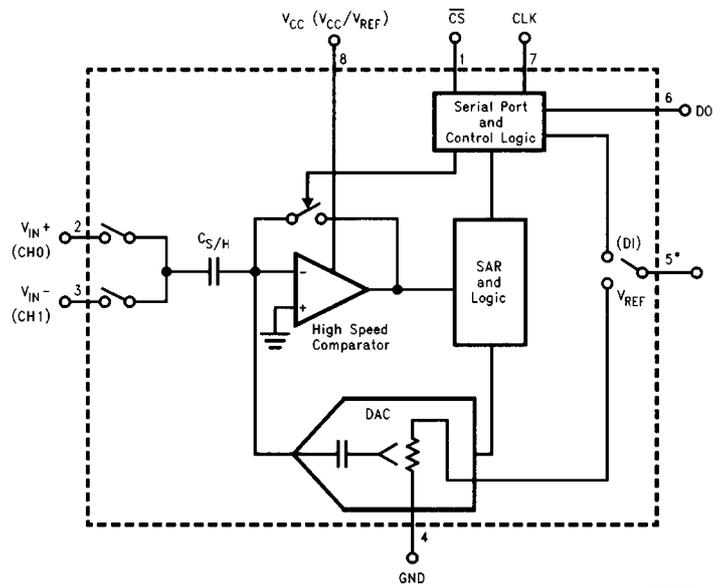
Note 18: 有効ビット (ENOB) は、信号 / (ノイズ + 歪み) 比 (SINAD) で測定された値を用いて、 $ENOB = (SINAD - 1.76) / 6.02$  の等式から算出されます。

Note 19: 信号 / ノイズ比は、信号振幅とバックグラウンド・ノイズ・レベルとの比です。入力信号の高調波は、この計算に含まれません。

Note 20: 最初の 6 つの高調波からの影響が、THD の算出に使われます。

Note 21: CS が 1 クロック周期より短い間にリセットされる場合、最大サンプリング・レートは  $f_{CLK}/11$  よりわずかに小さくなります。

## ブロック図

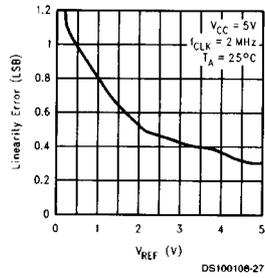


DS100108-47

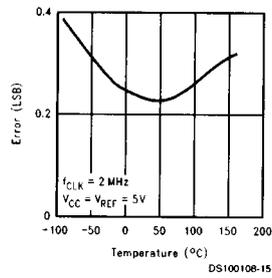
\*ADC08831では $V_{REF}$ 端子が使用可能で、ADC08832ではDI端子が使用可能です。  
 $V_{REF}$ は $V_{CC}$ に接続します。括弧内の端子名はADC08832のものです。

代表的な性能特性 特記のない限り、 $T_A = 25$ 、 $V_{CC} = V_{REF} = +5V$  の条件でのグラフを示す。

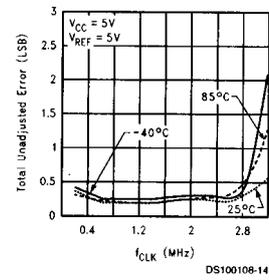
**Linearity Error (TUE) vs Reference Voltage**



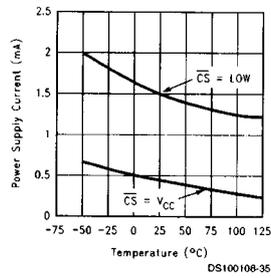
**Linearity Error (TUE) vs Temperature**



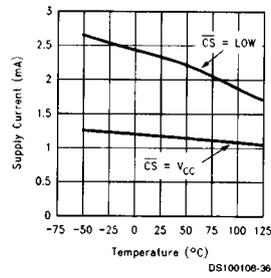
**Linearity Error (TUE) vs Clock Frequency**



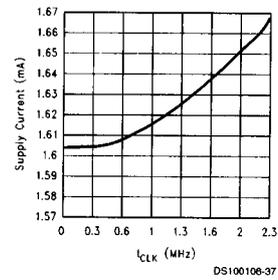
**Power Supply Current vs Temperature (ADC08831)**



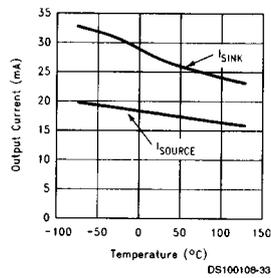
**Power Supply Current vs Temperature (ADC08832)**



**Power Supply Current vs Clock Frequency,  $\overline{CS} = Low$ , ADC08831**

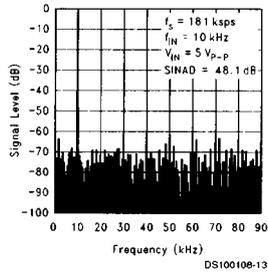


**Output Current vs Temperature**

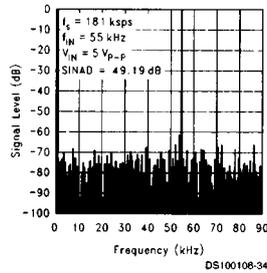


代表的な性能特性 特記のない限り、 $T_A = 25$ 、 $V_{CC} = V_{REF} = +5V$  の条件でのグラフを示す。(つづき)

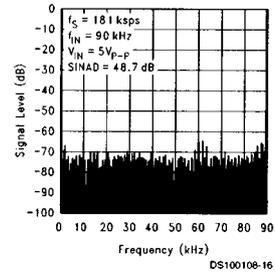
Spectral Response with 10KHz Sine Wave Input



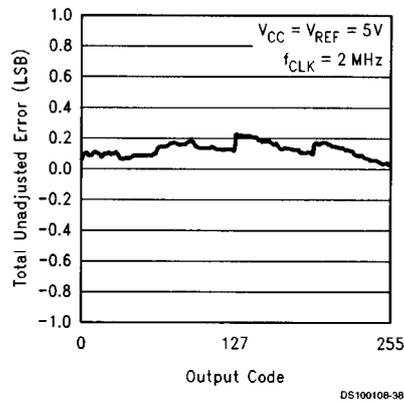
Spectral Response with 55 KHz Sine Wave Input



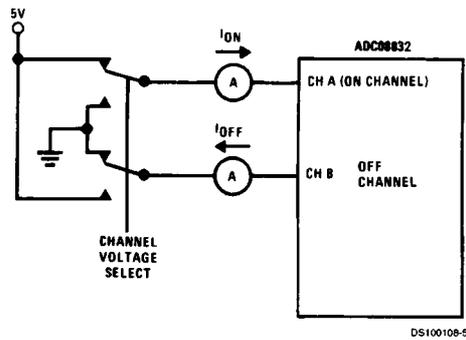
Spectral Response with 90 KHz Sine Wave Input



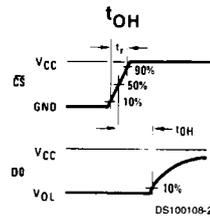
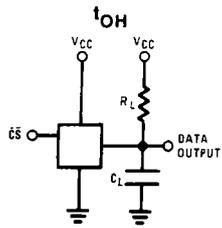
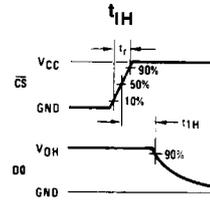
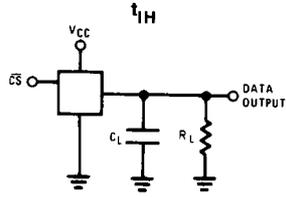
Total Unadjusted Error Plot



漏れ電流テスト回路



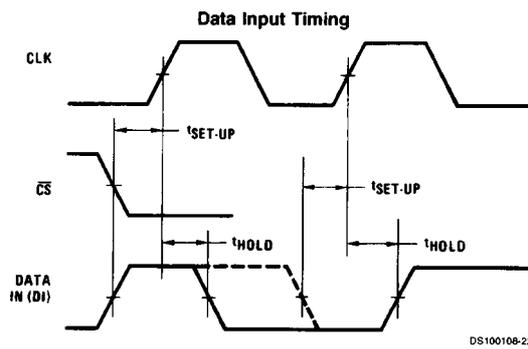
TRI-STATE テスト回路と波形



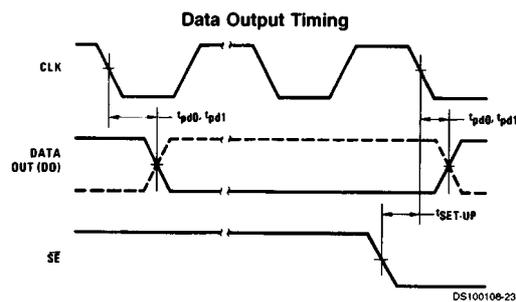
DS100108-20

DS100108-21

タイミング図

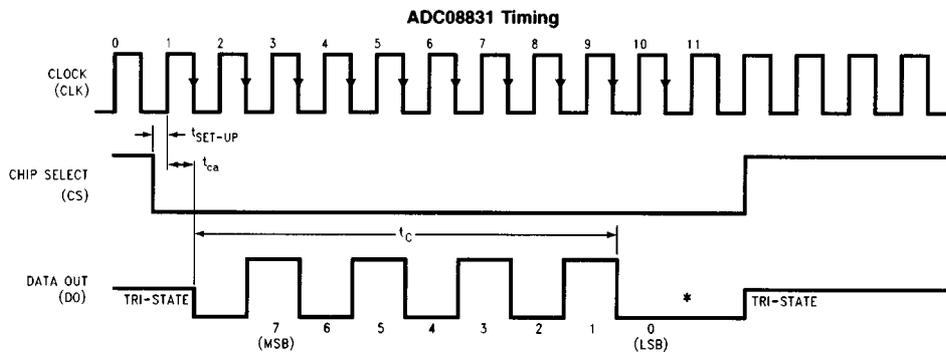
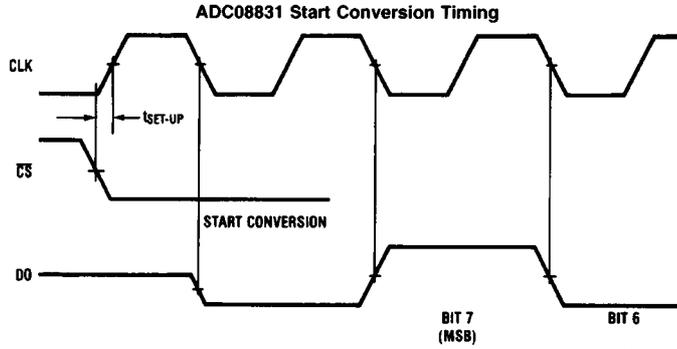


DS100108-22

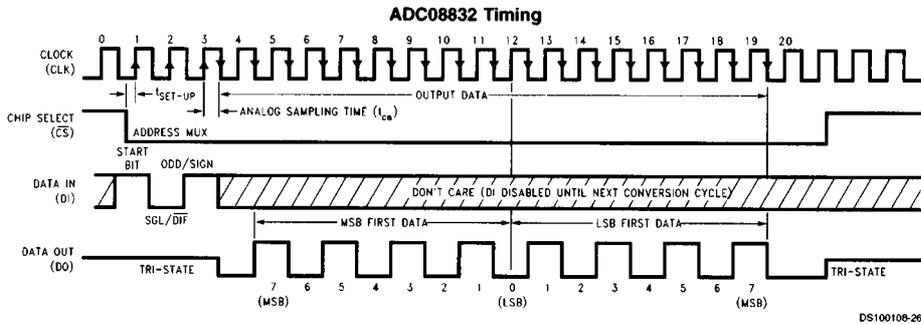


DS100108-23

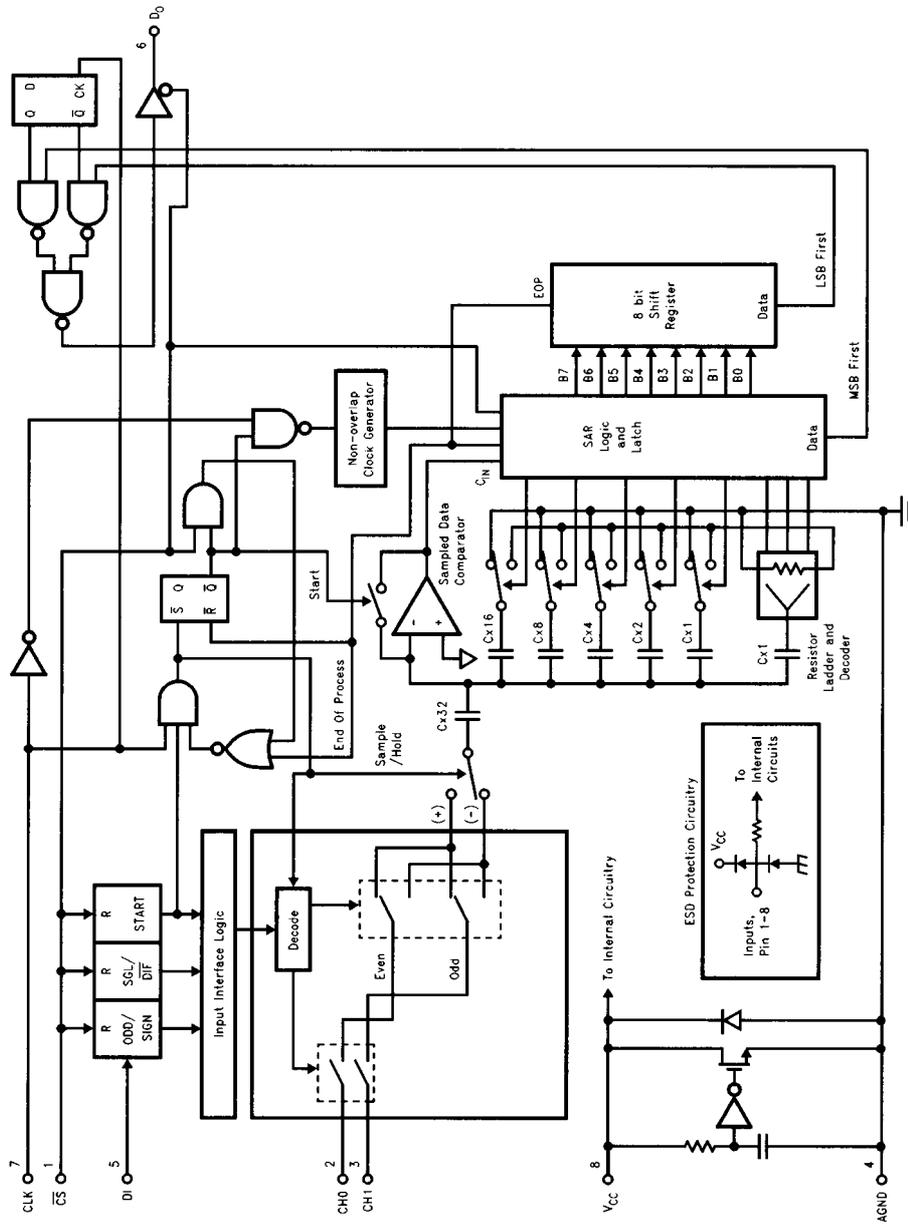
タイミング図(つづき)



\*ADC08831 では、LSB FIRST 出力フォーマットはサポートしていません。MSB FIRST 出力のみです。



ADC08832 機能ブロック図



DS10009-12

ADC08831/ADC08832

\* 他のデバイスによっては使われない機能、端子も表示してあります。

## 機能説明

## 1.0 マルチプレクサアドレスシグ

これらのコンバータは逐次比較ルーチンによる差動アナログ入力の変換機能を備えたサンプル・データ・コンパレータを用いています。

実際の変換電圧は、常に“+”端子に割り当てられた入力と“-”端子に割り当てられた入力との差になります。変換される一対の入力端子極性は、どのラインが正極性であるかということをコンバータに与えることを示しています。“+”端子に割り当てられた入力電圧が“-”端子に割り当てられた入力電圧より低い場合は、コンパレータはオールゼロのデジタルコードを出力します。

独特な入力マルチプレクサは、ソフトウェアで構成可能なシングルエンド、差動操作を持った多様なアナログチャネルを実現しています。トランスデューサ・データ収集システムに求められるアナログ信号処理はこの柔軟性により、大きく簡略化されます。1つのコンバータでグランド基準入力、差動入力さらに任意の電圧を基準にした信号の処理が可能です。

1つ1つの入力の構成は、変換開始に先立って MUX アドレスシグ処理の間に割り当てられます。MUX アドレスは、どのアナログ入力がいネーブルになり、この入力がシングルエンドであるか差動であるかを選択します。差動の場合には、チャネルの極性も割り当てます。チャンネル0を正入力、チャンネル1を負入力に、また逆にチャンネル0を負入力に、チャンネル1を正入力にも選択することが出来ます。このプログラムは、ADC08832に対して下記の表に示される MUX アドレスシグコードにより明確にされています。

MUX アドレスは、DI ラインを通じて A/D コンバータにシフトされます。ADC08831は、極性も含め、ただ一つ固定の差動入力しか備えていないためアドレスシグは要求されません。

Part Number	Number of Analog Channels		Number of Package Pins
	Single-Ended	Differential	
ADC08831	1	1	8 or 14
ADC08832	2	1	8 or 14

MUX Addressing:  
ADC08832

Single-Ended MUX Mode				
MUX Address			Channel #	
Start Bit	SGL/DIF	ODD/SIGN	0	1
1	1	0	+	
1	1	1		+

Differential MUX Mode				
MUX Address			Channel #	
Start Bit	SGL/DIF	ODD/SIGN	0	1
1	0	0	+	-
1	0	1	-	+

入力の構成は、ソフトウェア制御の下に行われるため、各変換を行う前に必要に応じて変更することが可能です。1つのチャネルはある変換においてシングルエンド、グランド基準として扱うことができ、次の変換においては差動チャネルの1入力とすることが出来ます。

各チャネルのアナログ入力電圧は、グランド以下 50mV から  $V_{CC}$  (代表値5V)以上50mVまで変換精度を損なうことなく振幅をとることが出来ます。

## 2.0 デジタルインタフェース

このコンバータの最も重要な特性は、制御プロセッサとのシリアル・データ・リンクです。シリアル通信フォーマットの採用により2つの非常に重要なシステム改善を可能にしました。小型のパッケージに多機能を実現し、アナログ・センサのすぐ近くに配置することで低レベルのアナログ信号伝送を可能にし、ノイズ耐性に優れたデジタル・データをホストプロセッサに返します。

タイミング図と機能ブロック図を参照して、変換手順を追うことでこのコンバータの動作を理解することが出来ます。明瞭にするために、各デバイス毎に個別のタイミング図が示されています。

1. 変換は、最初に  $\overline{CS}$  (チップセレクト) が Low になった時に初期化されます。このラインは変換期間中 Low に保たなければなりません。コンバータは、スタート・ビットと MUX 割り当てワードを待ちます。
2. データ入力ライン (DI) の情報はクロックのそれぞれの立ち上がりエッジで MUX アドレス・シフト・レジスタに入力されます。スタート・ビットは、このラインに現れる最初のロジック "1" です (全ての読み込みゼロは無視されます)。スタート・ビットに続いてコンバータは、MUX 割り当てワードとなる次の2ビットを要求します。
3. スタート・ビットが MUX レジスタの開始位置にシフトされると、入力チャネルが割り当てられ変換がすぐに取り始まります。自動的に 1/2 クロック周期のインターバル (この間は何も起きません) が選択された MUX レジスタを最終的なアナログ入力値に安定させるために挿入されます。このとき DI ラインはディセーブルになります (データを受け取りません)。
4. データ出力 (DO) ラインは、TRI-STATE でなく、この MUX セットアップタイムの1クロックの周期の間、リーディング・ゼロを出力します。
5. この変換の間、SAR コンパレータは、比率キャパシタ・アレイ (最初の5ビット) と抵抗ラダー (最後の3ビット) から内部生成される一連の逐次電圧に対し、アナログ入力電圧が高い (High) か、低い (Low) かの比較を行い、その結果を出力します。各比較が終了する度に、CLK の立下がりエッジでコンパレータの出力が DO ラインに送られます。この変換結果のデータはシフトアウト (MSB ファースト) されているので、直ちにプロセッサによる読み込みが可能です。
6. 8 クロック周期の後、変換が完了します。
7. 逐次比較レジスタに格納されたデータは、内部シフトレジスタにロードされます。MSB ファースト・データ列の後、LSB ファーストデータが、自動的に DO ラインからシフトアウトされます。すべて出力されると、DO ラインは Low になり、 $\overline{CS}$  ラインが High にもどるまで Low に保たれます。ADC08831 は例外で、MSB ファースト・フォーマットのデータ出力のみが可能です。
8. DI と DO ラインを互いに結び、双方向 I/O プロセッサを介して1本のラインで制御することも可能です。これは、DO ラインがハイ・インピーダンス状態である、MUX アドレスシグ期間中のみ DI 入力を読み込まれるので可能となります。

## 機能説明(つづき)

### 3.0 消費電力の低減

ADC08831は、最大2MHzのクロック周波数、すなわち約181kspsで動作します。5V電源では、CSがロジックLowのとき、消費電力は1.7mA、8.5mWです。ADC08831には低電力モードがあり、総消費電力を最小限に抑えています。

CSがロジックHighにアサートされると、いくつかのアナログ回路とデジタル・ロジックは静的低電力状態にされます。またDOUT出力ドライバは、TRI-STATEモードになります。

静的電力消費を最適化するには、CLK、CS、DIのデジタル入力ロジック信号に特に注意を払う必要があります。各デジタル入力には、V<sub>CC</sub>とGND間に大きなCMOSバッファがあります。従来のTTLレベルのHigh(2.4V)は、各入力でロジック1を読み込むのに十分な値です。ただし、各入力ではV<sub>IH</sub>からV<sub>CC</sub>への電圧差がある場合があります。このような電圧差があると、CS端子がHighで低電力モードのときでさえ静的消費電力の原因となります。

したがって、静的消費電力を最小限に抑えるには、すべてのデジタル入力ロジック・レベルをコンバータの電源と同じにすることを勧めます。このアプリケーションには、特にCMOSロジックが適しています。

ADC08831の基準電圧端子はパワーダウン・モードの影響を受けません。変換時以外での静的リファレンス電流を減少させるには、2つのオプションがあります。1つは、低電圧外部基準電圧(例えば、2.5Vを使用)です。LM385-2.5などのシャント基準電圧は、ロジック・ゲートから電源供給されます。このロジック・ゲートはCS信号の逆になります。CSがHighのとき、基準電圧はオフになります。もう1つは、外部低抵抗スイッチを使用することです。

ADC08832はADC08831と類似していますが、基準電圧をV<sub>CC</sub>から引き出すのが異なります。ADC08832は、CSがロジックHighになると低電源モードになり、アナログとデジタル・ロジックが静的電流モードになります。ただし、基準電圧ラダーの消費電力は、CS信号に関係なく存在します。

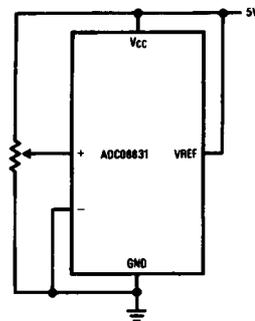
### 4.0 基準電圧

このコンバータの基準入力電圧(V<sub>REF</sub>)により、アナログ入力電圧幅(V<sub>IN(MAX)</sub>とV<sub>IN(MIN)</sub>間の電圧差)が決まります。この電圧範囲内で256種類の出力コードが使用されます。ADC08831/2は、相対精度(レシオメトリック)のアプリケーションや絶対精度を必要とするシステムで使用できます。基準電圧入力端子は、2.8kΩの最小基準入力抵抗をドライブできる電圧源に接続します。この端子は、逐次比較変換に使用する抵抗分圧回路とキャパシタ・アレイの最上部に配置されています。

相対精度のシステムでは、アナログ入力電圧はA/Dコンバータの基準電圧として使用する電圧に比例します。この電圧はシステム電源としても使用できるため、V<sub>REF</sub>端子をV<sub>CC</sub>に接続することも可能です(ADC08832では内部接続)。この手法を用いると、アナログ入力電圧とA/Dコンバータの基準電圧は、一定の入力条件で同一の出力コードを維持しながら同時に変動するので、システム基準電圧の安定条件が緩和されます。

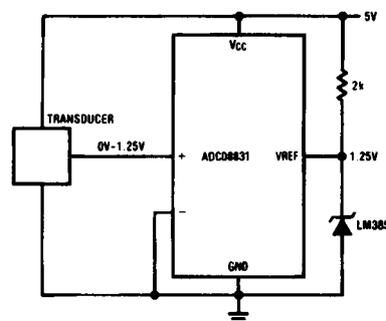
アナログ入力電圧が特定の電圧リミット値間で変動する絶対精度のシステムでは、時間および温度に対して安定した電圧源で基準電圧入力端子にバイアスをかけます。LM385/LM336/LM4040の基準電圧ダイオードは低消費電流特性に優れ、このコンバータとの使用に適しています。

基準電圧の最大値はV<sub>CC</sub>源電圧に制限されますが、最小値は非常に小さいため(代表的な性能特性を参照)出力電圧幅が5V以下のトランスデューサ出力を直接変換することができます。ただし、出力電圧幅を小さくするとコンバータが高感度になるため(1LSB = V<sub>REF</sub>/256)、ノイズのピックアップ、回路のレイアウト、およびシステム誤差を起こす電圧源には特に注意が必要です。



DS100108-28

a) Ratiometric



DS100108-29

b) Absolute with a Reduced Span

FIGURE 1. Reference Examples

## 機能説明(つづき)

## 5.0 アナログ入力

このコンバータの最も重要な特長は、アナログ信号源のすくそばに配置可能なこと、またわずかに数本の信号線を介して耐ノイズ特性の高いシリアル・ビット列で制御プロセッサとのインタフェースが可能なことです。これにより、回路は非常に小さくなり、ノイズの影響を最も受けやすいアナログ信号の精度を維持することができます。ただし、最初からノイズが乗っている、または大きな同相電圧のアナログ入力については注意が必要です。

このコンバータの差動入力では、同相入力ノイズの影響が実質的に低減します。同相入力ノイズは変換のために選択された“+”入力と“-”入力の両方に共通なノイズ(60Hzが最も一般的)です。“+”入力サンプリングと“-”入力サンプリング間のタイム・インターバルは、1/2クロック周期です。この短いタイム・インターバルで同相電圧の変動があると、変換誤差が生じます。正弦波の同相信号の場合、この最大誤差電圧は次式から得られます。

$$V_{\text{error(max)}} = V_{\text{PEAK}}(2\pi f_{\text{CM}}) \left( \frac{0.5}{f_{\text{CLK}}} \right)$$

ここで、 $f_{\text{CM}}$ は同相信号の周波数、 $V_{\text{PEAK}}$ はそのピーク電圧値、 $f_{\text{CLK}}$ はA/Dコンバータのクロック周波数です。

250kHzのコンバータ動作で、60Hzの同相信号が1/4LSB誤差(約5mV)を発生させるためには、そのピーク値は6.63Vでなければならず、最大アナログ入力リミット値の許容範囲を超えてしまいます。

この信号源抵抗の制限は、入力マルチプレクサのDC漏れ電流対策の点で重要です。信号源抵抗が1kΩ以上のときは、アナログ入力にバイパス・コンデンサを使用しないで下さい。最悪の場合、全温度範囲で±1μAの漏れ電流が発生すると、1kΩの信号源抵抗に1mVの入力誤差が生じます。ハイ・インピーダンスの信号源が必要な場合は、オペアンプのRCアクティブ・ローパス・フィルタを用いることで、インピーダンスのバッファリングとノイズのフィルタリングが可能です。

## 5.1 サンプル/ホールド

ADC08831/2には、入力信号を得るための内蔵のサンプル/ホールドが備わっています。サンプル/ホールドでは、入力信号をシングル・エンド・モードか擬似差動モードでサンプリングできます。

## 5.2 入力オペアンプ

アナログ入力をオペアンプでドライブするときは、オペアンプを許容時間内に安定させることが重要です。フルサンプリング・レートを実現するためには、アナログ入力を低インピーダンス・ソース(100kΩ)かまたはLM6142のような高速のオペアンプでドライブする必要があります。より高いインピーダンス・ソースまたはより遅いオペアンプを使用するには、アナログ入力安定するための時間をより多くとるようにします。

## 5.3 ソース抵抗

ADC08831/2のアナログ入力は、300Ωの抵抗( $R_{\text{on}}$ )と直列な13pFのコンデンサ( $C_{\text{IN}}$ )のように見えます。 $C_{\text{IN}}$ は、各変換サイクルの間に選択された“+”と“-”入力の間で切り替わります。大きな外部ソース抵抗では、入力安定するのが遅くなります。すべてのRC時間定数は、アナログ入力が完全に安定するよう十分短くすることが重要です。

## 5.4 基板レイアウトの注意事項、グラウンドとバイパス

ADC08831/2は、いくつかの基板レイアウトに注意することによって、簡単に使用できます。ADC08831/2は、アナログ・グラウンド・プレーンと1点でのグラウンド接続テクニックを使用してください。GND端子はグラウンド・プレーンに直接接続してください。

電源端子は、表面実装セラミックのコンデンサで、リード線をできるだけ短くして、グラウンド・プレーンにバイパスしてください。すべてのアナログ入力は、直接1点グラウンドを基準とします。デジタル入出力はシールドし、基準電圧とアナログ回路から離して配線してください。

## 6.0 オプションの調整

## 6.1 ゼロ誤差

このA/Dコンバータのオフセット調整は不要です。アナログ入力電圧の最小値 $V_{\text{IN(MIN)}}$ がグラウンド電位でなければ、ゼロ・オフセットが可能です。任意の $V_{\text{IN}}$ “-”入力を $V_{\text{IN(MIN)}}$ 値でバイパスすると、この最小入力電圧でオール・ゼロ(0000 0000)のデジタル・コードを出力するようにコンバータを設定することができます。これは、A/Dコンバータの差動モード動作を利用しています。

A/Dコンバータのゼロ誤差は、伝達関数の最初の立上がり位置で生じ、 $V_{\text{IN}}(-)$ 入力を接地し小さな正電圧を $V_{\text{IN}}(+)$ 入力に加えて測定します。ゼロ誤差は、出力デジタル・コードが0000 0000から0000 0001に遷移するのに必要な実際のDC入力電圧値と理想の1/2LSB値( $V_{\text{REF}} = 5.000V_{\text{DC}}$ の場合、1/2LSB = 9.8mV)との差です。

## 6.2 フルスケール

フルスケール調整は、任意のアナログ・フルスケール電圧範囲より1.5LSBだけ低い差動入力電圧を加え、デジタル出力コードが1111 1110から1111 1111に遷移するように、 $V_{\text{REF}}$ 入力の電圧(ADC08832の場合は $V_{\text{CC}}$ )を調整して行います。

## 6.3 任意のアナログ入力電圧範囲の調整

A/Dコンバータのアナログ・ゼロ電圧がグラウンドからシフトしている場合(例えば、グラウンドに達しないアナログ入力信号に対応するために)、この新しいゼロ基準電圧を最初に正確に調整する必要があります。すなわち、この任意の“ゼロ基準電圧 + 1/2LSB”LSBは1LSB = アナログ・スパン/256として、所望のアナログ・スパンを得るため計算されます)に等しい $V_{\text{IN}}(+)$ 電圧を、選択した“+”入力に加えます。次に、出力コードがちょうど00HEX(0000 0000)から01HEX(0000 0001)に遷移するように、対応する“-”入力のゼロ基準電圧を調整します。

フルスケールの調整は、[適切な $V_{\text{IN}}(-)$ 入力電圧を加え]次式で与えられる $V_{\text{IN}}(+)$ 入力電圧を加えて行います。

$$V_{\text{IN}}(+)\text{ fs adj} = V_{\text{MAX}} - 1.5 \left[ \frac{(V_{\text{MAX}} - V_{\text{MIN}})}{256} \right]$$

ここで、

$V_{\text{MAX}}$ はアナログ入力範囲の最大電圧値、

$V_{\text{MIN}}$ はアナログ入力範囲の最小電圧値(オフセット・ゼロ)を表します。

( $V_{\text{MAX}}$ と $V_{\text{MIN}}$ は共にGNDを基準とします。)

## 機能説明(つづき)

次に、 $V_{REFIN}$ (または $V_{CC}$ )電圧を調整し、 $FE_{HEX}$ (1111 1110)から $FE_{HEX}$ (1111 1111)へのコード変換を行います。これで、電圧範囲の調整が完了します。

### 7.0 ダイナミック・パフォーマンス

ダイナミック・パフォーマンスの仕様は、波形のサンプリングやデジタル化を行うアプリケーションでは役立ちます。一般的に、メモリ・バッファを使用して、後の処理のために連続するデジタル出力をキャプチャします。2の累乗(例えば、1024、2048、4096)で多数のデータ・サンプルをキャプチャすることにより、高速フーリエ変換(FFT)では信号の周波数成分をデジタルで解析できます。アプリケーションに応じて、さらにデジタル・フィルタリング、ウィンドウイング、または処理を行うことができます。

#### 7.1 サンプリング・レート

サンプリング・レート(スループット・レートとも呼ばれる)とは、A/Dコンバータによってサンプリングされる時間間隔のことです。サンプリング・レートには、MUXのセットアップ時間などのファクタ、データの獲得時間、インタフェースの時間遅延の他に変換時間も含まれます。通常、サンプリング・レートは、A/Dコンバータのクロック周波数が最大であるときの1秒当たりのデータ・サンプリング数で表されます。

ナイキスト周波数(サンプリング・レートの1/2)を超える周波数成分を持つ信号は、ナイキスト周波数以下の周波数成分にエイリアス化されます。信号の劣化を避けるためには、入力信号の周波数成分の2倍以上でサンプリングするか、フロントエンドにローパス・フィルタ(アンチ・エイリアシング)を挿入します。

アプリケーションの中には、入力信号より低いレートでサンプリングする(アンダーサンプリング)必要があるものもあります。この場合には、本来の信号がナイキスト周波数以下の周波数範囲にエイリアス化されます。周波数応答が本来の信号のハーモニックを正確に表すようにするためには、対象とする入力信号に対してバンドパス・フィルタを使用する必要があります。

#### 7.2 信号対ノイズ比(SN比)

信号/ノイズ比(SNR)とは、本来の信号のRMSの大きさと本来の信号以外の信号(ハーモニックを除く)の合計RMS(サンプリング周波数の1/2(ナイキスト周波数)まで)との比のことです。

#### 7.3 総ハーモニック歪み(THD)

総ハーモニック歪みとは、ハーモニックの振幅の合計RMSと本来の入力周波数との比のことです。

$$THD = 20 \log [(V_2^2 + V_3^2 + V_4^2 + V_5^2 + V_6^2)^{1/2} / V_1]$$

ここで、 $V_1$ は本来の信号のRMS振幅で、 $V_2$ 、 $V_3$ 、 $V_4$ 、 $V_5$ 、 $V_6$ は個々のハーモニックのRMS振幅です。理論上では、すべてのハーモニックがTHDの計算に含まれます。しかし経験上、最初の6つだけが大きく寄るので、それらの測定が必要になります。

アンダーサンプリングのアプリケーションでは、入力信号はバンドパス・フィルタ(BPF)を通して、帯域外の信号やハーモニックがスペクトル応答に現れるのを防ぎます。

A/DコンバータのDCリニアリティ転送関数は、支配的なハーモニックに影響を及ぼす傾向があります。放物線状のリニアリティカーブは2番目(および偶数番目)のハーモニックを作成する傾向があります。一方、Sカーブは3番目(または奇数番目)のハーモニックを作成する傾向があります。DCリニアリティ誤差の大きさはハーモニックの大きさと互いに関連があります。

#### 7.4 信号対ノイズ+歪み比(SINAD)

信号とノイズ+歪みの比(SINAD)とは、本来の信号のRMSの大きさと本来の信号以外の信号(ノイズとハーモニックを含む)の合計RMS(サンプリング周波数の1/2(ナイキスト周波数)まで、DC成分を除く)との比のことです。

SINADは、波形サンプリングのプロセスでA/Dコンバータが使用する数量化レベルの数によっても異なります。数量化レベルをより大きくすると、数量化ノイズと理論上のノイズ・パフォーマンスは小さくなります。NビットのA/Dコンバータに対する理論上のSINADは、次式で与えられます。

$$SINAD = (6.02 N + 1.76) \text{ dB}$$

したがって、8ビットのコンバータでは、理論上SINAD = 49.92dBとなります。

#### 7.5 有効ビット数

有効ビット数(ENOB)は、ダイナミック・パフォーマンスを数値化するもう1つの仕様です。ENOBは、次式で与えられます。

$$ENOB = [(SINAD - 1.76)] / 6.02]$$

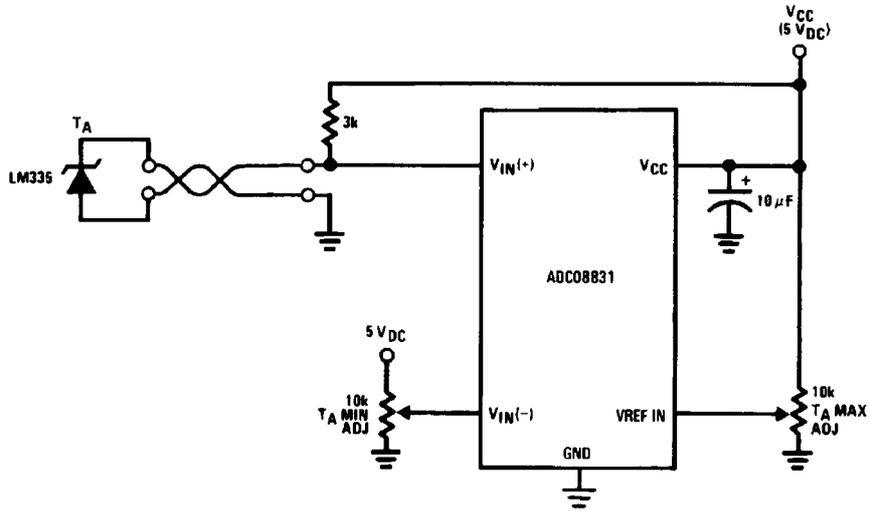
有効ビット数は、数量化、非リニアリティ、ノイズ、歪みなどを含むいくつかの誤差の累積効果を示します。

#### 7.6 スプリアス・フリー・ダイナミック・レンジ(SFDR)

スプリアス・フリー・ダイナミック・レンジ(SFDR)とは、信号振幅と、一番高いハーモニックまたはスプリアス・ノイズ要素の振幅との比のことです。振幅がフルスケールの場合、この仕様は単にピーク・ハーモニックまたはスプリアス・ノイズの相互作用となります。

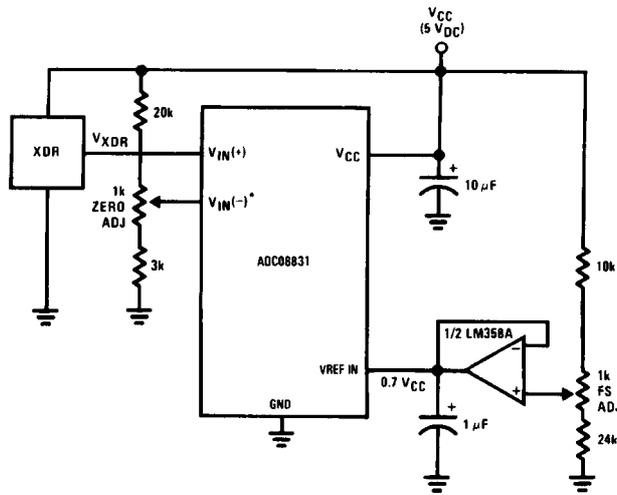
アプリケーション

Low-Cost Remote Temperature Sensor



DS100108-6

Operating with Ratiometric Transducers



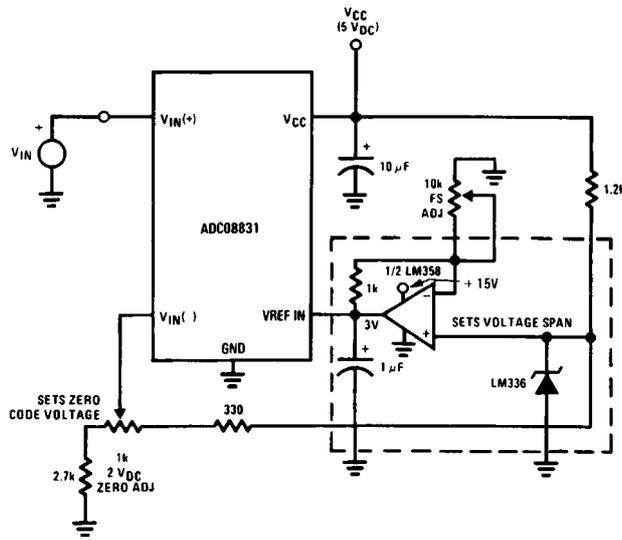
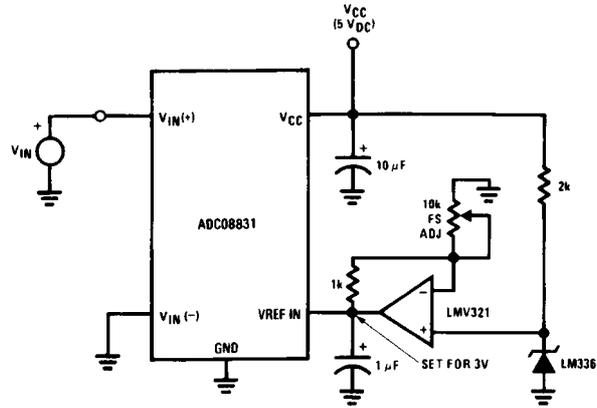
DS100108-7

\* $V_{IN(-)} = 0.15 V_{CC}$   
 $15\% \text{ of } V_{CC} \leq V_{XDR} \leq 85\% \text{ of } V_{CC}$

アプリケーション(つづき)

ADC08831/ADC08832

Span Adjust;  $0V \leq V_{IN} \leq 3V$

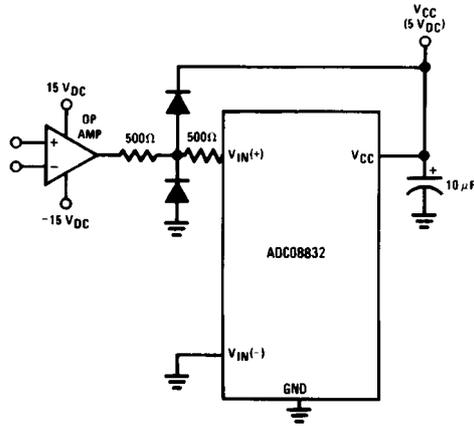


Zero-Shift and Span Adjust;  $2V \leq V_{IN} \leq 5V$

DS100108-8

アプリケーション(つぎ)

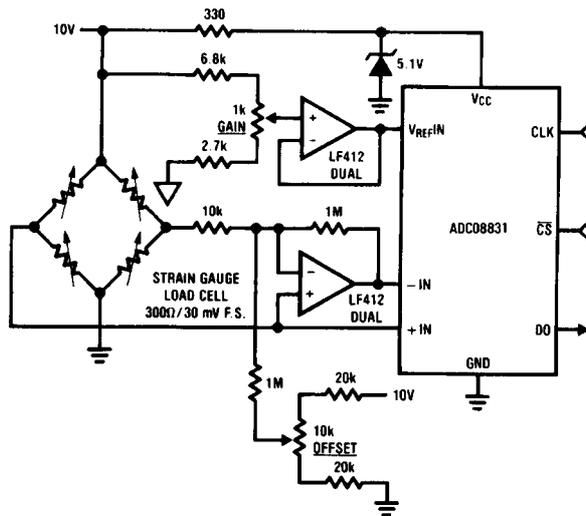
Protecting the Input



DS100108-9

Diodes are 1N914

Digital Load Cell

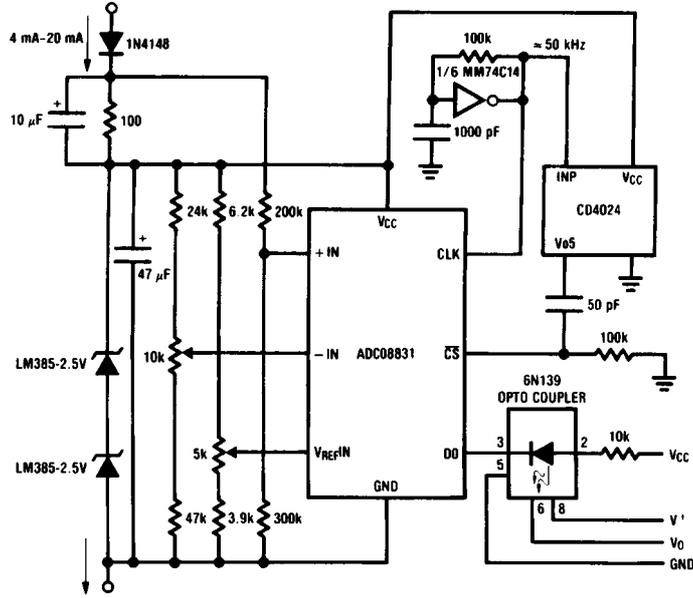


DS100108-10

- ・ 負荷セル自身よりも1本多い配線を使用しています。
- ・ デジタル出力トランスデューサ用に負荷セル内に2個のミニDIPを実装することが可能です。
- ・ 電子回路のオフセット/ゲイン調整により、ひずみゲージやオフセットの機械的な仕様が緩和されます。
- ・ ノイズ耐性を高めるためにLowレベルのセル出力は即時に変換されます。

アプリケーション(つづき)

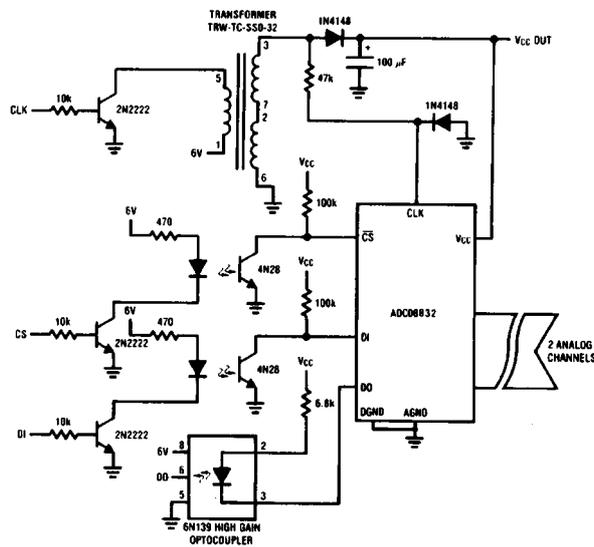
4 mA-20 mA Current Loop Converter



DS100108-11

- ・ループによる電源供給
- ・出力は1500Vアイソレーション

Isolated Data Converter

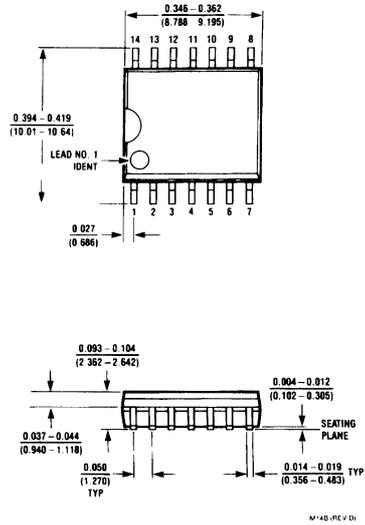


DS100108-40

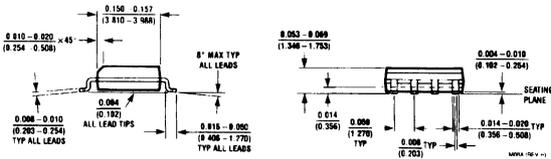
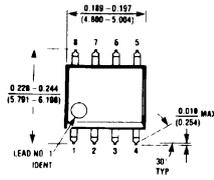


**NOTE**

外形寸法図 特記のない限り inches (millimeters)

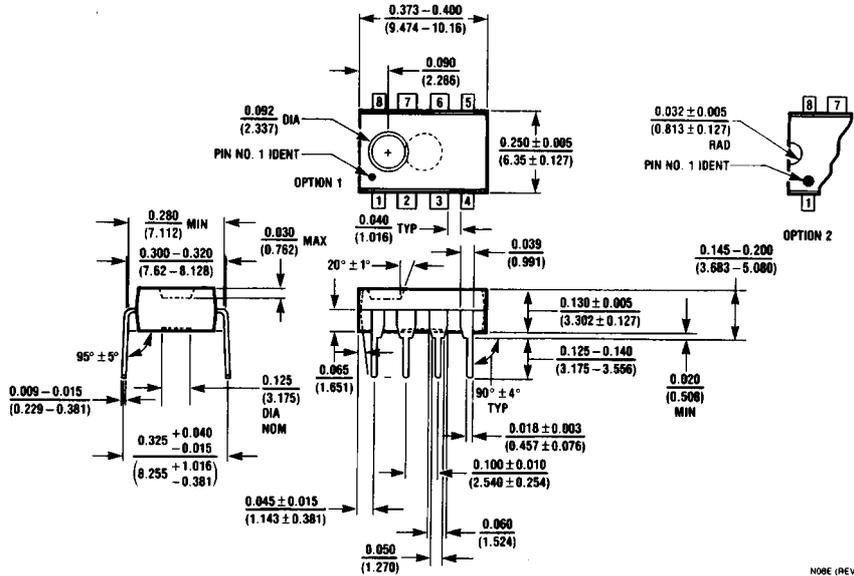


Order Number ADC08831IWM, ADC08832IWM,  
NS Package Number M14B



Order Number ADC08831IM or ADC08832IM  
NS Package Number M08A

外形寸法図 特記のない限り inches (millimeters) (つづき)



Order Number ADC08831IN, ADC08832IN  
NS Package Number N08E

NO8E (REV F)

ADC08831/ADC08832

**外形寸法図 特記のない限り inches (millimeters) (つづき)**

**Order Number ADC08831IMM or ADC08832IMM  
NS Package Number MUA08A**

**生命維持装置への使用について**

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

- 生命維持用の装置またはシステムとは a) 体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
- 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

---

**ナショナル セミコンダクター ジャパン株式会社**

本 社 / 〒 135-0042 東京都江東区木場2-17-16 TEL. (03) 5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。 ☎ **0120-666-116**



この紙は再生紙を使用しています

本資料に掲載されているすべての回路の使用に起因する第三者の特許権その他の権利侵害に関して、弊社ではその責を負いません。また掲載内容は予告無く変更されることがありますのでご了承下さい。

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは承認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されてもいません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されてもいません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上