

Technical White Paper

초저잡음 LDO의 출력 잡음 측정



Haidar Hamoo

추상

이 기술 백서에서는 LDO(저손실 레귤레이터)의 잡음을 측정하는 방법을 간략하게 설명합니다. 이 문서는 초저잡음 LDO의 잡음을 측정하기 위한 솔루션도 제공합니다. 현재 LDO는 시중에 나와 있는 방대한 스펙트럼 분석기의 감도보다 출력 잡음 수준이 훨씬 낮을 수 있습니다. 이 문서에서는 LDO의 잡음 측정 기초 개념과 초저잡음 LDO의 잡음 측정을 위한 옵션에 대해 논의합니다. 제안된 솔루션은 LDO를 위해 고안된 잡음 측정에만 국한되지 않으며, 다른 많은 유형의 측정 또는 센싱 애플리케이션에서도 활용할 수 있습니다.

목차

1 LDO 잡음 및 잡음 측정 개요	2
1.1 LDO 잡음 및 LDO 잡음 표현	2
1.2 스펙트럼 분석기를 사용한 LDO 잡음 측정	2
2 초저잡음 LDO 측정을 위한 솔루션(잡음 증폭기 요구 사항)	4
2.1 증폭기의 최대 잡음 추정	4
2.2 증폭기 필요 게인 추정	4
2.3 증폭기 회로 피드백 저항 값 선택	5
2.4 증폭기 입력/출력 DC 차단 필터	7
2.5 설계된 증폭기 성능 검증	8
3 결론	10
4 참고 자료	10

그림

그림 1-1. LDO의 일반적인 잡음 그래프	2
그림 1-2. 일반적인 LDO 잡음과 일반적인 스펙트럼 분석기 잡음 플로어	3
그림 1-3. LDO의 초저잡음 대 일반적인 스펙트럼 분석기의 잡음 플로어	3
그림 2-1. 제안된 증폭기 회로	5
그림 2-2. 비반전 연산 증폭기 장치의 잡음 분석	5
그림 2-3. 저항의 열 잡음	6
그림 2-4. 측정된 증폭기와 시뮬레이션된 RTO 및 RTI 잡음 비교	8
그림 2-5. 10Hz~10MHz의 BW에서 측정된 10nV/Hz의 플랫 잡음	9
그림 2-6. 1kHz~10MHz의 BW에서 측정된 1nV/Hz의 플랫 잡음	9

상표

모든 상표는 해당 소유권자의 자산입니다.

1 LDO 잡음 및 잡음 측정 개요

1.1 LDO 잡음 및 LDO 잡음 표현

모든 전기 시스템에서 순수한 물리적 현상으로 발생하는 잡음은 해당 시스템의 입력 또는 출력을 간섭, 왜곡 또는 결합하는 바람직하지 않은 전압 또는 전류 신호로 정의할 수 있습니다. (잡음의 정의에서 알 수 있듯이) 시스템으로 커플링되는 모든 외부(외인성) 잡음원을 제거하더라도 시스템 내에서 내부(내인성) 잡음이 발생합니다. 이러한 내인성 잡음은 시스템 출력에 존재하며, 많은 경우 이 내인성 잡음을 고려하고 측정해야 합니다. LDO와 같은 간단한 시스템(장치)도 내부 잡음을 생성하며, 이는 출력에서 측정할 수 있습니다. LDO의 잡음은 데이터시트의 핵심 사양이며, 보통 10Hz~100kHz(일반)의 BW(주파수 대역폭)로 표현됩니다. LDO 잡음에 대한 자세한 내용은 [참고 자료](#) [1] 섹션에서 확인할 수 있습니다. 데이터시트는 그래프로 LDO의 출력 잡음을 표현하는 경우가 많습니다. [그림 1-1](#)은(는) 일반적인 LDO의 출력 잡음을 보여줍니다.

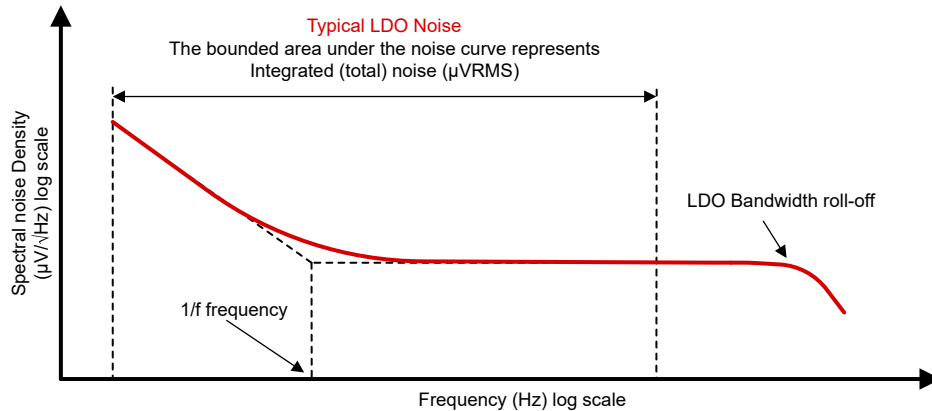


그림 1-1. LDO의 일반적인 잡음 그래프

잡음 곡선의 각 지점은 해당 주파수에서 LDO의 스펙트럼 잡음 밀도를 나타냅니다. 낮은 주파수에서 LDO의 잡음은 플리커 잡음이 지배적이며, 이후 1/f 주파수 지점에서 더 낮은 잡음 수준인 열 잡음으로 롤오프됩니다. 이후 LDO BW의 롤오프로 인해 LDO 잡음의 곡선이 롤오프됩니다. 총 잡음 또는 RMS는 특정 주파수 BW와 함께 LDO의 전기 특성 표에 보고되는 추가 지표입니다. 이 RMS 잡음은 특정 BW(일반적으로 10Hz~100kHz) 내 특정 잡음 곡선 아래의 스펙트럼 잡음 밀도를 누적 적분한 값으로, 단위는 μVRMS 입니다.

1.2 스펙트럼 분석기를 사용한 LDO 잡음 측정

LDO의 잡음을 측정하는 데에는 일반적으로 LDO의 BW보다 주파수 BW가 넓은 스펙트럼 분석기가 사용됩니다. LDO와 마찬가지로, 스펙트럼 분석기에는 분석기 잡음 플로어(감도)라고 하는 내부 잡음이 있습니다. 분석기의 잡음 플로어(기술적으로 표시된 평균 잡음 수준, 즉 DANL이라고 함)는 분석기의 주파수 BW에 걸쳐 데이터시트에 명시되는 핵심 사양입니다. [참고 자료](#) [2] 섹션에 설명된 대로, 잡음을 측정하기 전에 분석기의 잡음 플로어를 측정하고 기록하는 것이 중요합니다.

분석기의 잡음 플로어를 측정하려면 원하는 잡음 측정 BW에 걸쳐 사용할 수 있는 가장 낮은 RBW(해상도 대역폭) 설정으로 여러 번의 평균화와 함께 주파수 스위프를 실행하기만 하면 됩니다. 측정된 잡음 곡선(잡음 플로어)은 분석기가 해당 BW 상에서 분해할 수 있는 가장 낮은 잡음입니다. 이 잡음 수준을 파악하면 해당 분석기가 LDO(DUT 잡음)의 잡음을 측정하는 데 적합한지 결정할 수 있습니다.

LDO의 BW 동작 범위에서 95% 이상의 잡음 측정 정확도를 유지하려면 **그림 1-2**에 나와 있는 것처럼 LDO의 잡음 곡선이 분석기의 잡음 플로어 곡선보다 10dB 더 높아야 합니다.

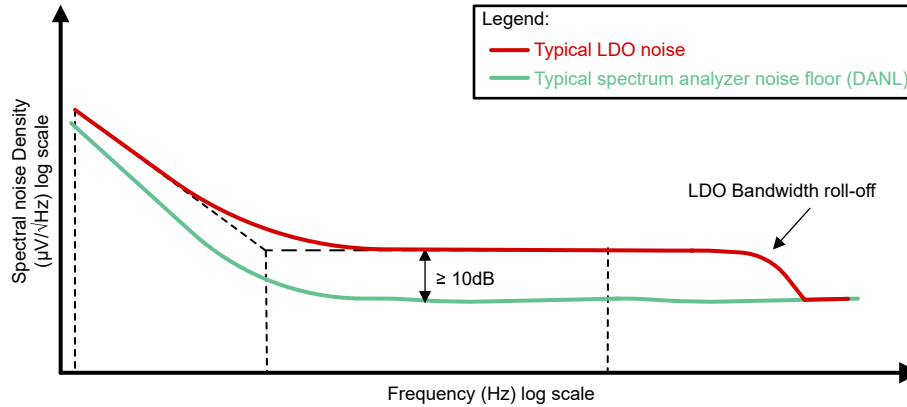


그림 1-2. 일반적인 LDO 잡음과 일반적인 스펙트럼 분석기 잡음 플로어

분석기와 LDO 잡음 사이의 이 10dB(또는 3.16V/V) 개인 차이는 두 곡선을 두 개의 상관관계가 없는 잡음원으로 결합하여 95%의 정확도를 달성합니다. 하나의 잡음원(LDO)이 다른 잡음원(분석기)보다 3.16(V/V) 더 높으면, **방정식 1**에서 볼 수 있듯 합산된 총 잡음이 95% 이상 더 높은 잡음원의 영향을 받게 됩니다.

$$\begin{aligned} \text{Total Noise} &= \sqrt{(3.16)^2 + (1)^2} = 3.31; \\ \text{Measurement Accuracy} &= 100\% - \frac{(3.31 - 3.16)}{3.31} \times 100\% = 95.5\% \end{aligned} \quad (1)$$

잡음 현상의 무작위적인 특성을 감안할 때 LDO의 잡음 측정에서 95% 정확도는 합리적인 선택입니다. 마진이 10dB보다 낮으면 **그림 1-2**에서 알 수 있듯 LDO의 BW 롤오프 지점에서 측정 정확도가 저하됩니다. **그림 1-2**에서 LDO 잡음(빨간색 곡선)이 스펙트럼 분석기 잡음 플로어(초록색 곡선)에 근접해지면 잡음 측정이 부정확해지고 스펙트럼 분석기 잡음의 영향이 지배적으로 나타납니다. 이 플랫폼 잡음은 LDO 자체의 잡음이 아니라 LDO와 분석기의 잡음이 혼합된 것으로, 분석기의 잡음 플로어가 압도적으로 지배하는 값입니다.

분석기의 내부 회로도 측정된 DUT 잡음에 기여할 수 있지만, 기여 잡음은 잡음의 최소 절댓값(174dBm/Hz)이거나 그와 비슷한 수준입니다. 이렇게 매우 낮은 잡음 수준은 열 잡음 수준(전력)에 해당합니다. 분석기와 LDO(DUT)의 잡음 수준은 다음 섹션에서 자세히 살펴봅니다.

그림 1-3은(는) 일반적인 스펙트럼 분석기의 잡음 플로어보다 10dB 이상 낮은 초저잡음 LDO의 잡음 곡선을 보여줍니다. 그렇다면 이 초저잡음 LDO의 잡음을 어떻게 측정할 수 있을까요?

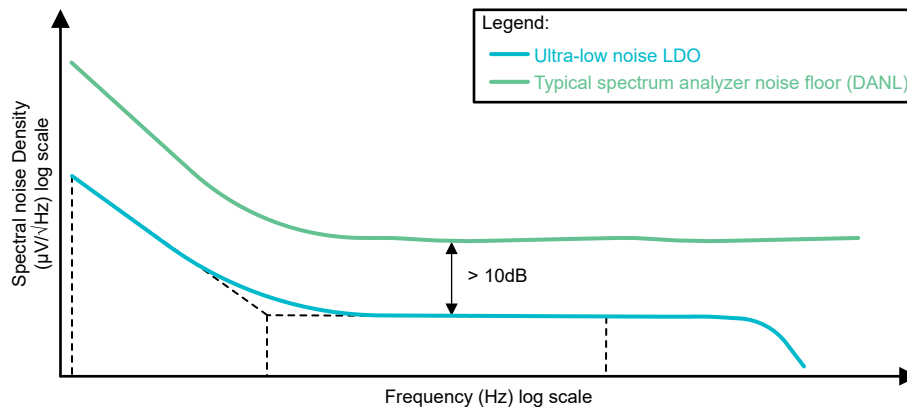


그림 1-3. LDO의 초저잡음 대 일반적인 스펙트럼 분석기의 잡음 플로어

솔루션은 비교적 간단합니다. LDO의 잡음을 분석기의 잡음 플로어 10dB(이상) 높게 로 증폭할 수 있는 증폭기를 사용하면 LDO 잡음을 측정할 수 있습니다. 몇몇 스펙트럼 분석기에는 이러한 유형의 저잡음 신호를 위한 내장 전치 증폭기가 있지만, 이러한 전치 증폭기의 게인은 종종 40dB 미만으로 제한되고 이러한 전치 증폭기의 BW는 1kHz 이상에서 시작하는 경우가 많습니다.

그러나 더 많은 게인이 필요하고 더 낮은 주파수에서 측정을 시작해야 한다면 어떻게 해야 할까요?

다음 섹션에서는 10Hz~10MHz의 BW를 지원하는 더 높은 게인 증폭기의 설계 요구 사항에 대해 설명합니다.

2 초저잡음 LDO 측정을 위한 솔루션(잡음 증폭기 요구 사항)

주

잡음 증폭기의 설계 세부 정보를 살펴보기 전에, 앞서 논의한 바와 같이 증폭기 잡음이 LDO 및 분석기의 잡음과 어떻게 합산되는지 먼저 검토하십시오.

분석기의 잡음은 이미 LDO의 잡음보다 상당히 높기 때문에(그림 1-3 참조) LDO와 증폭기의 잡음을 먼저 고려해도 무방합니다. 필요한 증폭기의 잡음이 결정되면 이후 필요한 증폭기 게인을 검토할 수 있습니다.

2.1 증폭기의 최대 잡음 추정

증폭기 설계의 시작점은 LDO, DUT의 출력 잡음입니다. 실리콘 프로세스 기술의 최근 발전으로 텍사스 인스트루먼트는 초저잡음 LDO를 제공하고 있습니다. 이러한 LDO의 잡음 수준을 살펴보면 1kHz에서 1.3~1.1nV/Hz, 10kHz에서 1nV/Hz(또는 그 이하)의 스펙트럼 잡음 밀도를 확인할 수 있습니다. 이러한 잡음 수준은 현재 최고 성능의 연산 증폭기(op-amp) 장치에서 제공하는 잡음 수준과 비슷합니다. 이러한 수준을 역산하면(앞서 설명한 10dB 마진 적용 시), 10dB 마진 기준으로 1kHz와 10kHz에서 각각 $\approx 350\text{pV/Hz}$ 와 250pV/Hz 의 입력 레퍼런스 잡음 수준을 갖는 증폭기가 필요합니다. 이러한 잡음 수준은 트랜지스터의 잡음 수준과 같습니다(일반적인 LDO의 경우 10Hz에서 최대 10MHz까지의 요구 BW 측정을 고려하지 않음).

다행히도 [참고 자료](#) [3] 섹션에서 논의한 대로, 병렬 연산 증폭기 단계를 중첩함으로써 이와 유사하거나 더 낮은 잡음 수준을 달성할 수 있습니다. 따라서 낮은 EIVN(등가 입력 전압)과 EICN(등가 입력 전류 잡음)을 달성하기 위해 가장 낮은 잡음을 사용할 수 있는 연산 증폭기를 선택해야 합니다. 선택한 연산 증폭기는 잡음 측정 BW에 필요한 게인을 수용하기에 충분한 BW를 가져야 합니다.

텍사스 인스트루먼트는 다양한 저잡음 연산 증폭기를 제공합니다. 이 설계에서는 설계의 요구 사항을 충족하기 위해 최소한의 잡음과 최대한의 BW가 필요합니다. 따라서 1kHz에서 잡음 수준이 $700\text{pV/Hz} \sim 950\text{pV/Hz}$ 인 연산 증폭기가 유력한 후보입니다. 증폭기 설계에 필요한 또 다른 필수 조건은 연산 증폭기의 1kHz에서 $1/f$ 잡음 수준이 매우 낮아야 한다는 것입니다.

병렬 연산 증폭기 기법([참고 자료](#) [3] 섹션에서 논의되었음)과 약 800pV/Hz 의 잡음이 있는 연산 증폭기를 사용하면 [방정식 2](#)과 같이 약 10개의 병렬 단계가 발생합니다.

$$\text{Number of stages } \left(N \right) = \left(\frac{800 \left(\frac{\text{pV}}{\text{Hz}} \right)}{250 \left(\frac{\text{pV}}{\text{Hz}} \right)} \right)^2 = 10.24 \quad (2)$$

시뮬레이션 및 프로토타이핑 결과에 따르면, 10개의 단계는 증폭기의 회로 설계를 크게 복잡하게 만들지 않고도 기생 및 부품 허용 오차에 대해 10dB 이상의 마진을 유지합니다.

2.2 증폭기 필요 게인 추정

이 섹션에서는 증폭기 설계에 필요한 게인으로 돌아갑니다. 일반적인 스펙트럼 분석기의 DANL(1kHz~100kHz BW)을 살펴보면 일반적인 DANL이 -120dBm/Hz (224nV/Hz)에 가까운 것으로 확인되며, 10dB 이상의 잡음은 약 -110dBm/Hz 또는 708nV/Hz 가 됩니다. 이 수준을 사용하면 약 1nV/Hz 의 LDO 잡음과 함께 약 708(V/V)의 게인을 달성할 수 있습니다.

$$\text{The roughly estimated amplifier gain} = 20 \times \log(708) = 57\text{dB} \quad (3)$$

이 추정치는 설계의 최소 게인 값에 대한 대략적인 추정치입니다. 이 최소 게인 값은 일부 분석기가 전치 증폭기로 제공하는 40dB 게인보다 훨씬 높습니다.

[그림 2-1](#)은(는) 제안된 증폭기 회로를 보여줍니다.

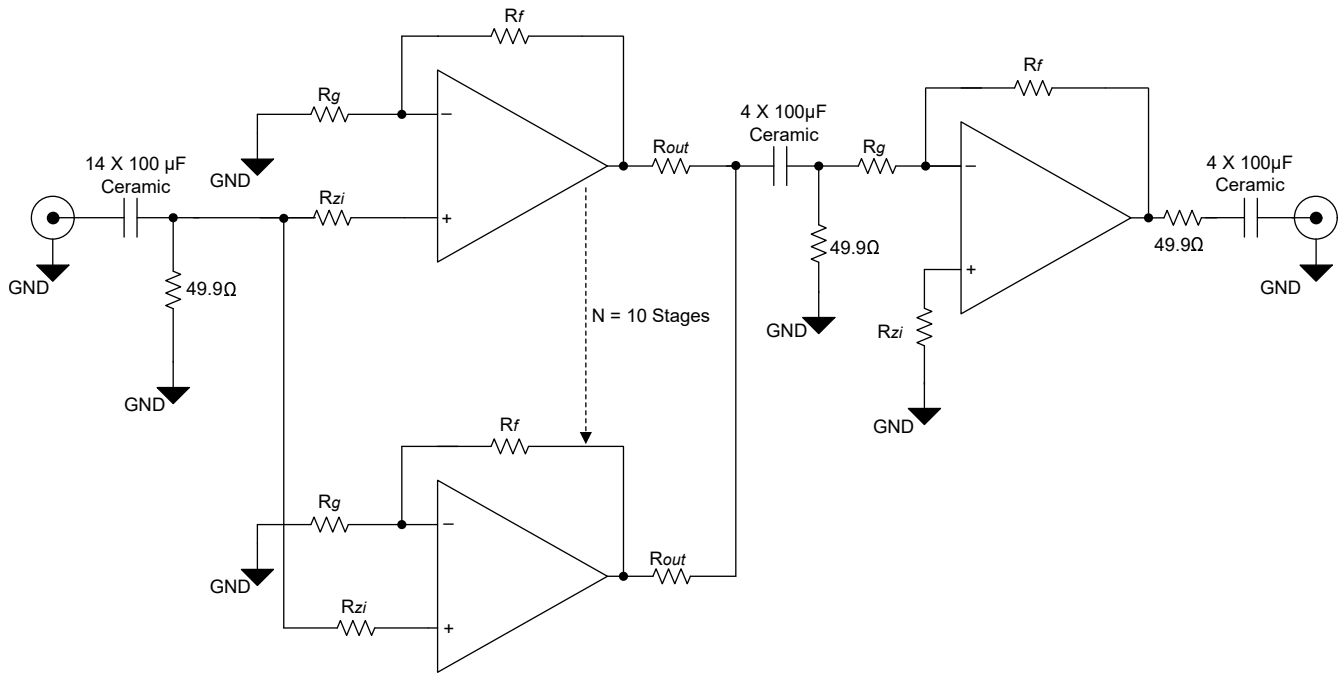


그림 2-1. 제안된 증폭기 회로

10Hz~10HMz의 BW 측정에서 평탄한 게인 응답을 유지하기 위해 필요한 총 증폭기 게인(약 70dB, 최소값 57dB 이상으로 조정됨)은 두 단의 직렬 단계로 구현됩니다. 순수 비반전 구성의 첫 번째 단계는 대부분의 게인을 담당하여 LDO(DUT)의 잡음을 빠르게 높은 수준으로 올립니다. 반전 구성의 두 번째 단계는 증폭기의 총 게인을 미세 조정하는 데 사용됩니다.

2.3 증폭기 회로 피드백 저항 값 선택

이전 섹션에서 제안된 증폭기 회로는 성능, 설계 단순성 및 설계 비용 절감을 위해 직렬 및 병렬 단계에서 동일한 연산 증폭기 장치를 활용합니다. 연산 증폭기의 초저잡음 성능을 활용하려면 매우 작은 피드백 저항 값을 사용해야 합니다.

비반전 연산 증폭기 장치의 경우 [그림 2-2](#)에 나타난 잡음 분석을 살펴보십시오.

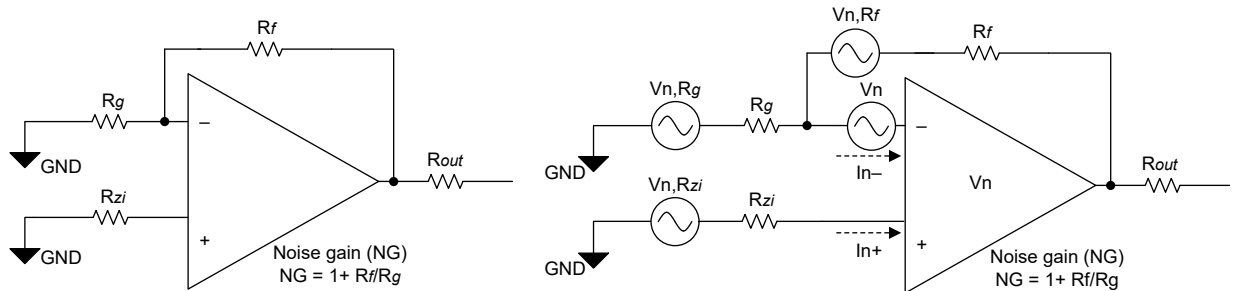


그림 2-2. 비반전 연산 증폭기 장치의 잡음 분석

V_n : 연산 증폭기 전압 잡음을 나타냅니다.

V_n, R_x : 회로 내 각 저항에 의해 생성되는 전압 잡음입니다. 이 전압 잡음은 [방정식 4](#)를 사용하여 계산할 수 있습니다.

$$V_n, R_x = \sqrt{4KTR} \quad (4)$$

여기서 K는 볼츠만 상수 = $1.380649 \times 10^{-23}(1/K^\circ)$, T는 켈빈 온도입니다.

$I_{n\pm}$: 한 입력 저항에서 흐르는 연산 증폭기 전류에 의해 생성되는 열 잡음을 나타냅니다.

[방정식 5](#)는 연산 증폭기 입력 전류의 잡음을 계산하는 데 사용할 수 있습니다.

$$I_{n\pm} = (I_{n\pm})^2 \times R_x^2 \quad (5)$$

참고 자료 [4] 섹션의 비반전 연산 증폭기 잡음 계산식을 사용하면 **방정식 6**을 사용하여 RTI(입력 기준 잡음)를 구할 수 있습니다.

$$\text{Referred to input Noise (RTI)} = \sqrt{(V_n)^2 + 4KTR_{zi} + 4KTR_g \left[\frac{R_f}{R_f + R_g} \right]^2 + (I_n + \times R_{zi})^2 + \left(I_n - \times \left[\frac{R_g \times R_f}{R_g + R_f} \right] \right)^2 + 4KTR_f \left[\frac{R_f}{R_g + R_f} \right]^2} \quad (6)$$

저항의 열 잡음 방정식(**방정식 4**)을 사용하여 x축에 저항이 있고 y축에 잡음이 있는 플롯을 그리는 경우 **그림 2-3**와(과) 같은 결과가 나옵니다.

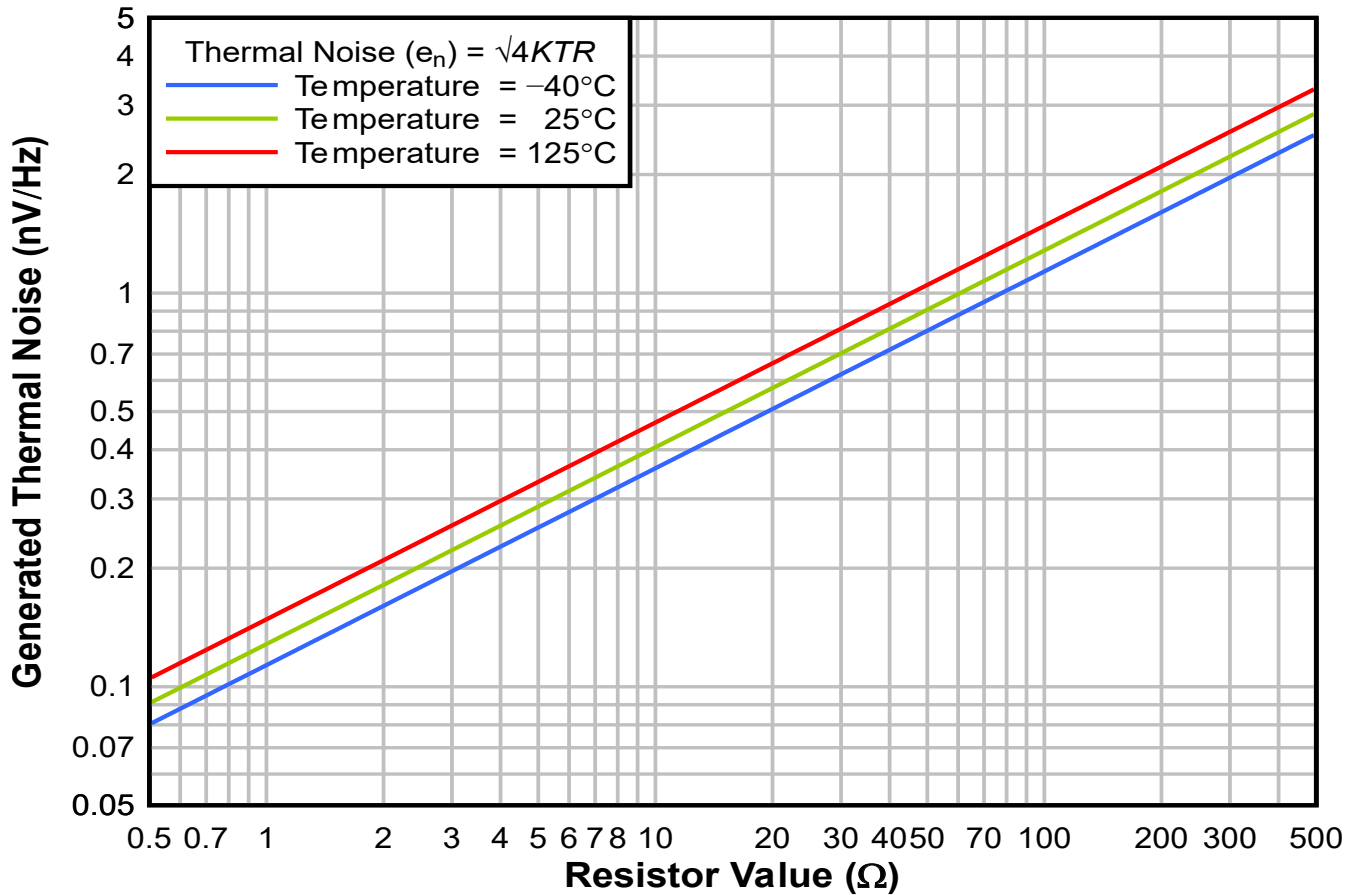


그림 2-3. 저항의 열 잡음

그림 2-3은(는) 상온에서 50Ω 저항이 1kHz에서 900pV/Hz 연산 증폭기의 잡음과 동일한 열 잡음을 발생시킨다는 것을 보여줍니다. 이 증폭기 설계에서는 피드백 저항 값을 매우 작게 선택하는 것이 중요한데, 이러한 유형의 저항으로 인해 선택한 연산 증폭기의 잡음을 초과할 수 있는 열 잡음이 생성되기 때문입니다. 방정식 6을 살펴보면 R_{zi} , R_g 및 R_f 의 저항 값이 연산 증폭기 잡음에 비해 큰 값일 때 상당한 잡음을 유발할 수 있다는 것을 알 수 있습니다. 이 특정 설계가 작동하려면 방정식 6에서 연산 증폭기의 잡음을 지배적인 잡음원으로 만드는 저항 값을 선택해야 합니다. 저항의 R_{zi} 및 R_g 값은 연산 증폭기의 입력 전류를 균형 있게 유지하여 출력 오프셋 전압을 최소화하기 위해 동일하게 작은 값으로 설정할 수 있습니다. 저항의 R_f 값은 첫 번째 병렬 단계에서 상당한 게인을 수용하므로 상대적으로 클 수 있습니다. 이 단계가 증폭기 회로의 총 게인 대부분을 담당하기 때문입니다. 박막 저항은 후막 저항에 비해 안정성이 높고 잡음이 낮기 때문에 이 증폭기 회로에 권장됩니다.

두 번째 직렬 단계의 피드백 저항 값은 이미 증폭된 신호(잡음)가 연산 증폭기와 저항 모두의 잡음보다 높기 때문에 그다지 중요하지 않습니다. 위에서 언급한 모든 저항의 패키지 크기는 아래의 기생 커패시턴스를 줄이기 위해 소형으로 유지해야 합니다.

2.4 증폭기 입력/출력 DC 차단 필터

증폭기 입력, 두 번째 직렬 단계 입력 및 분석기 입력에서 DC를 차단하는 고역 필터는 증폭된 잡음 신호로 들어가는 DC 오프셋을 제거하는 데 사용됩니다. 입력 필터의 차단 주파수는 3Hz으로, 필요한 경우 이러한 저주파수에서도 충분히 평탄한 잡음 측정이 가능합니다. 나머지 필터는 LDO의 BW 잡음 측정 요건에 따라 10Hz의 차단 주파수를 가집니다.

증폭기 입력의 DC 차단 필터로는 탄탈륨 커패시터가 권장되지만, 압전 특성에도 불구하고 세라믹 커패시터를 사용할 수도 있습니다. 이 설계에서는 세라믹 커패시터를 사용하는데, 중립 극성 특성을 가지며 ESR와 ESL이 낮기 때문입니다. 이를 통해 양극 및 음극 LDO 모두에 증폭기를 사용할 수 있습니다. 증폭기 회로를 진동이 없고 RF 차폐된 테스트 인클로저에 배치하면 이러한 커패시터의 불리한 압전 특성을 제거할 수 있습니다.

2.5 설계된 증폭기 성능 검증

NG를 알면 RTO 잡음을 측정한 후 증폭기 회로의 RTI 잡음을 간단히 계산할 수 있습니다. [그림 2-4](#)은(는) 측정된 증폭기와 시뮬레이션된 RTO 잡음, RTI 잡음 및 HP4395A 스펙트럼 분석기의 측정된 잡음 플로어를 보여줍니다.

주

증폭기의 RTO 잡음보다 잡음 플로어가 낮은 모든 스펙트럼 분석기는 제안된 증폭기 설계와 함께 사용할 수 있습니다.

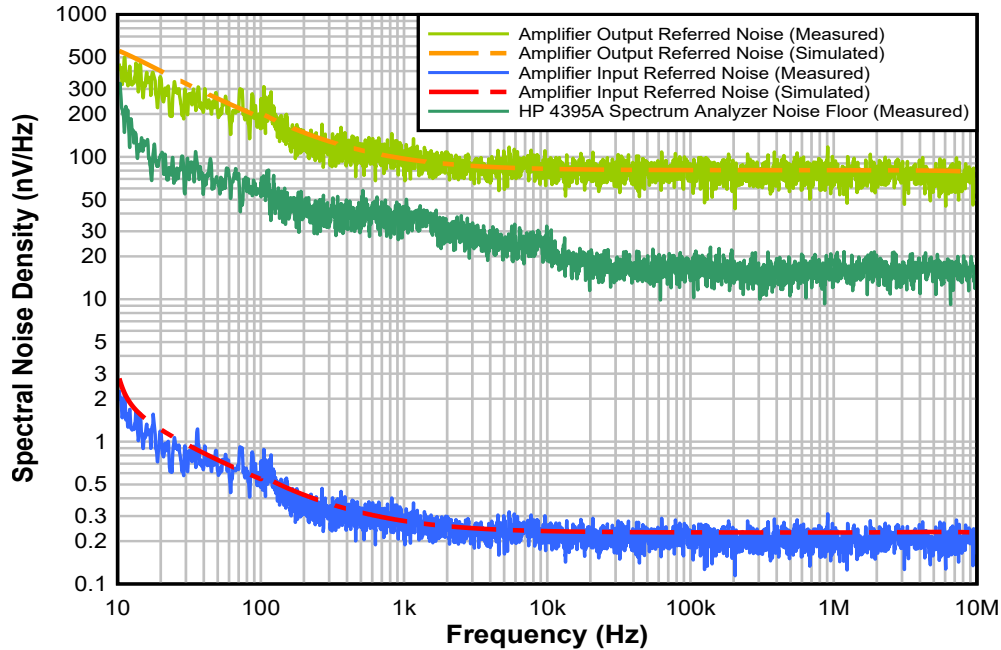


그림 2-4. 측정된 증폭기와 시뮬레이션된 RTO 및 RTI 잡음 비교

[그림 2-4](#)에서 측정된 증폭기의 RTO 잡음 곡선은 시뮬레이션된 RTO 잡음과 매우 잘 일치합니다. 또한 측정된 증폭기의 RTO 잡음은 (요구 사항과 같이) 측정된 스펙트럼 분석기의 잡음 플로어보다 10dB 높으며, 이로써 95% 이상의 측정 정확도를 달성합니다.

마찬가지로, 측정된 RTO 잡음을 NG로 나누어 계산한 RTI도 시뮬레이션된 RTI 잡음과 잘 일치합니다. 측정된 증폭기 RTI 잡음은 LDO 잡음 측정을 위한 새로운(향상된) 잡음 플로어 역할을 합니다.

TI는 LDO(DUT)의 잡음을 측정하기 전에 증폭기 성능을 확인하기 위한 추가 측정을 권장합니다. NC6105A와 같은 플랫 백색 잡음 생성기를 사용하여 10Hz~10MHz BW에서 10nV/Hz(-147dBm) 플랫 잡음을 발생시킨 후 이 설계를 사용하여 측정했습니다. 이 매우 낮은 잡음 수준은 HP4395A의 잡음 플로어보다 약간 낮습니다. [그림 2-5](#)은(는) 10nV/Hz의 측정된 플랫 잡음을 보여줍니다.

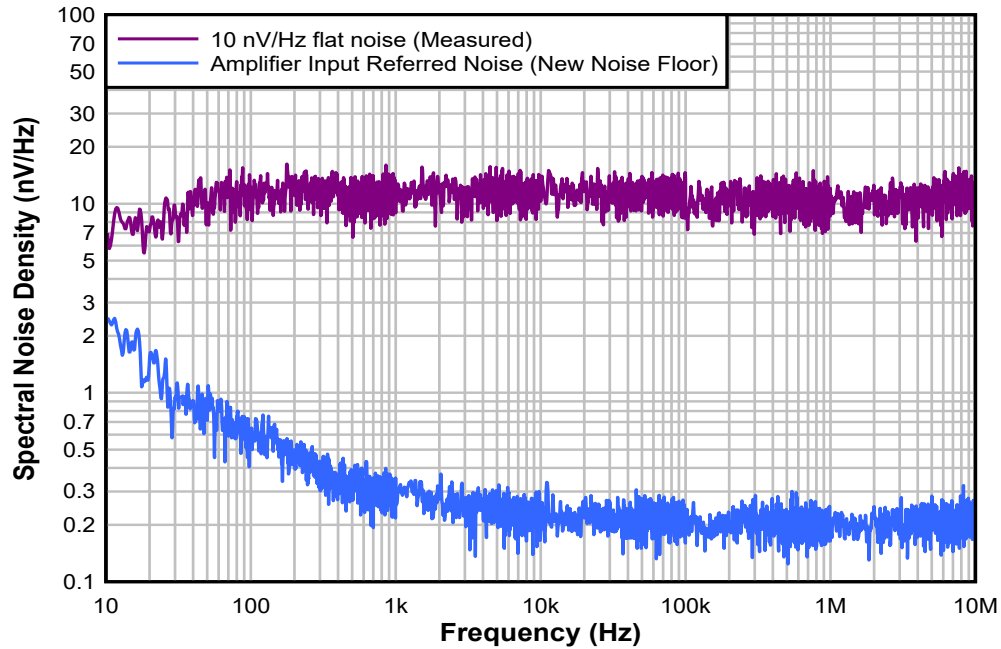


그림 2-5. 10Hz~10MHz의 BW에서 측정된 10nV/Hz의 플랫 잡음

이 증폭기를 사용하여 낮은 잡음 수준을 측정할 수 있지만(1nV/Hz 및 잠재적으로는 0.9nV/Hz까지), 그림 2-6에 나와 있는 것처럼 1kHz 미만에서는 증폭기의 입력 잡음이 실제 증폭기(연산 증폭기 1/f 잡음)의 잡음보다 낮아집니다.

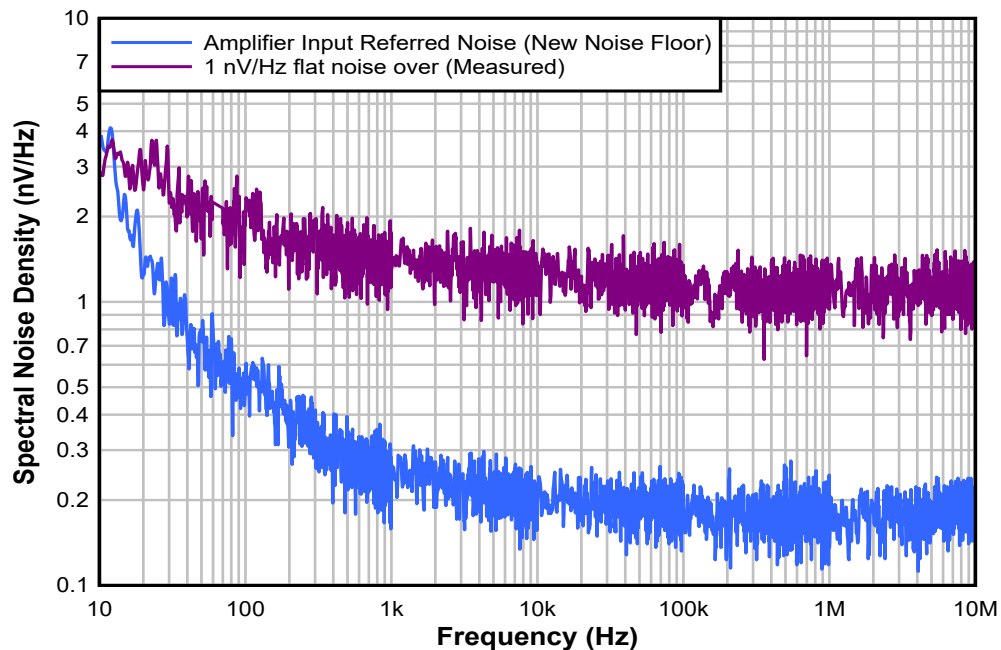


그림 2-6. 1kHz~10MHz의 BW에서 측정된 1nV/Hz의 플랫 잡음

3 결론

이 기술 백서에서는 스펙트럼 분석기를 사용하는 LDO의 잡음 측정의 기본 개념에 대해 논의했습니다. 또한 초저잡음 LDO의 잡음을 측정하는 데 필요한 초저잡음 증폭기 회로를 설계하기 위한 요구 사항에 대해서도 논의했습니다. 설계된 증폭기 회로는 [참고 자료](#) [3] 섹션에서 논의된 병렬 연산 증폭기 기법을 활용하여 증폭기의 입력 기준 잡음을 낮춥니다. 이렇게 입력 잡음을 크게 감소시키기 때문에 이 증폭기 설계는 3Hz~10MHz의 BW 내에서 미세한 신호를 증폭하는 데 있어 필수적인 도구입니다. 또한 스펙트럼 분석기의 잡음 플로어 측정을 개선하는 것 외에도, 이 증폭기 회로는 네트워크 분석기의 잡음 플로어 측정을 개선하는 데도 활용할 수 있습니다.

DC 차단 필터로 세라믹 커패시터를 사용하면 양극 또는 음극 오프셋 전압을 가진 잡음(미세 신호)에도 증폭기를 사용할 수 있습니다.

4 참고 자료

1. 텍사스 인스트루먼트, [LDO 잡음 파헤치기](#), 애플리케이션 보고서.
2. Keysight Technologies, [Understanding Noise and Sensitivity in Spectrum Analyzer](#), 백서, Keysight Technologies 웹사이트(2000~2025), 2025년 10월 21일 열람.
3. G. Scandurra, G. Cannatà, G. Giusi and C. Ciofi, 2013. [Configurable Low Noise Amplifier for Voltage Noise Measurements](#), 2013 제22회/International Conference on Noise and Fluctuations(ICNF), Montpellier, France, 2013, 1~4쪽, doi: 10.1109-ICNF.2013.6578999
4. 텍사스 인스트루먼트, [연산 증폭기 회로의 잡음 분석 애플리케이션 보고서](#), 애플리케이션 노트.

중요 알림 및 고지 사항

TI는 기술 및 신뢰성 데이터(데이터시트 포함), 디자인 리소스(레퍼런스 디자인 포함), 애플리케이션 또는 기타 디자인 조언, 웹 도구, 안전 정보 및 기타 리소스를 "있는 그대로" 제공하며 상업성, 특정 목적 적합성 또는 제3자 지적 재산권 침해에 대한 묵시적 보증을 포함하여(그러나 이에 국한되지 않음) 모든 명시적 또는 묵시적으로 모든 보증을 부인합니다.

이러한 리소스는 TI 제품을 사용하는 숙련된 개발자에게 적합합니다. (1) 애플리케이션에 대해 적절한 TI 제품을 선택하고, (2) 애플리케이션을 설계, 검증, 테스트하고, (3) 애플리케이션이 해당 표준 및 기타 안전, 보안 또는 기타 요구 사항을 충족하도록 보장하는 것은 전적으로 귀하의 책임입니다.

이러한 리소스는 예고 없이 변경될 수 있습니다. TI는 리소스에 설명된 TI 제품을 사용하는 애플리케이션의 개발에만 이러한 리소스를 사용할 수 있는 권한을 부여합니다. 이러한 리소스의 기타 복제 및 표시는 금지됩니다. 다른 모든 TI 지적 재산권 또는 타사 지적 재산권에 대한 라이선스가 부여되지 않습니다. TI는 이러한 리소스의 사용으로 인해 발생하는 모든 청구, 손해, 비용, 손실 및 책임에 대해 책임을 지지 않으며 귀하는 TI와 그 대리인을 완전히 면책해야 합니다.

TI의 제품은 [TI의 판매 약관](#), [TI의 일반 품질 지침](#) 또는 [ti.com](https://www.ti.com) 이나 해당 TI 제품과 함께 제공되는 기타 조건의 적용을 받습니다. TI가 이러한 리소스를 제공한다고 해서 TI 제품에 대한 TI의 해당 보증 또는 보증 부인 정보가 확장 또는 기타의 방법으로 변경되지 않습니다. TI가 명시적으로 제품을 사용자 정의 또는 고객 정의용으로 지정하지 않는 한, TI 제품은 범용의 표준 카탈로그 장치입니다.

TI는 사용자가 제안할 수 있는 어떠한 추가적이거나 상이한 조건도 반대하며 이를 거부합니다.

Copyright © 2026, Texas Instruments Incorporated

최종 업데이트: 2025/10/25

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATASHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you fully indemnify TI and its representatives against any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#), [TI's General Quality Guidelines](#), or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products. Unless TI explicitly designates a product as custom or customer-specified, TI products are standard, catalog, general purpose devices.

TI objects to and rejects any additional or different terms you may propose.

Copyright © 2026, Texas Instruments Incorporated

Last updated 10/2025