

Technical Article

액티브 스너버를 사용한 위상 변이 풀 브리지 효율성 개선



Ben Lough

그림 1에 나와 있는 PSFB(위상 변이 풀 브리지)는 높은 컨버터 효율을 위해 입력 스위치에서 소프트 스위칭을 달성할 수 있기 때문에 500W 이상의 애플리케이션에서 널리 사용됩니다. 스위칭 손실이 크게 감소하지만, 기생 커페시턴스가 그림 1의 L_r 로 모델링되는 변압기 누설 인덕턴스와 공진하기 때문에 여전히 출력 정류기에서 고전압 스트레스를 볼 수 있습니다. 출력 정류기의 전압 스트레스는 최대 $2V_{IN}N_S/N_P$ 까지 올라갈 수 있으며, 여기서 N_P 와 N_S 는 각각 변압기의 1차 권선과 2차 권선을 나타냅니다.

출력 정류기에서 최대 전압 스트레스를 제한하려면 전통적으로 RCD(저항-커패시터-다이오드) 스너버와 같은 패시브 스너버[1]가 필요하지만, 패시브 스너버를 사용하면 전력이 소모되어 효율성이 저하되는 단점이 발생합니다.

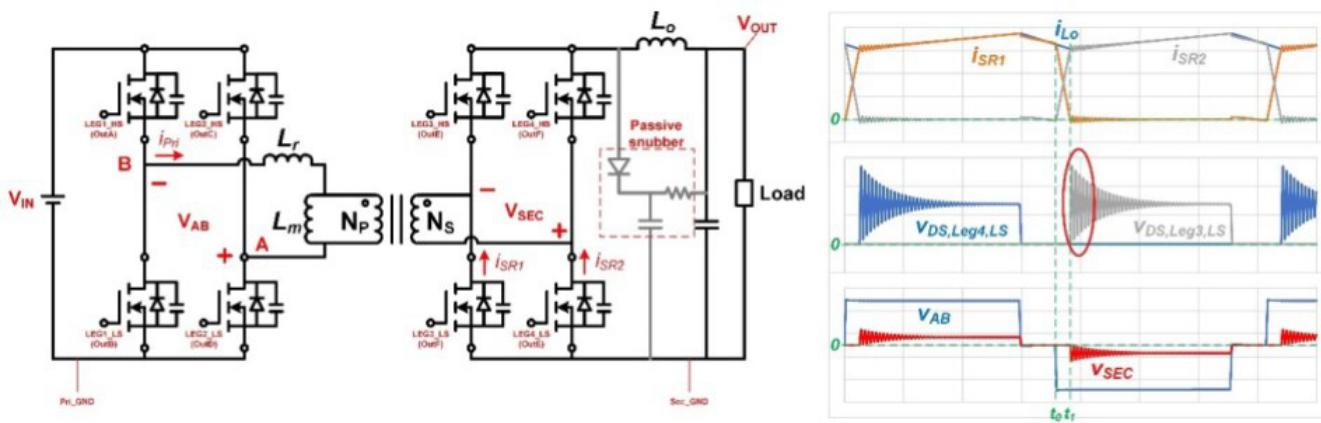


그림 1. 패시브 클램프와 파형이 있는 PSFB 전력계. 패시브 클램프를 사용하므로 전력을 소모하여 효율성이 저하됩니다. 출처: 텍사스 인스트루먼트

다른 방법으로, 액티브 스너버를 적용하여 스너버 회로의 전력을 소모하지 않고 정류기 전압 스트레스를 클램핑 할 수 있습니다(이상적인 스위치라고 가정)[2]. 그림 2은(는) 출력 인덕터 앞에 커패시터(C_{CL})와 MOSFET(Q_{CL})으로 구성된 ACL(액티브 클램프 레그)이 삽입된 모습을 보여줍니다. 출력 권선 전압이 0이 아닌 상태가 되면 에너지가 1차 권선에서 2차 권선으로 옮겨가면서, Q_{CL} 이 커져 있지 않더라도 C_{CL} 을 충전하기 위해 Q_{CL} 본체 다이오드를 통해 출력 인덕터에 전력을 공급하고 전류를 전도하게 됩니다. 본체 다이오드가 이미 전류를 전도한 후에 Q_{CL} 을 커면 Q_{CL} 에서 ZVS(제로 전압 스위칭)를 보장할 수 있습니다.

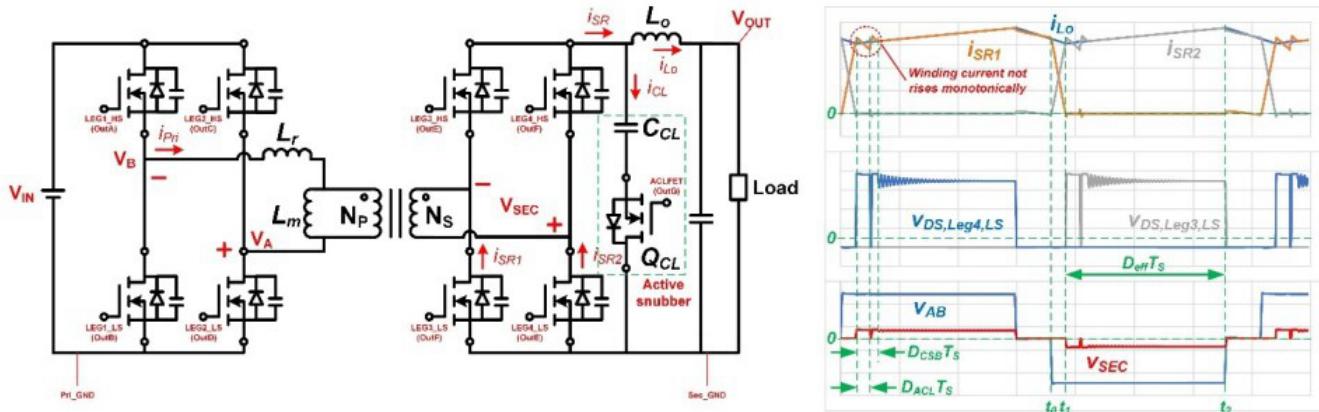


그림 2. 액티브 클램프를 사용한 PSFB 전력계와 파형. 패시브 스너버와 달리 액티브 스너버는 전원 저항에서 링잉 에너지를 소모하지 않고, 무손실 스너버 작동하여 LC 공진 탱크의 에너지를 순환합니다. 출처: 텍사스 인스트루먼트

액티브 클램프 MOSFET(i_{CL}) 극성이 변경되기 전에 Q_{CL} 을 켜서 유효 드uty 사이클($D_{eff}T_S$)이 시작될 때까지 C_{CL} 의 전류-시간 균형이 완료될 수 있도록 하는 것이 중요합니다. 즉, 액티브 스너버의 전류-시간 균형이 의도한 대로 작동하여 출력 정류기 전압을 C_{CL} 전압(V_{CL})으로 클램핑할 정도만 Q_{CL} 이 충분히 오랫동안 켜져 있으면 됩니다. 즉, Q_{CL} 이 전체 $D_{eff}T_S$ 전체에 걸쳐 전도할 필요가 없고 상대적으로 짧은 시간 동안만 전도하면 됩니다. 따라서 Q_{CL} 은 고정된 온타임을 가질 수 있습니다. 즉, Q_{CL} 온타임($D_{ACL}T_S$)은 일정하지만 $D_{eff}T_S$ 는 전류-시간 균형($D_{CSB}T_S$)이 완료된 시간보다 항상 크게 유지할 수 있습니다.

이러한 접근 방식은 액티브 스너버를 사용할 때의 문제 중 하나를 해결합니다. 이 문제는 변압기 권선 전류가 단조롭게 증가하지 않는다는 것으로, 이는 피크 전류 모드 제어를 사용할 때 문제가 될 수 있습니다. 이 문제가 발생하는 이유는 액티브 스너버 커패시터 에너지가 1차 측의 에너지 전달에만 의존하지 않고 출력 인덕터에 전원을 공급하는 데에도 참여하기 때문입니다. $D_{eff}T_S$ 가 $D_{CSB}T_S$ 보다 크므로 변압기 전류가 단조롭게 상승할 때 피크 전류 감지가 발생할 수 있습니다. 그리고 더 큰 D_{eff} 로 인해 PSFB에서 더 높은 효율을 기대할 수 있기 때문에, 중간 부하에서 고부하까지 D_{eff} 가 D_{CSB} 보다 훨씬 크도록 큰 D_{eff} 로 PSFB를 설계할 수 있습니다. 경부하에서는 컨버터가 불연속 전도 모드로 작동하므로, 입력/출력 전압 조건이 같을 때 이 모드의 D_{eff} 는 연속 모드의 D_{eff} 보다 더 작을 것입니다. 경부하에서도 $D_{eff}T_S$ 를 $D_{CSB}T_S$ 보다 더 크게 유지하려면 주파수 감소 제어 또는 버스트 모드 제어를 사용할 수 있습니다.

C_{CL} 리플 전압이 출력 정류기에 가해지는 총 전압 스트레스에 영향을 미치므로, 낮은 커패시터 리플 전압을 위해 충분히 큰 C_{CL} 을 선택해야 합니다. 또한 L_r 과 C_{CL} 에 의해 형성되는 인덕터-커패시터(LC) 공진 기간이 스위칭 기간 [3]보다 훨씬 길도록 C_{CL} 을 선택해야 합니다. 이는 다음 방정식 1로 표현됩니다.

$$2\pi\sqrt{\left(\frac{N_s}{N_p}\right) \times L_r \times C_{CL}} \gg T_S \quad (1)$$

액티브 스너버를 사용하면 정류기 전압 스트레스가 $V_{IN}N_s/N_p$ 정도로 클램핑될 것입니다. 이는 클램프 회로가 없을 때 전압 스트레스의 절반 수준입니다. [1]의 패시브 스너버와 달리, 액티브 스너버는 전원 저항에서 링잉 에너지를 소모하지 않고 LC 공진 탱크 내에서 에너지를 순환시켜 무손실 스너버 역할을 합니다. 따라서 사양이 같다면 수동 스너버를 사용하는 PSFB보다 액티브 스너버를 사용하는 PSFB에서 더 높은 컨버터 효율을 기대할 수 있습니다.

ACL 전류 레벨을 결정하는 요소를 이해하려면 ACL 자체를 통한 전류 흐름을 계산해야 합니다. 그림 3에는 ACL 전도 기간 주변의 파형이 나와 있습니다.

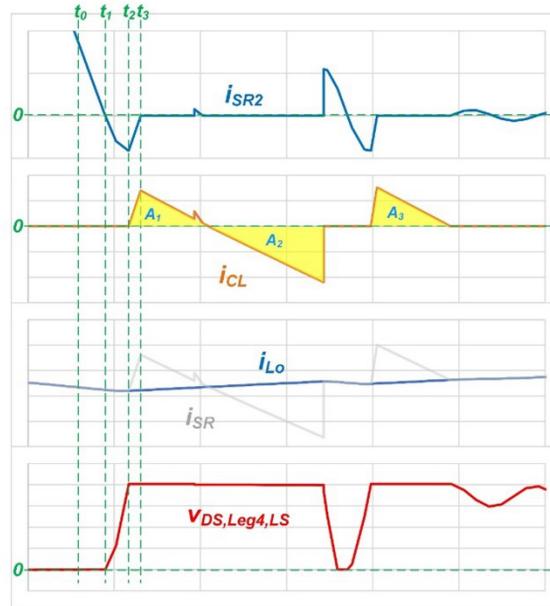


그림 3. ACL 전류 전도 기간 동안의 파형. 출처: 텍사스 인스트루먼트

V_{CL} 이 일정하고 $L_m = \infty$ 라고 가정하면, 방정식 2를 사용하여 다음과 같이 드레인-소스 전압이 상승할 때 출력 정류기(i_{SR2})의 한쪽에서 전류를 구할 수 있습니다.

$$i_{SR2} | t2 = \frac{V_{IN}}{\frac{N_S}{N_P} L_r} (t_2 - t_1) \quad (2)$$

i_{SR2} 전류가 일정한 속도로 감소한다고 가정하면 방정식 3으로 다음과 같이 $t_2 - t_1$ 의 시간을 구할 수 있습니다.

$$(t_2 - t_1) = \sqrt{2C_{OSS} \frac{N_S V_{CL} L_r}{N_P V_{IN}}} \quad (3)$$

C_{CL} 이 전류-시간 균형을 유지해야 하기 때문에, 면적 A_1 과 A_3 의 합계는 면적 A_2 와 같습니다. 이 모든 정보를 통해 i_{CL} 의 RMS(제곱 평균 제곱근) 값을 계산할 수 있습니다. 방정식 3에서 볼 수 있듯이 SR(동기 정류기) 출력 커파시턴스(C_{OSS})가 ACL의 피크 전류를 제어합니다. 더 낮은 C_{OSS} SR FET를 선택하면 ACL RMS 전류가 더 낮아지기 때문에 따라서 컨버터 효율을 개선하는 데 도움이 됩니다.

그림 4은(는) TI(텍사스 인스트루먼트)의 [액티브 클램프 사용 54V, 3kW 위상 변이 풀 브리지 래퍼런스 설계](#)의 파형을 보여줍니다. 이 설계는 TI의 C2000™ 마이크로컨트롤러를 사용하여 구현된 액티브 클램프를 사용하는 400V 입력, 54V 출력, 3kW PSFB 컨버터입니다. 이 설계에서 변압기 권선 비율 $N_p:N_s = 16:3$ 입니다. ACL FET가 출력 인덕터 전원 공급 기간 내에서 300ns 동안만 커지므로 출력 정류기 전압 스트레스(그림 4의 Ch1)는 3kW 부하에서도 80V로 제한됩니다. 더 낮은 전압 스트레스 덕분에 더 낮은 전압 정격과 더 우수한 성능 지수를 가진 SR FET을 사용하여 PSFB의 효율을 더욱 향상시킬 수 있습니다.

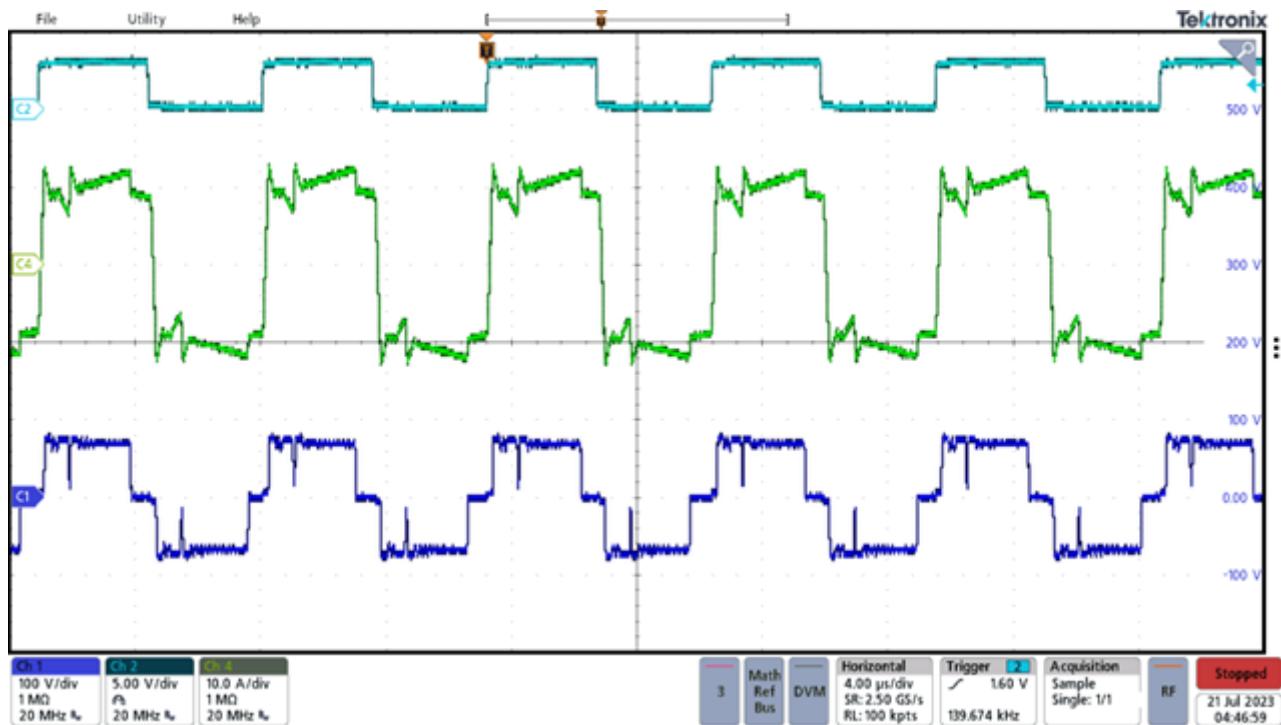


그림 4. 액티브 클램프를 사용한 54V, 3kW 위상 변이 풀 브리지 레퍼런스 설계의 정상 상태 파형. 출처: 텍사스 인스트루먼트

이 제어 방법은 ACL이 하나의 풀 브리지 정류기에만 제한되지 않습니다. 전류 더블러[4] 또는 중심 탭 정류기와 같은 다른 유형의 정류기를 사용하는 액티브 스너버에도 적용할 수 있습니다. [270W/in³ 이상의 전력 밀도를 가진 TI의 액티브 클램프 사용 3kW 위상 변이 풀 브리지 레퍼런스 설계](#)는 400V 입력, 12V 출력, 3kW PSFB 컨버터로 이루어져 있고, 2차 측에 중심 탭 정류기를 사용한 액티브 클램프가 적용되어 있습니다. 출력 정류기 스트레스(그림 5의 Ch1)는 3kW 부하에서 40V로 제한됩니다.

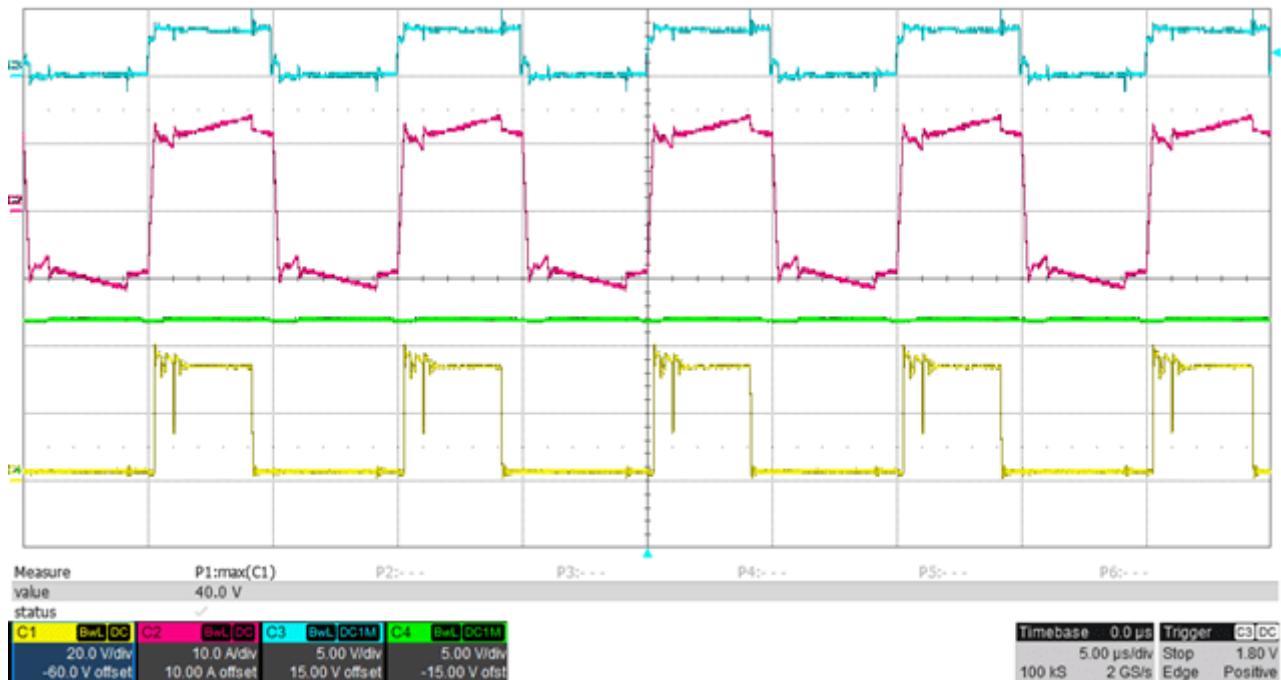


그림 5. 270W/in³ 이상의 전력 밀도를 가진 액티브 클램프 사용 3kW 위상 변이 풀 브리지 레퍼런스 설계의 정상 상태 파형. 출처: 텍사스 인스트루먼트

PSFB 컨버터에서 액티브 클램프의 장점

PSFB 컨버터에서 액티브 스너버를 구현하면 출력 정류기의 최대 전압 스트레스를 크게 줄여줍니다. 이렇게 전압 스트레스가 줄어들면 드레인-소스 전압 정격이 더 낮은 SR FET를 사용할 수 있으므로 성능 지수가 더 좋아질 수 있습니다. 액티브 클램프는 피크 전류 모드 제어를 구현하는 데 있어 문제를 만들 수 있지만, 적절히 구현하면 액티브 클램프와 피크 전류 모드 제어를 조화롭게 사용할 수 있습니다. 이러한 조합은 기존 PSFB 구현에 비해 더 높은 전력 밀도와 더 높은 효율을 달성합니다.

관련 콘텐츠

- [전원 팁 #120: 절연 바이어스 변압기 기생 커파시턴스가 EMI 성능에 미치는 영향](#)
- [전원 팁 #119: 전력 변압기의 EMI 성능 특성을 분석하는 방법](#)
- [전원 팁 #118: 인터리브 접지면을 사용하여 절연 전원 공급 장치의 잡음 필터링 개선](#)
- [전원 팁 #117: 전체 작동 조건에서 테스트하기 전에 LLC 공진 탱크 측정](#)

참고 자료

1. Lin, Song-Yi, and Chern-Lin Chen. "위상 변이 풀 브리지 ZVS 컨버터의 출력 정류기에 사용되는 RCD 클램프 적용 스너버에 대한 분석 및 설계." 발행: IEEE Transactions on Industrial Electronics 45, no. 2 (April 1998): pp. 358-359.
2. Sabate, J.A., V. Vlatkovic, R.B. Ridley, and F.C. Lee. "High-Voltage, High-Power, ZVS, Full-Bridge PWM Converter Employing an Active Snubber."(액티브 스너버를 사용하는 고전압, 고전력, ZVS, 풀 브리지 PWM 컨버터.) 발행: 제6회 연례 APEC(응용 전력 전자 컨퍼런스 및 전시회), 1991년 3월 10~15일, 158~163페이지.
3. Nene. "차량용 애플리케이션을 위한 양방향 DC-DC 컨버터의 디지털 제어." 발행: 제28회 연례 APEC(응용 전력 전자 컨퍼런스 및 전시회), 2013년 3월 17일~21일, 1360~1365페이지.
4. Balogh, Laszlo. "[설계 검토: 전류 더블러 동기식 정류를 적용한 100W, 400kHz, DC/DC 컨버터로 92% 효율 달성](#)." Texas Instruments Power Supply Design Seminar SEM100, literature No. SLUP111, 1996.

이전에 EDN.com에 게시되었습니다.

Trademarks

모든 상표는 해당 소유권자의 자산입니다.

중요 알림 및 고지 사항

TI는 기술 및 신뢰성 데이터(데이터시트 포함), 디자인 리소스(레퍼런스 디자인 포함), 애플리케이션 또는 기타 디자인 조언, 웹 도구, 안전 정보 및 기타 리소스를 "있는 그대로" 제공하며 상업성, 특정 목적 적합성 또는 제3자 지적 재산권 비침해에 대한 목시적 보증을 포함하여(그러나 이에 국한되지 않음) 모든 명시적 또는 묵시적으로 모든 보증을 부인합니다.

이러한 리소스는 TI 제품을 사용하는 숙련된 개발자에게 적합합니다. (1) 애플리케이션에 대해 적절한 TI 제품을 선택하고, (2) 애플리케이션을 설계, 검증, 테스트하고, (3) 애플리케이션이 해당 표준 및 기타 안전, 보안, 규정 또는 기타 요구 사항을 충족하도록 보장하는 것은 전적으로 귀하의 책임입니다.

이러한 리소스는 예고 없이 변경될 수 있습니다. TI는 리소스에 설명된 TI 제품을 사용하는 애플리케이션의 개발에만 이러한 리소스를 사용할 수 있는 권한을 부여합니다. 이러한 리소스의 기타 복제 및 표시는 금지됩니다. 다른 모든 TI 지적 재산권 또는 타사 지적 재산권에 대한 라이선스가 부여되지 않습니다. TI는 이러한 리소스의 사용으로 인해 발생하는 모든 청구, 손해, 비용, 손실 및 책임에 대해 책임을 지지 않으며 귀하는 TI와 그 대리인을 완전히 면책해야 합니다.

TI의 제품은 ti.com에서 확인하거나 이러한 TI 제품과 함께 제공되는 [TI의 판매 약관](#) 또는 기타 해당 약관의 적용을 받습니다. TI가 이러한 리소스를 제공한다고 해서 TI 제품에 대한 TI의 해당 보증 또는 보증 부인 정보가 확장 또는 기타의 방법으로 변경되지 않습니다.

TI는 사용자가 제안했을 수 있는 추가 또는 기타 조건을 반대하거나 거부합니다.

주소: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](#) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated