

# ADC 잡음 수치가 RF 수신기 설계에 미치는 영향

Thomas Neu  
System Engineer

## 머리말

항공우주 및 방위 산업은 더 작은 디지털 수신기를 만들기 위해 최신 직접 무선 주파수(RF) 샘플링 아날로그-디지털 컨버터(ADC)를 채택하고 있습니다. 이러한 ADC는 RF 믹싱 단계를 없애고 안테나에 더 가깝게 배치되어 디지털 수신기 설계를 간소화하는 동시에 비용과 인쇄 회로 기판(PCB) 공간을 절약할 수 있습니다.

한 가지 중요한(그리고 종종 오해되는) 매개변수는 매우 작은 신호를 감지하기 위한 RF 게인의 양을 설정하는 ADC 잡음 수치입니다. 이 문서는 RF 샘플링 ADC의 잡음 수치를 계산하는 방법을 설명하고 ADC 잡음 수치가 RF 신호 체인 설계에 미치는 영향을 보여줍니다

## 디지털 리시버 설계에서 잡음 수치가 중요한 이유

디지털 리시버는 **그림 1**에 나와 있는 것처럼 두 가지 시나리오 중 하나로 작동합니다. 차단 조건에서는 간섭 요인이나 방해 전파가 존재하며 ADC가 포화되지 않도록 리시버는 감소된 RF 이득으로 작동해야 합니다. 이 설정에서 ADC는 간섭 요인에 의해 풀스케일에 가깝게 구동되므로 ADC의 큰 신호 대 잡음비(SNR)에 따라 신호가 얼마나 약한지 감지할 수 있는 정도가 결정됩니다. 위상 잡음 및 스퓨리어스 프리 동적 범위와 같은 추가 성능 저하 메커니즘이 있습니다.

두 번째 시나리오에는 간섭자가 없습니다. 가능한 가장 약한 신호를 감지하는 것은 전적으로 리시버의 고유한 노이즈 플로어(일반적으로 리시버 감도로 측정되는 조건)에 따라 달라집니다. 잡음 수치는 리시버 신호 체인의 부품에 의한 SNR 저하를 측정합니다.

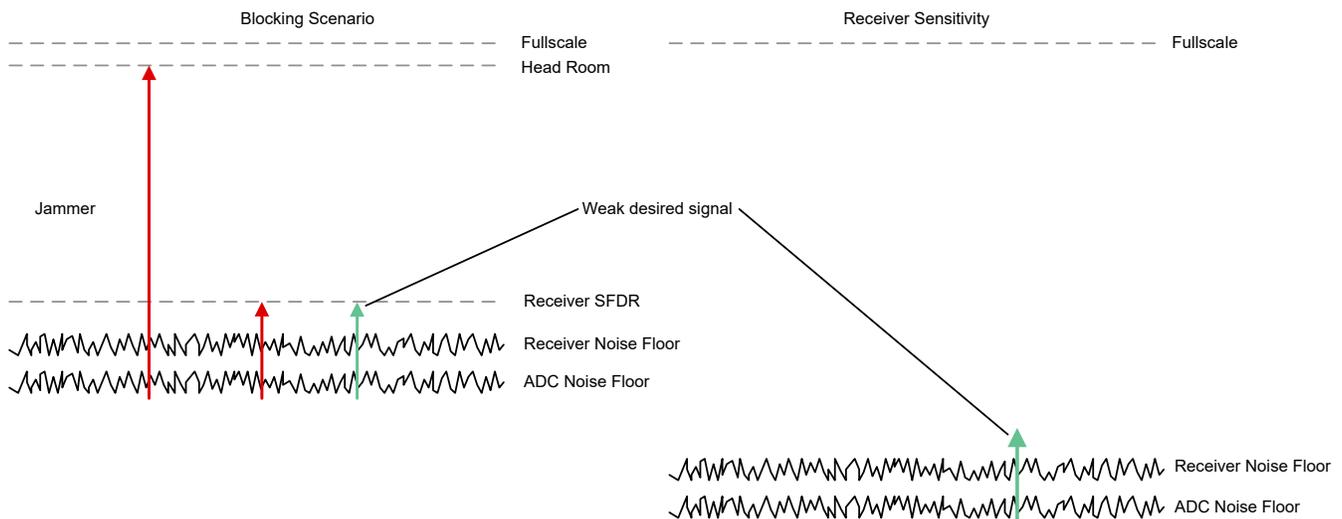


그림 1. 차단 또는 재밍과 리시버 감도 시나리오 간의 비교.

ADC의 잡음 수치는 일반적으로 리시버에서 가장 약한 링크(약 25~30dB)이며, 저잡음 증폭기(LNA)는 1dB 미만의 잡음입니다. 하지만 LNA를 사용하여 아날로그 RF 프론트엔드(안테나에 가까움)에 게인을 추가하여 ADC 잡음 수치를 향상시킬 수 있습니다. 1dB 리시버 시스템 잡음 수치와 2dB 리시버 시스템 잡음 수치 사이의 차이는 약 20%로 해석됩니다. 이 차이는 1dB 잡음 수치를 가진 리시버가 진폭이 약 20% 더 낮은 신호를 감지할 수 있음을 의미합니다. 소프트웨어 정의 라디오(SDR)에서는 출력 전력을 줄여 배터리 수명을 절약하는 라디오로, 레이더에서는 더 먼 거리를 커버할 수 있는 라디오로 변환됩니다.

SDR 또는 디지털 레이더의 최신 리시버 설계는 크기, 무게 및 전력을 줄이기 위해 직접 RF 샘플링 ADC를 사용합니다. 이 아키텍처는 RF 하향 변환 혼합 단계를 없애므로 리시버 설계를 간소화합니다. ADC 잡음 수치가 좋을수록 필요한 게인이 적기 때문에 추가적인 절감 효과가 생깁니다. 또한, 추가 RF 이득을 적게 사용한다는 것은 방해 전파가 존재할 때 리시버에서 더 높은 동적 범위가 유지되면서 줄여야 할 이득이 적다는 것을 의미합니다.

### 시스템의 잡음 수치를 계산합니다

Friis 방정식을 사용하여 리시버 시스템의 잡음 수치를 계산할 수 있습니다. **그림 2**에 나와 있듯이 증폭기 2개와 ADC 1개를 지원하는 단순화된 이상적인 리시버를 가정하면 **방정식 1**은 다음과 같이 계단식 시스템 잡음 계수를 계산합니다.

$$F_{sSystem} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 \cdot G_2} + \dots + \frac{F_n - 1}{G_1 \cdot G_2 \dots G_{n-1}} \quad (1)$$

여기서  $F_x$ 는 잡음 요인이며  $G_x$ 가 전력 이득입니다.

시스템 잡음 수치(데시벨)는 다음과 같습니다.

$$NF_{sSystem} = 10 \text{ 로그}(F_{sSystem}) \quad (2)$$

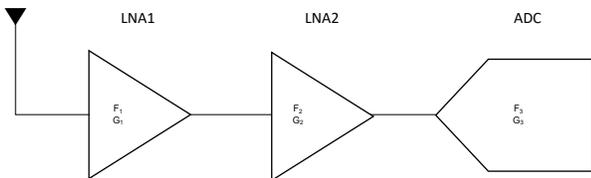


그림 2. 일반적인 수신 신호 체인.

강조해야 할 두 가지 중요한 사항이 있습니다. 시스템 잡음 수치는 주로 첫 번째 요소의 잡음 수치  $F_1$ 에 의해 결정되는데, 이득  $G_1$ 과  $G_2$ 가 ADC 잡음 수치  $F_3$ 이 무시할 수 있을 정도로 충분히 크면 됩니다.

두 개의 계단식 LNA가 있는 시스템에서 20dB와 25dB 잡음 수치를 가진 두 개의 서로 다른 ADC를 비교하면 시스템 잡음 수치에 큰 차이가 있음을 알 수 있습니다(**표 1** 참조).

	LNA1	LNA2	ADC1	ADC2
잡음 수치	1dB	3dB	20dB	25dB
게인	12dB	15dB	0dB	0dB
결과로 얻은 시스템 잡음 수치			1.8dB	2.9dB

표 1. 두 개의 LNA 단계를 포함한 시스템 잡음 수치.

ADC2 옆에 나열된 시스템(잡음 수치가 5dB 더 나쁜 시스템)을 시스템 잡음 수치가 2dB 미만인 되도록 하려면 **표 2**과 같이 세 번째 LNA(잡음 수치 = 3dB)를 사용하여 추가로 10dB의 이득을 얻어야 합니다.

**표 2**에서는 ADC 잡음 수치가 전체 시스템 잡음 치수에 미치는 영향을 보여줍니다. 세 번째 LNA를 추가하면 비용, 보드 영역(정합 부품, 라우팅 및 전원 공급) 및 시스템 전력 소비량이 늘어나고 전체 헤드룸을 더욱 줄일 수 있습니다.

	LNA1	LNA2	LNA3	ADC2
잡음 수치	1dB	3dB	3dB	25dB
게인	12dB	15dB	10dB	0dB
결과로 얻은 시스템 잡음 수치				1.4dB

표 2. 3개의 LNA 단계가 있는 ADC2를 사용한 시스템 잡음 수치입니다.

목표 리시버 감도가 -172dBm, 즉 절대 잡음 플로어 (-174dBm + 2dB = -172dBm)보다 불과 2dB 높은 매우 약한 신호라고 가정하면 이 리시버에는 2dB 이상의 잡음 수치가 필요합니다. 위의 예제를 ADC1(**표 1**에 나열된 대로 20dB 잡음 수치)과 계단식 시스템 잡음 수치인 1.8dB를 사용하겠습니다.

**그림 3** 및 **표 3**에서 볼 수 있듯이 이득이 12dB인 LNA1은 입력 신호와 잡음을 모두 12dB 높이는 동시에 잡음 수치를 1dB 저하시킵니다(잡음 수치  $LNA1 = 1dB$ ). LNA2는 신호와 잡음을 모두 15dB 상승시킵니다. LNA2의 고유 잡음이 **그림 3** 3dB 더 높지만, LNA1의 12dB 이득 덕분에 그 영향은 0.2dB로 감소합니다.

마지막으로, ADC1의 잡음 기여(잡음 수치 = 20dB)는 두 LNA의 27dB 이득만큼 감소하면서 0.6dB로 감소합니다.

따라서 시스템 잡음 수치는 1.8dB로, 약한 입력 신호를 감지할 수 있는 약 0.2dB의 헤드룸이 남게 됩니다.

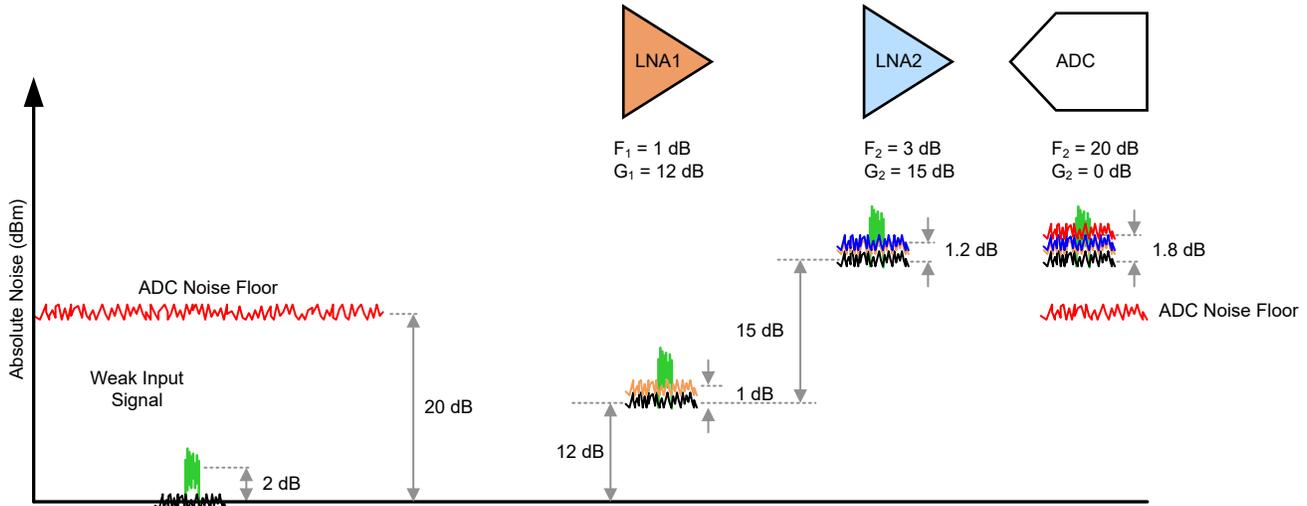


그림 3. 수신 신호 체인의 개별 잡음 수치 기여도를 그래픽 그림으로 보여줍니다.

	LNA1	LNA2	ADC
잡음 수치(dB)	1	3	20
게인(dB)	12	15	0
잡음 전력(선형) 10^(잡음 수치/10)	1.26 10 <sup>1/10</sup>	2 10 <sup>3/10</sup>	100 10 <sup>20/10</sup>
전원 이득(선형) 10^(이득/10)	15.85 10 <sup>12/10</sup>	31.62 10 <sup>15/10</sup>	1 10 <sup>0/10</sup>
LNA1만의 잡음 수치(dB)	1	-	-
LNA1 + LNA2만의 잡음 수치(dB)	1.2 10log[1.26+(2-1)/15.85]		-
LNA1 + LNA2 + ADC의 잡음 수치(dB)	1.8 10log[1.26 + (2-1)/15.85 + (100-1)/15.85/31.62]		
시스템 잡음 수치(dB)에 대한 추가 영향	1	0.2	0.6

표 3. 개별 잡음 수치 기여도에 대한 계산.

고속 데이터 컨버터는 장치별 데이터시트에 잡음 수치를 나열하는 경우가 거의 없습니다. ADC32RF54 RF 샘플링 ADC에 대한 일반적인 데이터 시트 매개 변수(표 4 참조)를 사용하는 방정식 3을 사용하여 ADC의 잡음 수치를 계산할 수 있습니다.

매개 변수	설명	ADC32RF54 (1x AVG)	ADC32RF54 (2x AVG)
V	입력 풀스케일 전압 피크-투-피크(V <sub>pp</sub> )	1.1	1.35

매개 변수	설명	ADC32RF54 (1x AVG)	ADC32RF54 (2x AVG)
R <sub>IN</sub>	입력 종단 임피던스(Ω)	100Ω	
FS	ADC 샘플링 속도	2.6GSPS	
SNR	작은 입력 신호(dBFS)에 대한 ADC SNR, 일반적으로 -20dBFS	64.4	67.1

표 4. ADC32RF54의 데이터시트 매개 변수.

$$ADC \text{ Noise figure (dB)} = P_{SIG, dBm} + 174 \text{ dBm} - SNR \text{ (dBFS)} - \text{bandwidth (Hz)}$$

$$NF_{ADC} \text{ (dB)} = 10\log\left(\frac{\left(\frac{V}{2 \times \sqrt{2}}\right)^2}{R_{IN}} \times 1000\right) + 174 - sNR \quad (3)$$

$$- 10\log\left(\frac{Fs}{2}\right)$$

ADC32RF54의 경우 잡음 수치를 통해 다음을 계산합니다.

$$\text{잡음 수치}(1x \text{ AVG}) = 20.3\text{dB}$$

$$10\log[(1.1/2/\sqrt{2})^2/100 \times 1000] + 174 - 64.4 - 10\log[2.6e9/2]$$

$$\text{잡음 수치}(2x \text{ AVG}) = 19.3\text{dB}$$

$$10\log[(1.35/2/\sqrt{2})^2/100 \times 1000] + 174 - 67.1 - 10\log[2.6e9/2]$$

## 결론

리시버 잡음 수치는 가장 약한 감지 가능한 신호를 결정하므로 중요한 시스템 설계 매개변수입니다. **ADC32RF54**는 매우 낮은 고유의 잡음 수치 외에도 높은 SNR을 제공하여 시스템이 더 큰 입력 전원 신호를 가진 경우에도 높은 잡음 수치를 유지할 수 있도록 합니다. 잡음 수치는 같지만 SNR이 낮은 ADC는 포화를 방지하기 위해 입력 이득을 줄이는 것이 필요하며, 이 경우 ADC 잡음 수치가 전체 잡음에 더 많이 추가되기 시작합니다.

**중요 알림:** 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

모든 상표는 해당 소유권자의 자산입니다.

## IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2023, Texas Instruments Incorporated