

Power Supply Design Seminar

기존 부스트 컨트롤러를 사용하여 1차측 조정 플라이백 컨버터 만들기



Reproduced from
2024 Texas Instruments Power Supply Design Seminar
SEM2600
Topic 6
Jiri Panacek
Literature Number: KOKP020

Power Supply Design Seminar resources
are available at:
www.ti.com/psds

PSR(1차측 레귤레이션)은 1차측 또는 보조 권선의 전압을 감지하여 옵토커플러 기반 피드백이 필요하지 않으므로 시스템 비용을 절감하고 안정성을 향상시키는 접근 방식입니다. 1차측 감지를 위해 특별히 설계된 통합 고급 피드백 회로를 갖춘 플라이백 컨트roller는 폭넓은 사용이 가능하지만 표준 부스트 컨트roller를 사용하여 PSR 유형 피드백을 달성할 수도 있습니다. 단순해 보이지만 이 구현에는 고유한 주의 사항이 있습니다. 이 주제에서는 이러한 주의 사항에 대해 설명하고 설계 예제를 포함하여 장단점이 필요한 영역을 다룹니다.

플라이백 컨버터

플라이백 컨버터는 저비용 절연 DC/DC 컨버터에 널리 사용되는 솔루션입니다. 토폴로지는 1차 권선을 통과하는 전류 흐름을 제어하는 하나의 스위치만 사용합니다.

그림 1은(는) 플라이백 컨버터의 간소화된 회로 다이어그램입니다. **그림 2**에는 DCM(불연속 전도 모드)에서 작동하는 플라이백 컨버터에 대해 선택된 파형이 나와 있습니다. 작동 사이클은 턴오프와 턴오프의 두 단계로 나뉩니다.

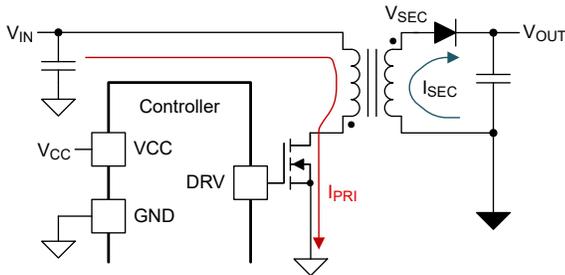


그림 1. 간소화된 플라이백 컨버터.

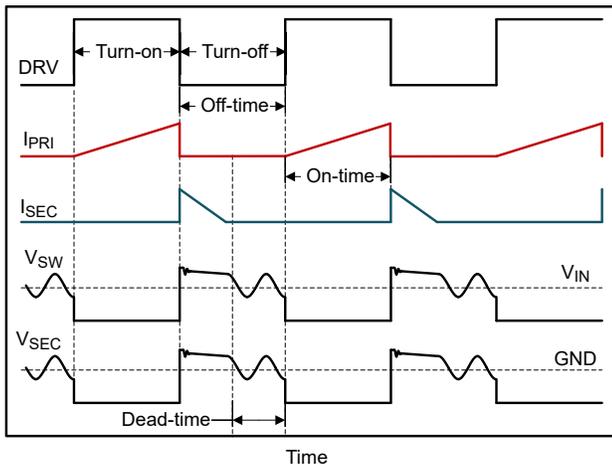


그림 2. 플라이백 컨버터 파형.

턴온 중에는 스위치가 전도됩니다. 1차 권선을 통과하는 전류(I_{PRI})는 선형적으로 증가합니다. 2차측 다이오드는 역편화되어 2차 권선 전류(I_{SEC})를 차단합니다. 출력 커패시

터만 부하에 전력을 공급합니다. 이 위상은 커플 인덕터(변압기)에 에너지를 저장합니다.

전원이 꺼지는 동안 스위치가 열리고 I_{PRI} 가 0으로 떨어집니다. 시동 위상 중에 커플 인덕터가 축적된 에너지로 2차 권선이 극성을 변화시킵니다. 극성이 변경되면 2차 측 다이오드가 전도합니다. 전류 I_{SEC} 는 인덕터를 선형적으로 감소시키고 자기소거합니다. 이 전류는 출력 커패시터를 재충전하고 부하를 공급합니다.

데드 타임 간격은 인덕터가 완전히 자기소거되고 I_{SEC} 가 0으로 떨어지면 시작됩니다. 이 간격 동안 스위치의 1차 인덕턴스와 출력 커패시턴스 사이의 공진 링잉이 발생합니다. 이는 DCM에서 작동하는 플라이백 컨버터의 특성입니다. 링잉은 모든 권선에 걸쳐 볼 수 있습니다.

컨버터는 턴오프와 턴오프 기간의 균형을 신중하게 조정함으로써 출력 전압(V_{OUT})을 조정된 수준 이내로 유지합니다. 플라이백 컨버터 및 컨트roller는 일반적으로 I_{PRI} 및 V_{OUT} 을 감지하여 빠른 과도 응답으로 조정을 유지합니다. I_{PRI} 를 감지하는 것은 간단합니다. 컨트roller는 1차 측에 있으며 정보는 격리 장벽을 통과할 필요가 없습니다. 정보가 절연 장벽을 통과해야 하기 때문에 V_{OUT} 을 감지하는 것이 더 어렵습니다. 이 과제를 해결할 수 있는 2차측 조정(SSR)과 PSR(**그림 3** 참조)의 두 가지 기술이 있습니다.

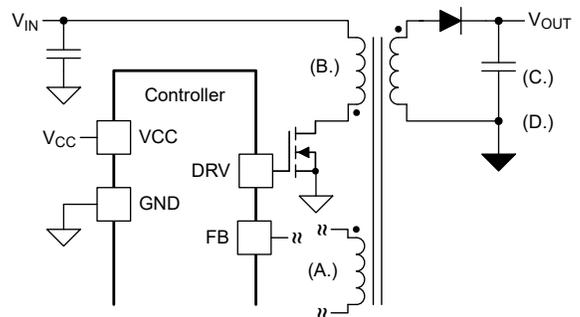


그림 3. 플라이백 전압 피드백 위치.

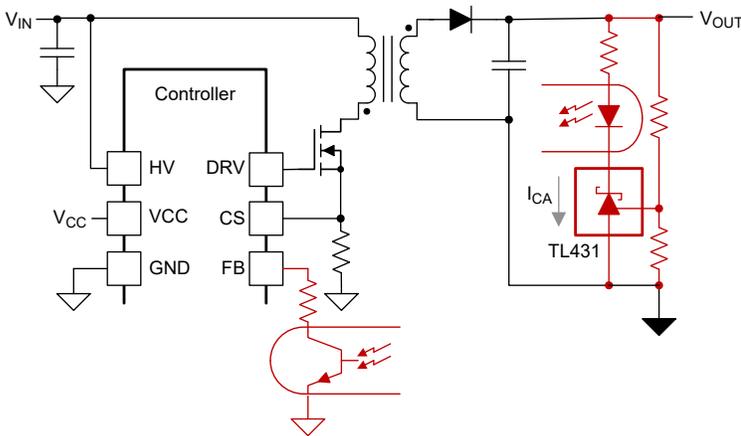
SSR은 DC/DC 컨버터(그림 3에서 C 및 D)의 출력에서 직접 V_{OUT} 을 측정합니다. 예를 들어, 갈바닉 절연이 문제가 되지 않는 컨버터의 경우(예: 고전압 출력이 있는 DC/DC 컨버터의 경우) 간단한 저항 분할기는 피드백(FB) 핀 입력 전압 범위에 맞게 V_{OUT} 으로 스케일링됩니다. 하지만 대부분의 애플리케이션에서 갈바닉 절연이 중요합니다. 이 경우 SSR은 절연 장벽을 통해 정보를 전송하는 아날로그 아이솔레이터(옵토커플러)를 사용합니다.

PSR는 턴오프 단계 동안 1차 권선의 반사 전압을 감지하여 간접적으로 V_{OUT} 을 측정합니다. 이 방법은 추가 보조 권선(그림 3의 A)을 사용하거나 스위치 노드 전압(V_{SW})을 측정합니다.

SSR

그림 4에서는 SSR을 지원하는 플라이백 컨버터의 간소화된 회로 다이어그램을 보여줍니다. 피드백 네트워크는 저항 분할기, 션트 전압 레퍼런스 및 옵토커플러를 사용합니다. 전압 레퍼런스(TL431 또는 이와 유사한 장치)는 V_{OUT} 과 내부 전압 레퍼런스를 비교하고 그에 따라 음극 양극 전류(I_{CA})를 조정합니다. 옵토커플러 트랜지스터 전류는 CTR(전류 전달 비율)에 비례합니다.

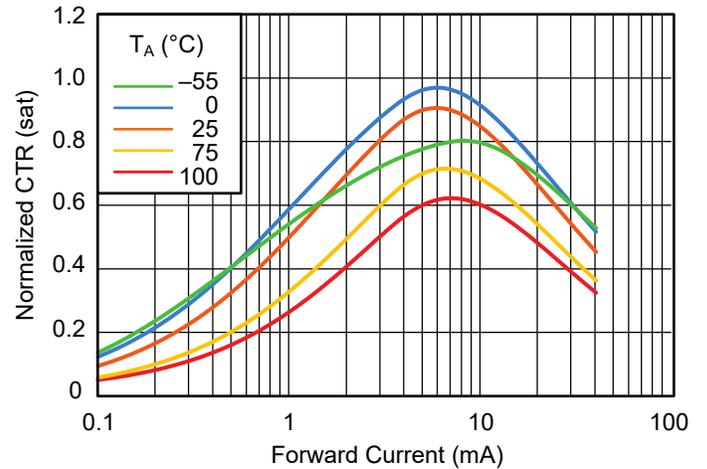
플라이백 컨트롤러는 V_{OUT} 이 의도된 것보다 작거나 그 이상일 경우 간접적으로 보고하는 전압 레퍼런스를 의존합니다. 실제로 이 회로는 제어 루프의 안정성을 보장하기 위해 적절한 보상을 위해 추가적인 수동 부품이 필요합니다.



피드백 네트워크 간소화됨.

그림 4. 옵토커플러를 사용하는 SSR이 있는 플라이백 컨버터.

일반적인 옵토커플러의 CTR은 매우 비선형적이며 여러 요소에 따라 좌우됩니다. 그림 5에서는 CTR이 온도 및 순방향 전류에 따라 어떻게 변화하는지 보여줍니다. 또한 CTR은 시간이 지남에 따라 저하됩니다. 안정적인 플라이백 컨버터 설계는 제품 수명 및 작동 온도를 포함한 최악의 시나리오를 수용해야 합니다.



출처: Vishay, 애플리케이션 노트 45 $V_{CE} = 0.4V$

정규화 대상:

$I_F = 5mA$ $V_{CE} = 5V$ $T_A = 25^\circ C$

그림 5. CTR과 순방향 전류 및 온도.

PSR

그림 6은(는) PSR 플라이백의 간략한 회로도입니다. 이 에서 컨트롤러는 보조 권선을 감지해 V_{OUT} 을 간접적으로 감지합니다. 2차 권선은 컨트롤러와 접지 레퍼런스를 공유 합니다. 권선 극성은 2차 권선과 동일합니다.

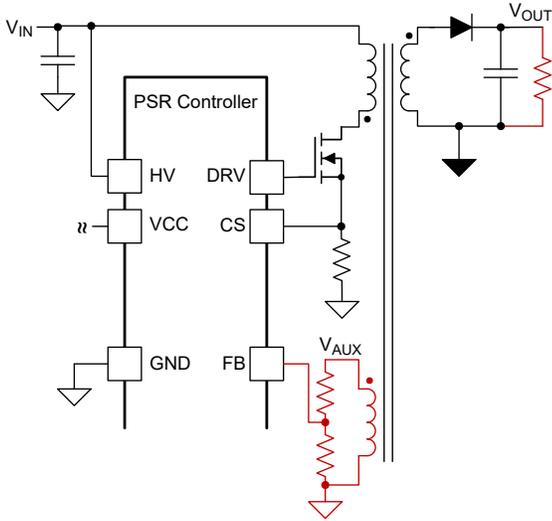


그림 6. 보조 권선을 사용하는 PSR을 지원하는 플라이백 컨버터.

그림 7 에는 PSR 플라이백 파형이 나와 있습니다. 보조 권 선에 존재하는 파형이 중요합니다. 시동 위상 동안 보조 전 압(V_{AUX})은 음수이며 1차 권선과 보조 권선 사이의 변환 비 율에 의해 스케일링되는 V_{IN} 에 해당합니다.

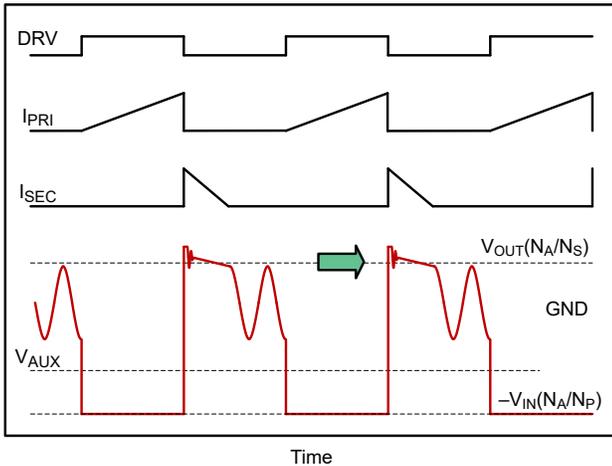


그림 7. PSR 플라이백 파형.

턴오프 단계 동안, 데드 타임 전에 V_{AUX} 는 양극입니다. 진 폭은 2차 및 보조 권선 사이의 변환 비율에 의해 스케일링 된 V_{OUT} 에 해당합니다. 컨트롤러는 데드 타임이 시작될 때 V_{AUX} 를 샘플링하여 스위칭 사이클당 한 번 V_{OUT} 을 측정합 니다. V_{AUX} 가 출력을 정확하게 나타내도록 하기 위해서는 PSR 플라이백의 지속적인 스위칭이 매우 중요합니다.

표 1에서는 SSR과 PSR을 비교합니다.

매개 변수	오픈커플러를 사용하 는 SSR	PSR
저부하 동작	우수한 경부하 조절	최소 부하 필요
피드백	TL431 레귤레이터와 오픈커플러를 사용한 복잡한 피드백 네트워크	샘플링된 반영된 V_{OUT}
초기 V_{OUT} 정확도	우수함	보통
부하 조정	매우 우수한 부하 조절 (<1%)	평균 부하 조절(>1%)
안정성	신뢰성에 영향을 미치는 오픈커플러 노화	우수함
과도 응답	오픈커플러 대역폭에 의해 제한됨	대부분 스위칭 주파수 에 의해 제한됨(f_{sw})
비용	보통	오픈커플러 제거로 개 선된 성능
자체 바이어싱	보조 권선 필요	바이어스 및 피드백을 위해 보조 권선 활용

표 1. SSR 대 PSR.

보조 권선 파형 자세히 보기

그림 8에서는 2차 권선 파형의 모양에 영향을 미치는 추가 매개 변수를 포함한 PSR 플라이백 피드백을 보여줍니다. 앞서 언급했듯이, 보조 권선이 이 단계 중에 유용한 정보를 전달하지 않기 때문에 시동 단계가 조정에 중요하지 않습니다. 컨버터가 턴오프 단계에 진입하자마자 V_{AUX} 가 갑자기 극성을 변경합니다.

커플 인덕터의 기생 누설 인덕턴스는 고주파 링잉을 유발합니다. 링잉을 감소한 후 V_{AUX} 파형은 거의 일정하지 않을 때 위상으로 들어갑니다. 실제로는 시간이 지남에 따라 전압이 약간 감소합니다. 다이오드(V_F)의 순방향 전압 및 2차 권선(R_S)의 등가 직렬 저항은 인덕터 자기소거 프로세스 중에 I_{SEC} 가 선형적으로 감소함에 따라 V_{AUX} 가 변화하는 이유입니다. 그림 9의 녹색 화살표는 V_{AUX} 가 간접적으로 하지만 정확하게 V_{OUT} 을 나타낼 때 이상적인 순간을 표시합니다. 이 순서는 I_{SEC} 가 0이 되는 시점으로 옳은 것입니다. 따라서 다이오드 전체에 걸친 전압 강하와 직렬 저항은 무시할 수 있습니다. 이 시간이 지나면 공진 링잉이 발생합니

다. 이 링은 제어 루프에 유용한 정보를 전달하지 않습니다. 하지만 컨트롤러가 밸리(V_{SW} 의 전압이 낮은 경우)를 기다렸다가 새 스위칭 사이클을 시작할 때 반공진 작동에 유용합니다. 이 기술은 플라이백 컨버터의 효율성을 개선합니다.

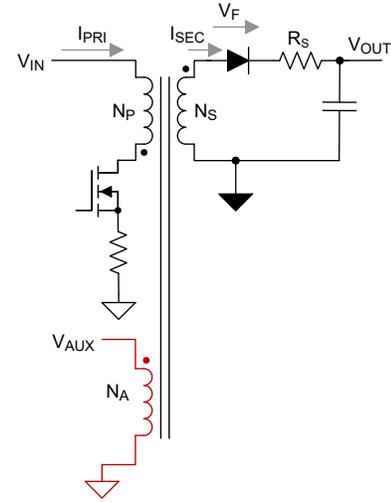


그림 8. PSR 플라이백의 보조 권선.

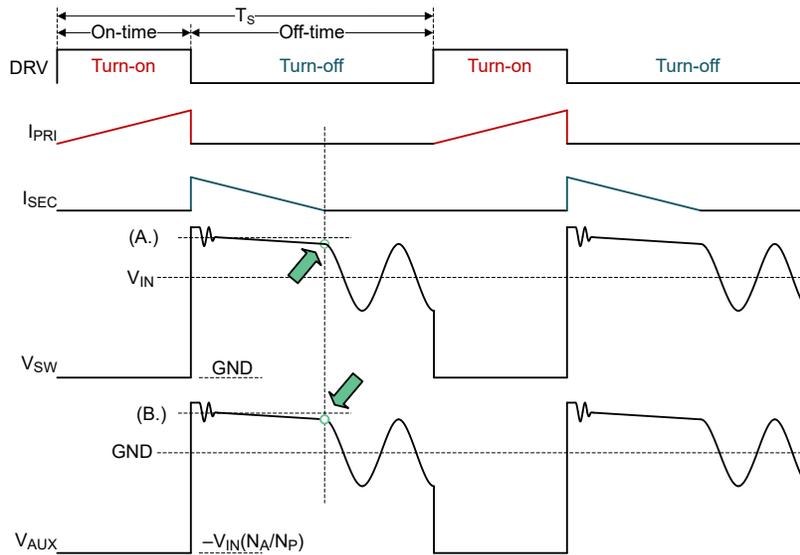


그림 9. 자세한 PSR 플라이백 파형.

A. **방정식 1**에서는 지점(A)의 스위치 노드 파형(V_{SW})의 전압 레벨을 정의합니다.

$$\frac{N_p}{N_s} \times (V_{OUT} + V_F + (I_S \times R_S) + V_{IN}) \quad (1)$$

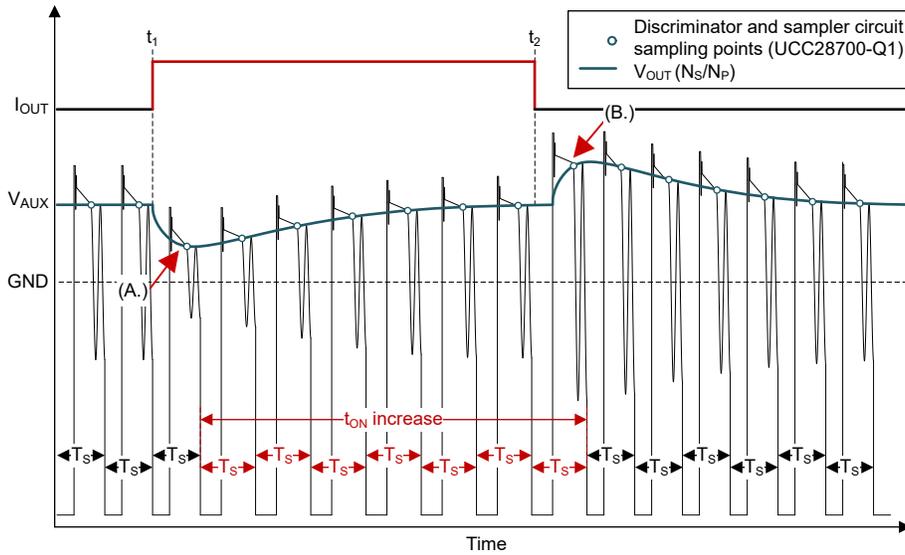
B. **방정식 2**에서는 지점(B)의 보조 권선 파형(V_{AUX})에 대한 전압 레벨을 정의합니다.

$$\frac{N_A}{N_S} \times (V_{OUT} + V_F + (I_S \times R_S)) \quad (2)$$

방정식 1에서는 지점(A)의 스위치 노드 파형(V_{SW})의 전압 레벨을 정의합니다. **방정식 2**에서는 지점(B)의 보조 권선 파형(V_{AUX})에 대한 전압 레벨을 정의합니다.

부하 과도 중 보조 권선 파형

그림 10에서는 부하 과도 상태에서 V_{AUX} 파형을 보여줍니다. 시간 t_1 에서 출력 전류는 증가하고 V_{OUT} 이 감소합니다. 이 이벤트는 그에 따라 V_{AUX} 를 확장합니다. 이 컨트롤러는 하나의 스위칭 사이클(T_s) 내의 전류 수요 증가에 응답합니다. 따라서 컨트롤러가 온 시간(t_{on})을 증가시킵니다. 컨트롤러는 f_{sw} 를 감소시켜 DCM 및 반공진 작동을 유지합니다.



파형이 스케일에 있지 않습니다

그림 10. 부하 과도 중 보조 권선 파형.

세 가지 종류의 PSR

다양한 솔루션으로 플라이백 컨버터에서 PSR이 가능합니다. 그림 11에서는 텍사스 인스트루먼트의 UCC28730-Q1 고전압 PSR 컨트롤러를 보여줍니다. 이러한 컨트롤러는 보조 권선을 "적시에" 샘플링하는 특수 샘플러 회로를 통합합니다. 피드백 분할기는 추가 필터링 없이 보조 권선을 직접 감지합니다. 보조 권선은 작동 중에 컨트롤러를 바이어스합니다. 플라이백 시동 중에 컨트롤러는 HV 핀에서 에너지를 가져옵니다. 시동 후 컨트롤러는 내부적으로 HV 핀을 연결 해제하고 바이어스에 정류된 V_{AUX} 를 사용합니다. 이렇게 하면 플라이백 컨버터의 효율성이 향상됩니다.

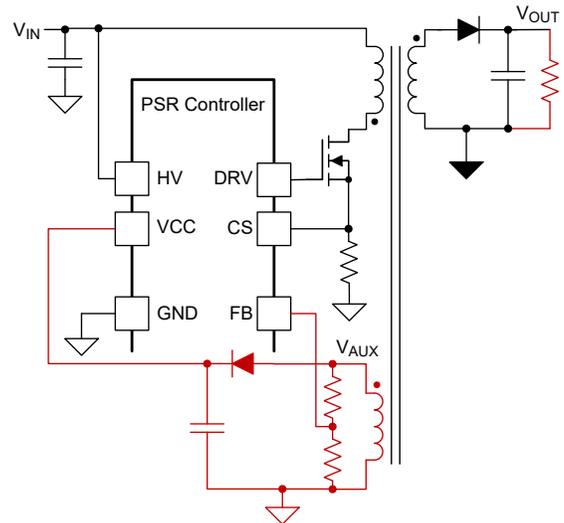


그림 11. PSR 컨트롤러를 지원하는 플라이백 컨버터.

또 다른 솔루션은 텍사스 인스트루먼트의 LM5180과 같이 주 1차 권선의 반사 V_{OUT} 을 직접 감지하는 저전압 PSR 컨

트roller입니다. 이 솔루션은 **그림 12**에서 보다시피 보조 권선을 완전히 제거합니다. 그러나 이 방법은 일반적으로 100V 미만에서 낮은 V_{IN} 에만 가능합니다. 이 장점은 더 단순한 변압기 설계와 작은 솔루션 크기입니다.

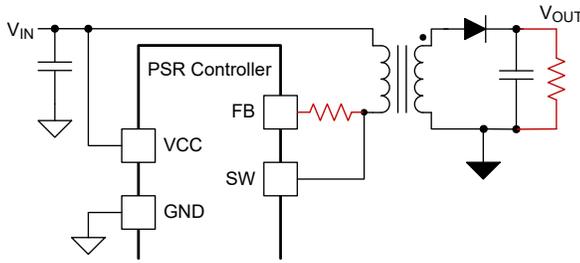


그림 12. 보조 권선 없는 PSR 컨트롤러를 지원하는 플라이백 컨버터.

마지막 솔루션은 **그림 13**에 나와 있는 것처럼 조정을 위해 정류 및 필터링된 V_{AUX} 를 사용하는 기존 부스트 컨트롤러를 사용합니다. 피드백은 고전압 PSR 예제와 매우 유사해 보이지만 저항 분할기는 정류 다이오드 이후 전압을 감지합니다.

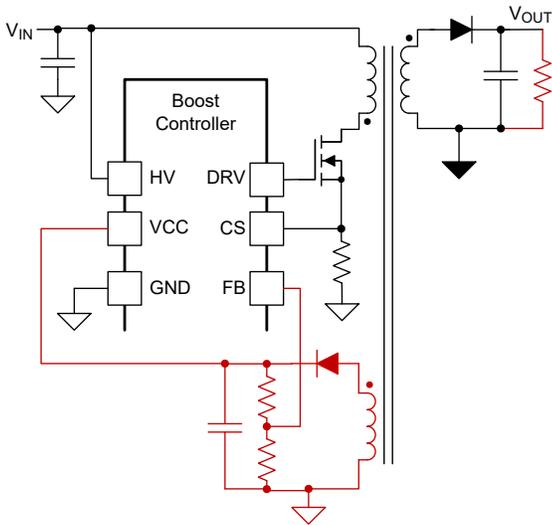


그림 13. 기존 부스트 컨트롤러가 장착된 PSR 플라이백 컨버터.

PSR 요약

이전 섹션에서 PSR의 작동 방식과 컵토크플러를 사용한 SSR과 어떻게 다른지 설명했습니다. 중요한 내용은 다음과 같습니다.

- V_{AUX} 파형은 복잡적이며 많은 정보를 전달합니다.
- V_{AUX} 는 I_{SEC} 가 0으로 떨어질 때 주기당 한 번만 정확한 V_{OUT} 정보를 제공합니다.
- V_{AUX} 는 전환 시에만 V_{OUT} 피드백 정보를 수행합니다.
- PSR 컨트롤러 및 컨버터는 특수 샘플 앤 홀드 회로를 사용합니다.
- 표준 부스트 컨트롤러는 연속 피드백 전압(V_{FB})을 기대합니다.

다음으로, 부스트 컨트롤러를 사용하여 PSR 플라이백을 구현하는 방법과 복잡 V_{AUX} 파형(**그림 14** 참조)을 FB 핀에 대한 연속 아날로그 신호로 변환하는 방법을 자세히 살펴 보겠습니다(**그림 15** 참조).

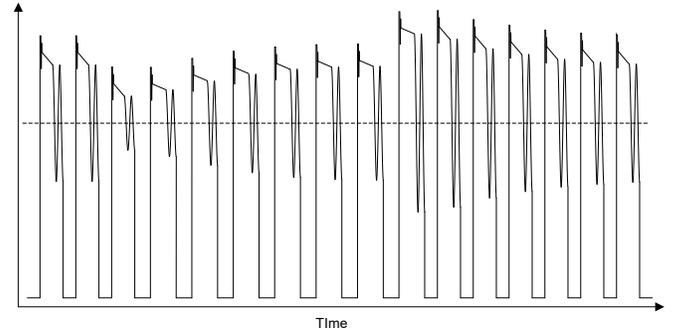


그림 14. 2차 권선 파형.

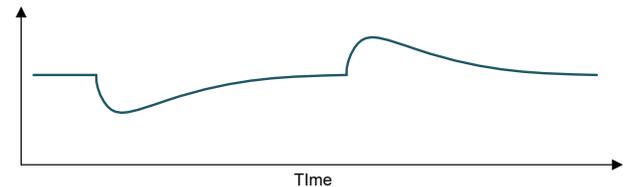


그림 15. 기존 컨트롤러 FB 핀 파형.

기존 부스트 컨트롤러를 사용한 PSR 플라이백 예시

기존 부스트 컨트롤러를 사용하는 PSR 플라이백과 전용 PSR 컨트롤러를 사용하는 경우의 설계 프로세스의 차이를 설명합니다. 모든 회로 구성 요소를 선택하는 방법에 대한 자세한 내용은 참조 [1] 및 관련 장치별 데이터 시트를 참조하십시오.

이 예는 하이브리드 전기차 및 전기차 트랙션 인버터를 위한 절연 게이트 드라이버 바이어스 전원입니다(그림 16~그림 18 참조). 이 설계는 전용 PSR 기능을 제공하지 않는 LM5156-Q1 부스트 컨트롤러를 사용합니다. 컨트롤러의 FB 핀은 V_{OUT} 의 스케일드 다운 표현인 연속 전압을 모니터링합니다. 컨트롤러는 상수 f_{SW} 로 작동합니다. 펄스 스킵은 컨트롤러가 듀티 사이클을 더 줄일 수 없을 때 발생합니다. 플라이백 컨버터에는 가상 접지와 단일 절연 출력이 있습니다.

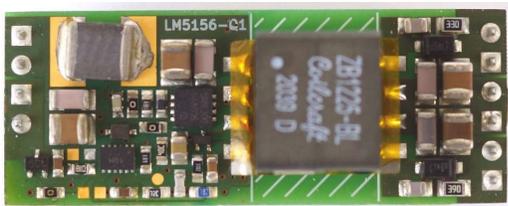


그림 16. PSR 플라이백 예(평면도).



그림 17. PSR 플라이백 예(측면도).



그림 18. PSR 플라이백 예(저면도).

설계 파라미터

첫 번째 단계는 설계 매개 변수를 나열하는 것입니다(표 2 참조). V_{IN} , V_{OUT} , I_{OUT} 및 절연 요구 사항은 시스템 정의 매

개 변수입니다. f_{SW} 및 작동 모드는 일반적으로 엔지니어의 결정입니다. 이러한 결정은 타협의 결과입니다. f_{SW} 를 높이면 솔루션 크기, 특히 변압기 크기가 줄어듭니다. 하지만 이는 손실과 전체 시스템 효율성에 부정적인 영향을 미칩니다.

플라이백 컨버터는 연속 전도 모드(CCM), DCM 및 경계 전도 모드(BCM)의 세 가지 모드로 작동할 수 있습니다.

각 모드에는 [1]에 자세히 설명되어 있는 단점과 이점이 있습니다. 대부분의 저전력 플라이백 컨버터는 예로 볼 수 있는 DCM에서 작동합니다. DCM은 가장 작은 변압기 크기를 지원하고 제어 루프 안정성 과제를 완화합니다.

매개 변수	사양
V_{IN}	6V~42V(52V 과도)
V_{OUT}	+15V, -9V($V_{OUT} = 24V$)
I_{OUT}	0 mA~180 mA
f_{SW}	400kHz
작동 모드	DCM
1차-2차 절연	기본, 2.5kV
컨트롤러	LM5156-Q1

표 2. PSR 플라이백 매개 변수의 예.

다양한 작동 조건에 대한 전류 및 타이밍

두 번째 단계는 다양한 작동 조건에 대한 전류 및 타이밍을 조사하는 것입니다. 두 가지 코너 케이스가 있습니다. 첫 번째는 V_{IN} 이 최소값이고 I_{OUT} 이 최대값일 때입니다. 컨버터는 시동 단계 중에 충분한 에너지를 저장할 수 있어야 합니다. 또한, 스위칭 기간은 일정하게 유지됩니다. 이 상태로 인해 가능한 가장 높은 듀티 사이클이 발생합니다.

두 번째 코너 케이스는 V_{IN} 이 최대값이고 I_{OUT} 이 최소값일 경우입니다. 이 경우 컨버터는 듀티 사이클을 감소시킵니다. 감소된 듀티 사이클은 부하 소비보다 더 많은 에너지를 전송하는 것을 방지하며 가능한 듀티 사이클이 가장 낮습니다.

Power Stage Designer™ 소프트웨어[2]는 변압기 인덕턴스를 계산하고 수학 모델에 따라 파형을 생성하는 훌륭한 계산 툴입니다. 반복 프로세스가 완료되면 이 예제에서는 1차 인덕턴스(L_{PRI}) = 4 μ H 및 2차 인덕턴스(L_{SEC}) = 16 μ H를 계산합니다. 이러한 값은 상수 f_{SW} 를 사용한 DCM에서 작동할 수 있습니다.

표 3에서는 양쪽 코너 모두에 대해 계산된 타이밍 및 전류를 보여줍니다.

매개 변수	최소 듀티 사이클 조건	최대 듀티 사이클 조건	LM5156-Q1
t_{ON}	0.13 μ s	1.57 μ s	최소 130ns(그림 8-그림 12)
t_{OFF}	0.43 μ s	0.76 μ s	
듀티 사이클	5.10%	62.86%	최대 92.8%(그림 8-그림 16)
제로 타임	1.94 μ s	0.16 μ s	
최대 I_{PRI}	1.33A	2.36A	
최대 I_{SEC}	0.66A	1.18A	
필요 최소 부하 $I_{L(MIN)}$	60mA		

표 3. PSR 플라이백 예로 계산된 타이밍 및 전류.

계산을 통해 LM5156-Q1 한계를 초과하지 않으므로 최대 듀티 사이클 조건이 문제가 되지 않는지 확인합니다. 컨트롤러의 $t_{ON} = 130ns$ 입니다. f_{sw} 를 고려하고 디바이스 데이터 시트의 그림 8부터 그림 12($t_{ON(MIN)}$) 대 주파수까지 값을 읽는 것이 중요합니다. 전기적 특성 표에는 일반적인 최소 $t_{ON} = 50ns$ 가 나와 있습니다. 하지만 이 값은 $f_{sw} = 2.2MHz$ 의 경우입니다.

최소 t_{ON} 으로 작동 시 컨버터는 부하가 하나의 스위칭 사이클 내에서 소비해야 하는 2차 측으로 에너지를 전송합니다. $V_{IN} = 42V$ 일 경우, 컨버터는 400kHz의 상수 f_{sw} 를 유지하기 위해 최소 부하 $I_{OUT(MIN)} = 60mA$ 가 필요합니다.

부하 60mA 미만에서 컨트롤러는 펄스 스킵 모드로 진입하여 FB 핀의 전압이 특정 임계값을 초과할 경우 전체 사이클을 건너뛰어 f_{sw} 를 효과적으로 줄입니다. 펄스 스킵 모드 시 정확한 회로 동작을 예측하는 것은 여러 매개 변수에 따라 다르기 때문입니다. 스위치가 없으면 보조 권선이 V_{OUT} 피드백 정보를 수행하지 않으며 컨트롤러가 "블라인드" 상태가 됩니다. 이 모드는 과도 응답도 절충합니다. 그러나 펄스 스킵 모드는 컨버터 출력의 최소 부하를 줄일 수 있는 유일한 옵션입니다.

피드백 해결하기

피드백 네트워크는 보조 권선의 출력에서 피크 감지기(반파 정류기)를 사용합니다.

그림 19의 회로는 원치 않는 콘텐츠를 필터링하고 V_{OUT} 을 간접적으로 나타내는 양극 V_{AUX} 포락선을 추적합니다. 이

는 V_{AUX} 의 양의 진폭을 컨트롤러의 작동 전압 범위와 일치하도록 설정하는 것이 좋습니다. 예를 들어 플라이백 컨버터의 경우 V_{AUX} 는 12V입니다. 나중에 컨트롤러를 자체 바이어싱하기 위해 V_{AUX} 를 사용합니다.

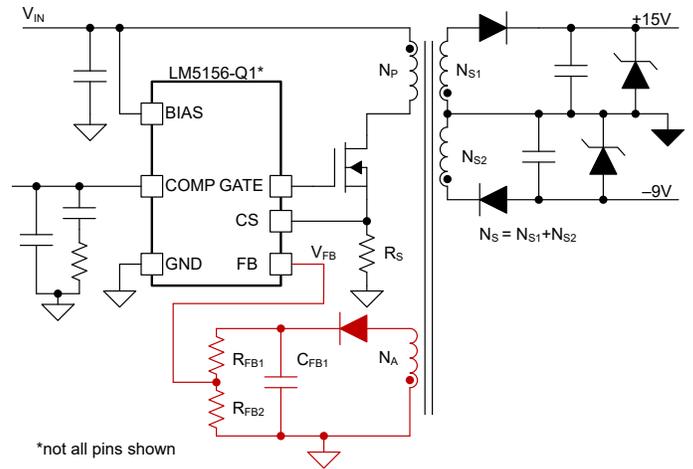


그림 19. PSR 피드백을 위한 피크 감지기.

방정식 3에서는 $V_{CC}(V_{AUX})$ 와 V_{OUT} 간의 관계를 정의합니다.

$$V_{CC} \cong V_{OUT} \times \frac{N_A}{N_S} \quad (3)$$

여기서 N_A 는 2차 권선의 회전 횟수를, N_S 는 1차 권선의 회전 횟수를 나타냅니다.

표 4에는 자기 제조업체가 제공하는 완전한 커플 인덕터 매개 변수가 나열되어 있습니다.

권선	유도성	직류 저항	회전(L_{PRI} 참조)
L_{PRI}	4 μ H	0.015 Ω	1
보조 인덕턴스 (L_{AUX})	4 μ H	0.050 Ω	1
L_{S1}	5.76 μ H	0.050 Ω	1.2
L_{S2}	2.56 μ H	0.038 Ω	0.8
결합됨($L_{S1} + L_{S2}$)	16 μ H	0.088 Ω	2

표 4. 커플링된 인덕터(변압기) 매개 변수.

V_{AUX} 및 변환 비율을 확인한 후 피드백 분할기(R_{FB1} , R_{FB2})를 설계할 수 있습니다. 보조 다이오드를 통한 전압 강하는 2차측 전압 강하와 유사합니다. 이러한 이유로 피드백 분할기에 대한 방정식은 **방정식 4**(으)로 간소화됩니다.

$$V_{FB} = V_{OUT} \times \frac{N_A}{N_S} \left(\frac{R_{FB2}}{R_{FB1} + R_{FB2}} \right) \quad (4)$$

여기서 V_{FB} 는 $V_{REF} = 1V$ 일 때 컨트롤러의 레퍼런스 전압입니다

피드백 디바이더의 총 저항을 킬로옴부터 수십 킬로옴까지 유지합니다. 이 예에서는 $R_{FB1} = 11k\Omega$ 및 $R_{FB2} = 1k\Omega$ 를 사용합니다.

피크 감지기 회로가 다양한 조건에서 어떻게 작동하는지 이해하는 것이 중요합니다. 다이오드는 V_{AUX} 의 양극 극성만 통과합니다. 이는 신호가 V_{OUT} 정보를 전달하는 경우입니다. 이 전압은 필터 커패시터(C_{FB1})를 빠르게 충전합니다. 턴오프 위상 동안 다이오드는 역방향 바이어스입니다. 그리고 C_{FB1} 이 R_{FB1} 및 R_{FB2} 를 통해 천천히 방전됩니다. 저항 분할기 및 커패시터 값은 피크 감지기의 응답 시간(시간 상수)을 정의하고 플라이백 컨버터의 과도 응답에 영향을 줍니다.

시간 상수가 너무 길면 V_{FB} 가 시기 적절한 V_{OUT} 변화를 추적할 수 없습니다. 부하가 갑작스럽게 증가함에 따라 V_{OUT} 이 강하하여, 결과적으로 턴오프 단계에서 V_{AUX} 진폭을 줄입니다. 하지만 V_{AUX} 가 C_{FB1} 의 전압보다 작기 때문에 다이오드가 열리지 않습니다. 이는 C_{FB1} 이 충분히 빠르게 방전되지 않기 때문입니다. 이 이벤트는 V_{FB} 와 PSR 플라이백 컨버터의 과도 응답을 절충합니다.

시간 상수가 너무 짧으면 V_{FB} 신호에 리플이 너무 많아 컨트롤러 동작이 불규칙해질 수 있습니다. LM5156-Q1 부스트 컨트롤러는 V_{OUT} 용 OVP(과전압 보호)를 통합합니다. FB 핀의 전압이 과전압 기준점(일반적으로 V_{REF} 의 110%)을 초과하면 컨트롤러가 스위칭을 중지합니다. FB 핀에서 리플이 너무 높으면 컨트롤러가 오토리거 OVP를 일으킬 수 있습니다. 컨트롤러가 저부하 작동 시 펄스 스킵 모드로 진입하면 리플이 증가합니다. 이는 중요한 고려 사항입니다.

그림 20에서는 회로의 추가 개선을 보여줍니다. R_{FB2} 에 걸쳐 작은 커패시터가 저역 필터에 두 번째 극을 추가하고 리플을 줄입니다. 이는 과도 응답을 많이 제한하지 않기 때문에 C_{FB1} 커패시터 값을 증가시킬 때 선호되는 접근법입니다.

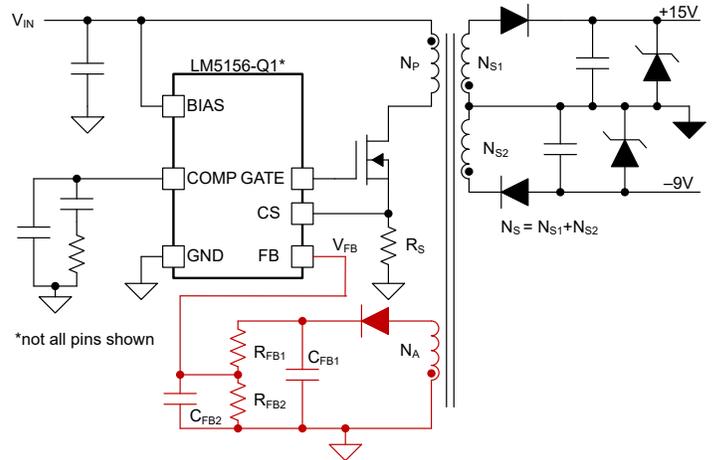


그림 20. 피드백을 위한 2차 필터.

회로 시뮬레이터를 사용하면 이상적인 C_{FB1} 및 C_{FB2} 값을 찾을 수 있는 간단한 엔지니어링 방법입니다. 회로 시뮬레이터는 과도 현상 동안의 피크 감지기 동작을 조사할 수 있습니다. **그림 21**에서는 피크 감지기 시뮬레이션을 위한 TI용 PSpice® 회로를 보여줍니다. 회로는 3개의 블록으로 분할됩니다.

위쪽에는 V_{OUT} 과도 제너레이터(빨간색으로 강조 표시)가 있습니다. 이 회로는 과도 이벤트 중에 예상되는 플라이백 컨버터 V_{OUT} 과 유사했습니다. G1, R4 및 C2는 단일 폴 응답으로 이상적인 연산 증폭기를 형성합니다. R5 및 C3은 플라이백 과도 응답에 맞도록 피드백을 늦춥니다. 전류 소스인 I_{OUT} 은 빠르게 변화하고 과도 응답을 자극합니다. 회로의 V_{OUT} 전원 공급 장치, R5, C3 및 I_{OUT} 부하를 조정합니다.

보조 권선 근사값(파란색으로 강조 표시)은 V_{OUT} 노드를 감지합니다. 이상적인 스위치(S1, S2)는 V_{OUT} 을 절단하고

V_{AUX} 권선 신호를 근사화합니다. 신호 소스(V2, V3)는 예상 듀티 사이클과 f_{SW} 를 정의합니다.

마지막 블록은 피크 감지기입니다(회색으로 강조 표시됨). 이 시뮬레이션이 최적화에 도움이 되는 피드백 네트워크입니다. R_{FB1} 및 R_{RB2} 값을 이미 계산했습니다. 시뮬레이션을 통해 C_{FB1} 및 C_{FB2} 의 값을 신속하게 변경할 수 있습니다.

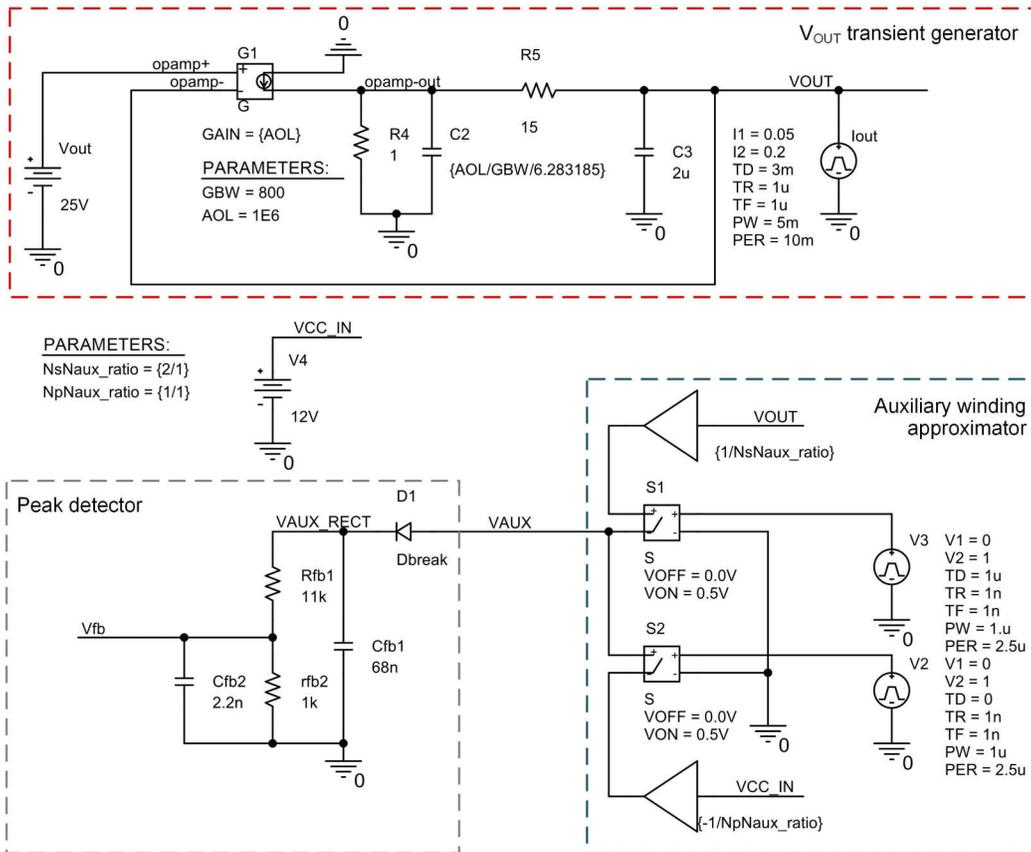


그림 21. 피크 감지기를 위한 시뮬레이션 회로.

그림 22에서는 세 가지 블록의 결과 신호를 모두 보여줍니다. 이 회로의 개방형 루프 작동을 통해 컨트롤러 및 제어 루프 보상에 영향을 주지 않고 피크 감지기를 조사할 수 있습니다.

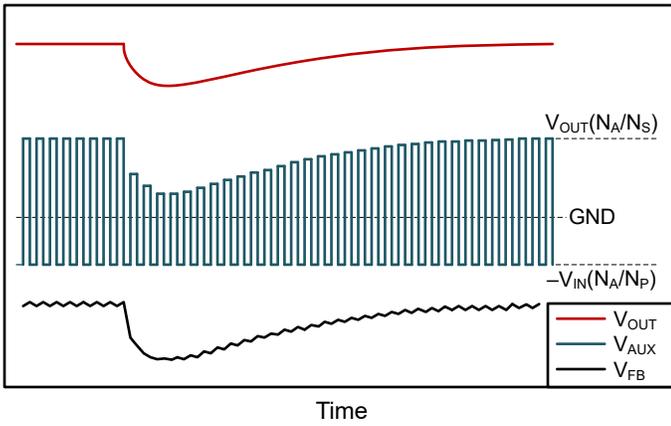
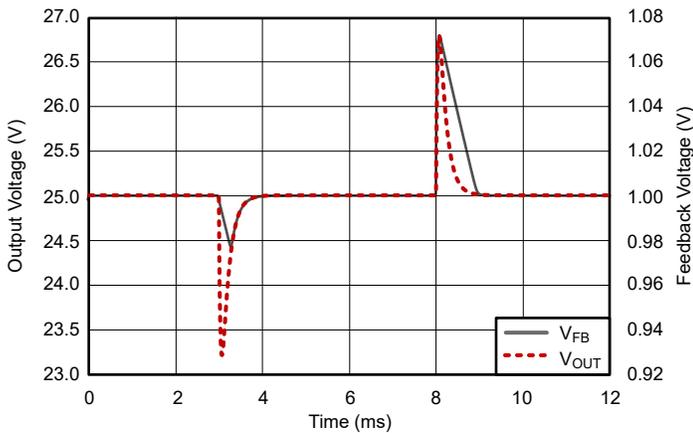


그림 22. 시뮬레이션된 회로 파형.

그림 23에서는 시간 상수가 너무 긴 시나리오를 보여줍니다. 빨간색 파선 트레이스는 부하 과도현상 동안 예상되는 V_{OUT} 을 나타냅니다. 회색 트레이스는 컨트롤러가 관찰하는 V_{FB} 를 나타냅니다. $t = 3ms$ 에서 언더슈트 시 C_{FB1} 및 C_{FB2} 는 V_{OUT} 변화에 비해 더 느린 속도로 방전됩니다. 피크 감지기의 다이오드는 닫혀 있으며 V_{FB} 는 출력을 추적하지 않습니다. $t = 8ms$ 에서 오버슈트 동안 V_{FB} 는 빠르게 상승하지만 출력이 조정 수준으로 돌아올 경우에도 계속 더 높게 유지됩니다.

이러한 파형은 교육용으로만 사용되며 개방 루프 조건을 보여줍니다. 피크 감지기가 출력을 추적할 수 없을 때 원치 않는 시나리오를 보여줍니다. 폐쇄형 루프 시스템에서는 시간 상수가 너무 길어 루프 보상의 지배적 부분이 되고, 플라이백 컨버터의 과도 응답에 부정적인 영향을 미칩니다. 엔지니어는 종종 이 효과를 루프 보정으로 착각하고 응답을 개선하기 위해 이를 조정하려고 시도합니다.

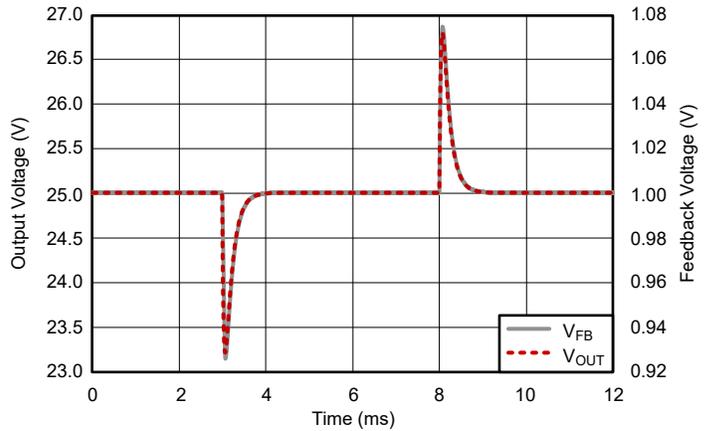


$C_{FB1} = 680nF$

$C_{FB2} = 2.2nF$

그림 23. 시간 상수가 너무 긴 경우.

그림 24에서는 피크 감지기 회로의 시간 상수가 올바른 시나리오를 보여줍니다. V_{FB} 는 두 상황에서 V_{OUT} 을 추적합니다.



$C_{FB1} = 68nF$,

$C_{FB2} = 2.2nF$

그림 24. 시간 상수가 최적일 때.

그림 25 및 그림 26에서는 PSR 플라이백 예의 V_{OUT} 및 V_{AUX} 과도 응답을 보여줍니다. I_{OUT} 이 45mA에서 135mA로 변경됩니다. 그림 25에서 부하 조정 효과를 확인하십시오.

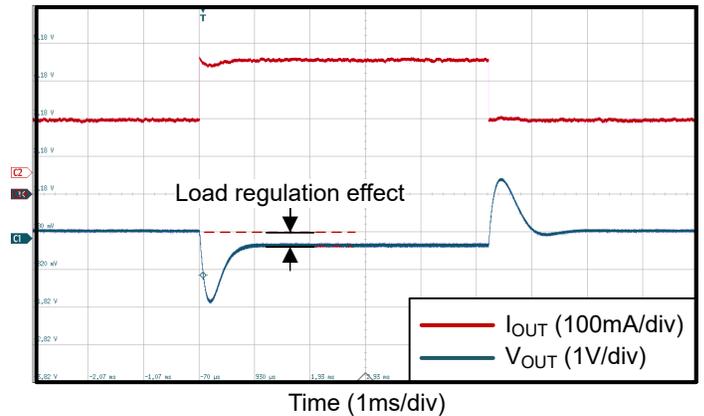


그림 25. PSR 플라이백 예 V_{OUT} 과도 응답.

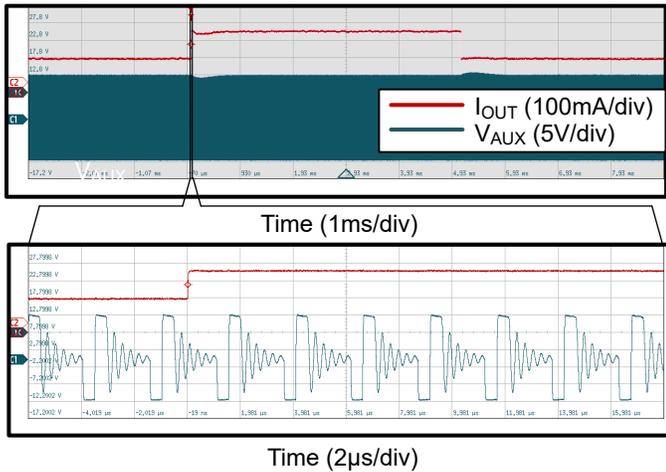


그림 26. PSR 플라이백 에 V_{AUX} 과도 응답.

저부하 효율성 향상을 위한 바이어스 방식

보조 권선에서 플라이백 컨트롤러에 전원을 공급하는 것은 매우 일반적입니다. 고전압 플라이백 컨트롤러는 고전압 레일에서 지속적으로 작동할 수 없습니다. 컨트롤러는 내부 회로의 전압을 안정화하는 선형 레귤레이터 (LDO)를 통합합니다. 고전압에서 이 LDO에 전원을 공급하는 것은 매우 비효율적이며 많은 열을 낭비합니다. 따라서 많은 컨트롤러에는 시동 중에만 사용되는 HV 핀이 있습니다. 컨버터 시작 후 내부 스위치가 HV 핀을 연결 해제하며 컨트롤러가 자체 바이어싱을 위해 보조 권선에서 에너지를 가져옵니다.

보조 권선의 자체 바이어싱은 저전압 플라이백 컨버터에도 유용합니다. 이 방법으로 저부하 효율을 개선합니다. 또한 컨트롤러 전력 소비량은 PSR 플라이백이 스위칭을 유지하는 데 필요한 최소 부하를 줄입니다.

그림 27는 설계 예에 대한 바이어스 체계를 보여줍니다. V_{CC} 핀의 바이어스 전압에는 전압 레일을 안정적으로 유지하기 위해서 큰 벌크 커패시턴스가 필요합니다. 그러나 피드백 경로에는 V_{OUT} 을 빠르게 추적하기 위해 빠른 과도 응답이 필요합니다. 이러한 이유로 피드백 네트워크를 손상시키지 않는 두 번째 하프 브리지 정류기(녹색으로 강조 표시)가 있습니다(빨간색으로 강조 표시). 자체 바이어싱과 피드백을 위한 두 개의 별도의 경로는 성능 저하 없이 최상의 성능을 제공합니다. 이 설계 기법은 설계에서는 거의 발생하지 않습니다.

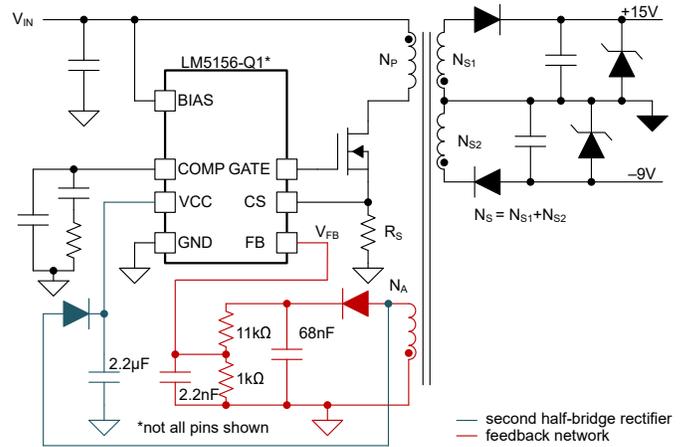


그림 27. 기존 부스트 컨트롤러를 사용하는 PSR 플라이백용 자체 바이어스.

최소 부하 해결

이전에 PSR 플라이백 컨버터로 지속적인 작동을 유지하기 위해서 최소한의 부하가 필요하다는 말씀드렸습니다. 부하가 0 전류를 소비하는 경우 컨버터는 출력에 더미 부하를 필요로 합니다. 더미 부하가 없으면 출력이 조정된 수준보다 높을 수 있으며 다운스트림 회로가 영구적으로 손상될 수 있습니다. 더미 부하에 대한 두 가지 솔루션이 있습니다. 각 솔루션은 단점과 이점이 있습니다.

- 더미 부하로 저항을 사용하면 PSR 플라이백 컨버터의 더 나은 부하 조절을 구현할 수 있습니다. 그러나 저항은 모든 조건에서 전력을 소모하므로 시스템의 전반적인 효율성을 줄일 수 있습니다.
- 제너 다이오드 사용은 더 실용적인 해결책입니다(그림 28 참조). 특정 제너 다이오드는 파괴 전압을 일반 V_{OUT} 보다 약 간 높습니다. 컨트롤러가 스위칭 사이클 중에 2차측으로 공급되는 에너지를 더 줄일 수 없는 경우 V_{OUT} 이 제너 다이오드에서 싱크 전류를 전도하는 지점으로 증가합니다. 열 형태로 과도한 에너지를 방출하지만 V_{OUT} 이 조정된 수준보다 훨씬 높게 증가하는 것을 방지합니다(그림 29 참조).

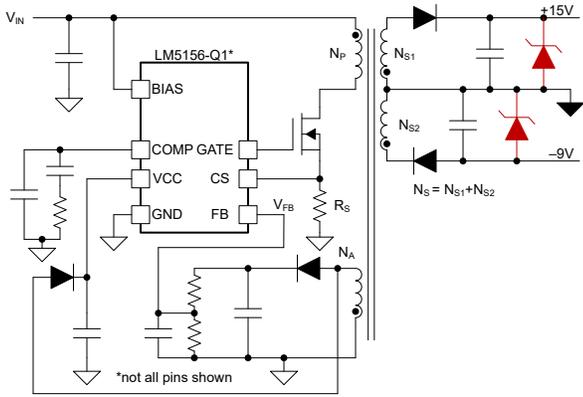


그림 28. 제너 다이오드는 최소 부하를 해결합니다.

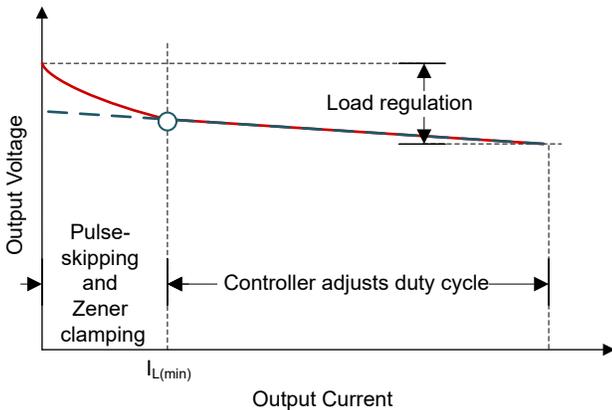
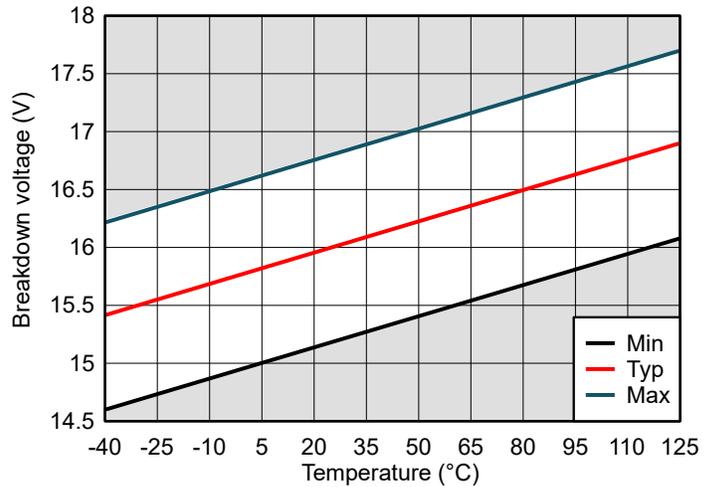


그림 29. 제너 다이오드를 더미 부하로 사용하는 PSR 플라이백의 부하 조정.

하지만 제너 다이오드와 관련된 과제가 있습니다. 제너 전압(V_Z) < 4.7V인 제너 다이오드는 부온도계수를 가집니다. $V_Z > 4.7$ 인 제너 다이오드는 정온도 계수를 갖습니다. 또한 초기 정확도는 다양합니다.

그림 30에서는 제너 전류(I_Z) = 5mA에서 $V_Z = 16V$ 인 제너 다이오드에 대한 공차 필드를 보여줍니다. V_Z 는 -40°C~125°C의 일반적인 자동차 온도 작동 범위에서 14.6V~17.7V까지 다양합니다 V_Z 가 V_{OUT} 조정 레벨 미만으로 떨어지지 않는 것이 중요합니다. 과도한 전류 흐름을 유발하고 컨버터가 영구적으로 손상될 수 있기 때문입니다. 이상적으로는 V_Z 가 V_{OUT} 에 가깝지만 그 이하는 되지 않는 것이 좋습니다.



$I_Z = 5 \text{ mA}$

그림 30. 제너 다이오드 허용 오차 필드.

전류 감지 저항 보정

피크 전류 모드 제어 체계를 사용하는 부스트 컨트롤러는 전류 감지(센트) 저항(R_S) 전체에 걸친 1차 권선을 통해 전류를 감지합니다. 모든 전류 센트 저항기에는 기생 인덕턴스(L_S)가 있습니다. L_S 는 전류 판독값에 오류를 추가합니다. 이는 전류 감지 신호(V_{CS})의 선도 및 하강 에지에서 스파이크를 발생시킵니다. 통합 블랭킹 시간이 있더라도 전류 감지 회로는 특히 t_{ON} 이 최소에 가까울 때 과전류 이벤트를 감지할 수 있습니다. 따라서 보상 회로를 추가하는 것이 중요합니다.

그림 31에서는 방정식 5(를) 충족해야 하는 간단한 R_C , C_C 보상 네트워크를 보여줍니다.

$$C_C \times R_C = \frac{L_S}{R_S} \quad (5)$$

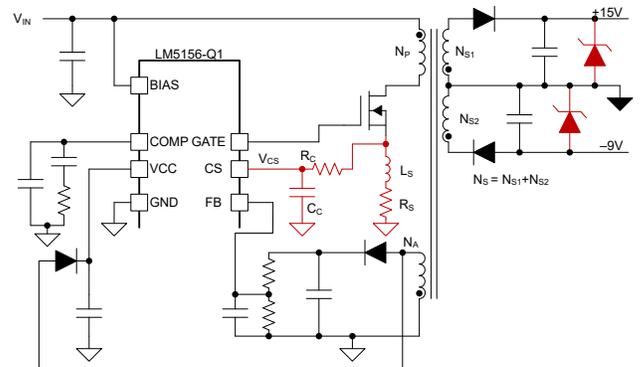
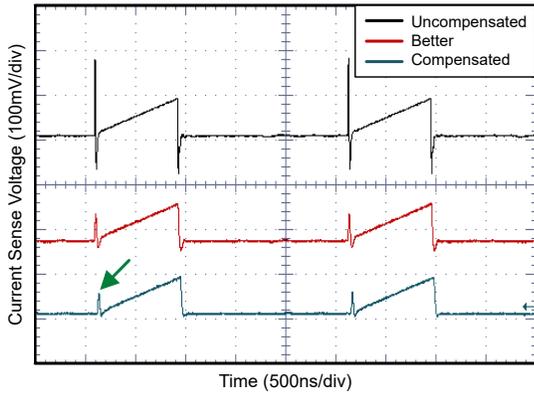


그림 31. 전류 감지 저항 보정.

그림 32에는 동일한 조건에서 사용된 세 가지 파형이 나와 있습니다. 검은색 트레이스는 보상 회로가 없는 V_{CS} 입니다. 빨간색 트레이스는 보상 네트워크의 첫 번째 반복에서 개선된 것을 보여줍니다. 청록색 트레이스는 적절히 보상된 션트 저항이 있는 V_{CS} 를 나타냅니다. 이 예의 값은 0603 패키지의 0.33Ω 션트 레지스터의 경우 $C_C = 15nF(COG)$ 이고 $R_C = 1.5\Omega$ 입니다.



보상됨:

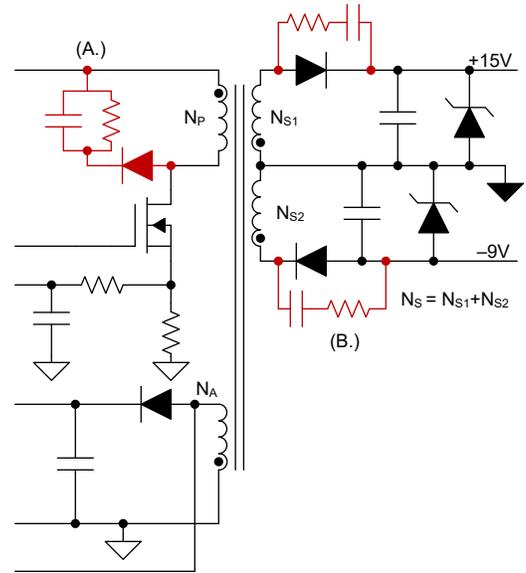
- 0603 패키지의 0.33Ω 션트 레지스터의 경우 $R_C = 1.5\Omega$
- $C_C = 15nF(COG)$

그림 32. 보상 유무에 따른 V_{CS} 파형

노치(녹색 화살표)는 통합 게이트 드라이버의 시동 전류입니다. 이 측정을 수행하려면 정확한 프로빙이 필요합니다. 이는 액티브 오실로스코프 프로브를 사용하는 것이 가장 좋습니다. 또한 반복적인 프로세스로서, 올바른 조합을 찾기 위해 초기 추측에 대해 서로 다른 값을 시도해야 합니다.

스너버 회로

플라이백 컨버터는 원치 않는 고주파 링잉을 생성합니다. 1차 권선 누설 인덕턴스와 스위치 출력 커패시턴스는 턴오프 과도 상태에서 링잉을 생성하는 기생 인덕터-커패시터 네트워크를 구성합니다. 2차 권선 누설 인덕턴스와 2차 정류기의 역방향 복구 전류는 시동 과도 상태에서 링잉을 유발합니다. 모든 유형의 플라이백 컨버터에 대해 이 원치 않는 링잉을 억제하는 스너버 회로를 사용하는 것이 좋습니다. 그림 33에서는 플라이백 예제에서 스너버 회로의 위치 및 값을 보여줍니다. 스너버 설계 지침은 [1-2]를 참조하십시오.



스너버 A

D = 고속(100V/200mA)

R = $2.7k\Omega$, 0805

C = $10nF$, 100V, 0805, COG

스너버 B

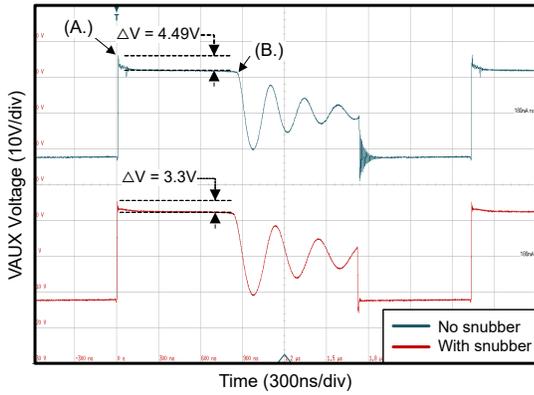
R = 33Ω , 0805

C = $100pF$, 100V, 0805, COG

그림 33. 플라이백 컨버터의 스너버 회로.

링잉은 V_{AUX} 에도 부정적인 영향을 미칩니다. 그림 34에서는 문제를 보여줍니다. 스너버 회로 없이 턴오프 과도 상태에서 오버슈트는 높게 발생합니다. 이 오버슈트는 피크 감지기를 더 높은 전압으로 충전합니다. 또한 오버슈트는 I_{OUT} 에 비례합니다. 이 동작은 V_{FB} 에 오류를 추가하며, 이것은 부하로 변경되기도 합니다. 그림 35에서는 스너버 회로가 PSR 플라이백 예제의 부하 조절에 어떻게 영향을 미치는지 보여줍니다. 실제 예에서는 거의 50% 부하 조절 개선을 보여줍니다.

기존의 부스트 컨트롤러를 사용하는 PSR 플라이백 컨버터의 스너버에 주목하십시오. 이는 많은 부품이 공급망을 보호하는 두 번째 소스를 가지고 있는 대량 생산에서 특히 중요합니다. 변압기 공급업체, 1차 스위치(트랜지스터) 또는 정류기 다이오드를 변경하려면 설계 검증이 필요합니다. 예를 들어 누설 인덕턴스가 변할 경우 공진 주파수가 변하기 때문에 전류 스너버 회로의 효율성이 떨어집니다.



A. 감지된 전압 B. 이상적인 샘플링 지점

$I_{OUT} = 180\text{mA}$

그림 34. 스너버 회로 유무에 따른 V_{AUX} 파형

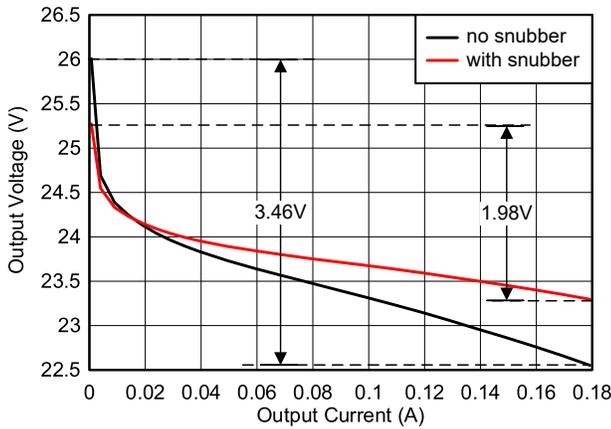


그림 35. 스너버 회로 유무에 따른 PSR 플라이백 예제의 부하 조정

부하 조절을 개선하는 또 다른 방법은 전연 블랭킹을 사용하여 더 복잡한 피크 감지기를 추가하는 것입니다. 안타깝게도 이 솔루션은 시스템에 비용과 복잡성을 가중시키고 모든 작동 조건에서 안정성을 보장하기가 어렵습니다.

결론

이 문서에서는 부스트 컨트롤러를 사용하는 PSR 플라이백 컨버터의 더 잘 알려진 과제에 대해 설명합니다. PSR 컨트롤러에 사용 가능한 전용 샘플러 회로가 없기 때문에 설계가 복잡해집니다. 부하 조정, 빠른 과도 응답 또는 낮은 대

기 전류가 중요한 애플리케이션은 전용 PSR 플라이백 컨트롤러를 통해 크게 이점을 얻을 수 있습니다.

또한 대부분의 PSR 컨트롤러는 밸리 스위칭이 있는 반공진 모드에서 작동하며 효율성을 더욱 향상시킵니다. 기존 컨트롤러를 사용하면 요구 사항이 덜 엄격한 애플리케이션에서 적합합니다. 많은 시스템이 V_{OUT} 을 안정화하는 포스트 레귤레이터를 구현합니다. 이 경우 플라이백 컨버터의 주요 목적은 1차측과 2차측 사이의 갈바닉 절연입니다. 그러한 애플리케이션에서는 과도 응답 및 부하 레귤레이션에 대한 절충이 허용됩니다.

이러한 단계는 설계 프로세스 중에 특히 주의해야 합니다.

- 주어진 작동 조건에 대한 최소 및 최대 듀티 사이클을 식별합니다.
- 부하 과도 상태에서 V_{OUT} 을 빠르게 추적할 수 있도록 V_{AUX} 피크 감지기를 설계합니다.
- 스너버 회로를 사용한 스위치 노드와 보조 권선의 링잉을 최소화합니다.
- 컨트롤러 자체 바이어스에서 피드백 경로를 분리합니다.
- 전류 감지(센트) 저항의 기생 인덕턴스를 보상하는 보상 네트워크를 사용합니다.
- 엔벨로프 감지기를 염두에 두고 루프 보상을 설계합니다. 더 높은 위상 마진을 고려합니다.
- 최소, 최대 및 공칭 V_{IN} 에 대한 과도 응답을 확인합니다.
- 컨트롤러가 펄스 스킵 모드로 진입할 때 회로 동작을 평가합니다.

참고 자료

1. Picard, Jean. “플라이백 SMPS 설계 자세히 보기.” Texas Instruments Power Supply Design Seminar SEM1900, literature No. SLUP261, 2010-2011.
2. Texas Instruments. n.d. **Power Stage Designer 소프트웨어**. 2023년 12월 26일 액세스함.

중요 알림: 이 문서에 기술된 텍사스 인스트루먼트의 제품과 서비스는 TI의 판매 표준 약관에 의거하여 판매됩니다. TI 제품과 서비스에 대한 최신 정보를 완전히 숙지하신 후 제품을 주문해 주시기 바랍니다. TI는 애플리케이션 지원, 고객의 애플리케이션 또는 제품 설계, 소프트웨어 성능 또는 특허권 침해에 대해 책임을 지지 않습니다. 다른 모든 회사의 제품 또는 서비스에 관한 정보 공개는 TI가 승인, 보증 또는 동의한 것으로 간주되지 않습니다.

PSpice® is a registered trademark of Cadence Design Systems Inc. 모든 상표는 해당 소유권자의 자산입니다.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated