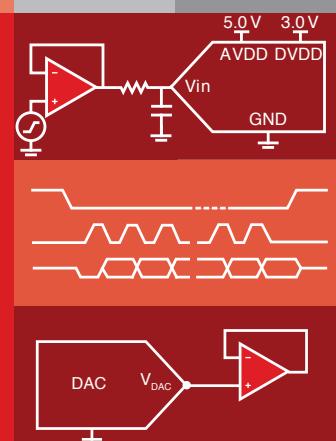


模拟工程师

电路设计指导手册: 数据转换器



TEXAS INSTRUMENTS

模拟工程师电路设计指导手册：数据转换器

第二版

ZHCY094 - 03/2019

特别感谢以下人员在技术方面的贡献：

Manuel Chavez

Luis Chioye

Kevin Duke

Aaron Estrada

Paul Frost

Abhijeet Godbole

Reed Kaczmarek

Art Kay

Dale Li

Peggy Liska

Bryan McKay

Garrett Satterfield

Uttama Kumar

Satu Evan Sawyer

Alex Smith

Cynthia Sosa

Collin Wells

模拟工程师 电路设计指导手册：数据转换器

(第二版)

编辑者的话：

模拟工程师电路设计指导手册：数据转换器可提供模数转换器 (ADC) 和数模转换器 (DAC) 子电路设计理念，您可以快速地借鉴这些理念来满足您的特定系统需求。每种电路都以“示例定义”的形式呈现。里面包括一些像食谱一样的分步式说明，并且带有能帮助您改进电路从而满足您的设计目标的公式。此外，所有的电路都经过 SPICE 仿真验证并包含了对应的 **TINA-TI™** SPICE 电路的链接。

我们为每个电路推荐了至少一种数据转换器，但是如果有更适合您的设计的器件，您仍可进行更换。若想查看我们丰富的数据转换器产品组合，您可访问 www.ti.com/DC。

我们的电路要求您对放大器及数据转换器的概念有一个基本的了解。如果您不熟悉数据转换器设计，我们强烈建议您完成 TI 高精度实验室 (TIPL) 系列培训。TIPL 包括一些有关介绍性主题的课程，比如器件架构以及应用特定的高级问题解决方案（使用理论和实践知识）。若想查看有关放大器、数据转换器等内容的课程，请访问：www.ti.com/precisionlabs。

我们计划更新此电子书，在其中加入新的 ADC 和 DAC 电路构建块内容，并且我们建议您访问 www.ti.com/circuitcookbooks，查看您的版本是否为最新版本。如果您对我们的现有电路有任何反馈，或者希望下一版电子书中包含其他数据转换器电路，请通过以下电子邮件地址联系我们：adccookbook@list.ti.com。

我们希望 TI 的数据转换器电路资源汇总可以帮助改善您的设计！

其他资源

TI 高精度实验室 ti.com/precisionlabs

- 从介绍性概念到高级概念都包含的按需课程和教程，聚焦于应用特定的高级问题解决方案
- 提供实践实验室和评估模块 (EVM)
 - TIPL 运算放大器实验平台，ti.com/TIPL-amp-evm
 - TIPL SAR ADC 实验平台，ti.com/TIPL-Data Converters-evm

《模拟工程师口袋参考》ti.com/analogrefguide

- PCB、模拟和混合信号设计公式；包括转换、表格和方程式
- 提供电子书、iTunes 和 Android 应用程序及硬拷贝

《信号》电子版 ti.com/signalbook

- 以运算放大器设计为主题的简短课程，如失调电压、输入偏置电流、稳定性、噪声等。

Analog Wire 博客 ti.com/analogwire

- 由模拟专家撰写的技术博客（包括一些提示、技巧和设计技术）

TI Designs ti.com/tidesigns

- 随时可用的参考设计（包含理论、计算、仿真原理图、PCB 文件和基准测试结果）

数据转换器参数快速搜索

- 查找您的下一个精密 ADC 或高速 ADC，ti.com/ADC-search
- 查找您的下一个精密 DAC 或高速 DAC，ti.com/DAC-search

DIY 放大器电路评估模块 (DIYAMP-EVM) ti.com/DIYAMP-EVM

- 提供三种封装选项 (SC70、SOT23 和 SOIC) 以及 12 种热门放大器配置的单通道电路评估模块

双通道 DIY 放大器电路评估模块 (DUAL-DIYAMP-EVM)

ti.com/dual-diyamp-evm

- 采用 SOIC-8 封装并提供 10 种热门放大器配置的双通道电路评估模块

TINA-TI™ 仿真软件 ti.com/tool/cn/tina-ti

- 全套 SPICE 仿真器，用于直流、交流、瞬变和噪声分析
- 包含用于波形加成的电路输入和后处理器

模拟工程师计算器 ti.com/analogcalc

- ADC 和放大器设计工具、噪声和稳定性分析、PCB 和传感器工具

TI E2E™ 社区 ti.com/e2e

- 适合所有 TI 产品的支持论坛

想了解更多电路？

- 下载有关数据转换器的《模拟工程师电路设计指导手册》
- 浏览放大器和数据转换器电路的完整列表

请访问 ti.com/circuitcookbooks



目录

模数转换器 (ADC)

低功耗/成本优化型电路

在不使用前端缓冲器电路的情况下直接驱动 SAR ADC (低功耗、低采样速度 DAQ)	5
低功耗传感器测量: 3.3V、1ksps、12 位单端、双电源电路	10
低功耗传感器测量: 3.3V、1ksps、12 位单端、单电源供电	16

电平转换输入驱动电路

采用仪表放大器驱动高电压 SAR 的电路.	23
采用缓冲式仪表放大器驱动高电压 SAR ADC 的电路.	29
用于驱动高电压 SAR ADC 以进行高电压、真差分信号采集的电路.	36
可在集成式模拟前端 (AFE) SAR ADC 上增大输入范围的电路.	45
±10V ADC 输入电路的高共模差分输入电压	50
高电流电池监控电路: 0–10A、0–10kHz、18 位	57
适用于 SAR ADC 的高输入阻抗、真差分、模拟前端 (AFE) 衰减器电路	63
高电压电池监控电路: ±20V、0–10kHz、18 位全差分.	71
对单极信号采用运算放大器和 FDA 进行单端到差分信号转换.	78
对双极信号采用运算放大器和全差分放大器 (FDA) 的单端到差分电路	85
使用双运算放大器电路实现单端转差分	92
真差分、4 × 2 多路复用器、模拟前端、同步采样 ADC 电路	100

低电平传感器输入电路

采用缓冲式仪表放大器驱动开关电容器 SAR ADC 的电路.	109
采用仪表放大器驱动开关电容器 SAR ADC 的电路.	117
采用高增益仪表放大器驱动 ADC 的电路	124
低输入偏置电流前端 SAR ADC 电路.	131
适用于 3V 单端 ADC 的高侧电流分流监控器电路.	137
具有低侧基准的双线 PT100 RTD 测量电路.	143
具有高侧基准和两个 IDAC 电流源的三线 PT100 RTD 测量电路.	149
具有低侧基准和一个 IDAC 电流源的三线 PT100 RTD 测量电路.	156
具有低侧基准和两个 IDAC 电流源的三线 PT100 RTD 测量电路.	162
具有低侧基准的四线 PT100 RTD 测量电路.	169
具有内部温度传感器 CJC 的双通道 K 型热电偶测量电路	175

输入保护、滤波和隔离电路

具有隔离式放大器和伪差分输入 SAR ADC 的 ±12V 电压检测电路 .	182
具有隔离式放大器和差分输入 SAR ADC 的 ±12V 电压检测电路 .	189
采用固定截止频率的单端 ADC 输入的抗混叠滤波器电路设计.	196
带集成模拟前端且具有对 ADC 过载保护的电路.	206
数字隔离式 ADS8689 电路设计.	215
在集成模拟前端 (AFE) 中减少外部 RC 滤波器电路对增益和漂移误差的影响: ±10V.	219

常用的辅助电路

隔离式电源低噪声电路: 5V、100mA.	225
使用一个 LDO 为双电源运算放大器电路供电.	230

数模转换器 (DAC)

音频输出

适用于音频 DAC 的有源滤波电路.	234
适用于高性能音频的辅助电路	239
适用于音频 DAC 的电流到电压转换器电路.	245

辅助和偏置电路

采用精密 DAC (用于测量设备)、适用于输入信号失调电压调节的电路	250
DAC 强制和检测基准驱动电路	254
采用精密 DAC、适用于 LDO 的电源裕度调节电路.	258
采用精密 DAC、适用于 SMPS 的电源裕度调节电路	263

电流源

回路供电 4–20mA 变送器电路	268
可编程低侧电流阱电路	272
可编程两级高侧电流源电路	277

电压源

适用于来自单端精密 DAC 的差分输出的电路.	282
采用精密 DAC 的高电流电压输出电路.	288
具有检测连接电路的可编程电压输出	292
单极 DAC 电路提供的单极负电压源.	297
单极电压输出 DAC 转双极电压输出电路.	301

在不使用前端缓冲器电路的情况下直接驱动 SAR ADC (低功耗、低采样速度 DAQ)

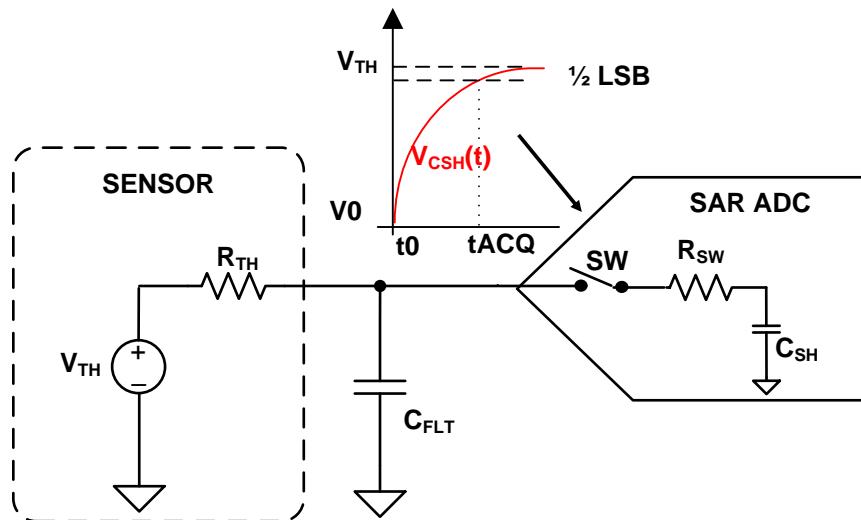
Abhijeet Godbole

设计说明

此设计说明如何将传感器输出端与 SAR ADC 输入端直接连接。在诸如 [环境传感器](#)、[气体检测器](#) 和 [烟雾或火灾探测器](#) 等应用中，输入速度非常慢，而且传感器输出电压采样速度相当慢（10ksps 左右）。在此类或类似系统中，传感器输出端可与 SAR ADC 输入端直接连接，而不需要使用驱动器放大器，因此可实现小尺寸、低成本的设计。

将传感器输出端直接连接到 SAR ADC

下图显示了在不使用驱动器放大器的情况下将传感器直接连接到 SAR ADC 输入端的典型应用图。传感器框突出显示了传感器输出端的戴维南等效电路。源电压 V_{TH} 是戴维南等效电压，而源电阻 R_{TH} 是戴维南等效阻抗。大多数传感器产品说明书都提供了传感器的戴维南模型，从中可以轻松计算出串联阻抗的值。



规格

参数	计算值	仿真值	测得值
瞬态 ADC 输入趋稳误差	< 0.5LSB < 100.5 μ V	36.24 μ V	不适用
阶跃输入满量程	3.15V	3.15V	3.14978
输入源阻抗 (R_{TH})	10k Ω	10k Ω	10.01k Ω
滤波电容值 (C_{FLT})	680pF	680pF	不适用
ADC 采样速度	10ksps	10ksps	10ksps

设计注意事项

1. 确定输入信号的源阻抗。计算输入源阻抗和滤波电容（已知值）的 RC 时间常数。
2. 确定输入信号在给定源阻抗和滤波电容组合情况下趋稳所需的最小采集时间。
3. 选择 COG 电容器以最大限度减少失真。
4. 使用 0.1% 20ppm/ $^{\circ}$ C 或更高规格的薄膜电阻器以实现良好的增益漂移并最大限度减少失真。

ADC 输入趋稳的组件选择

当模拟输入源能够驱动 SAR ADC 的开关电容器负载并能够在 SAR ADC 的采集时间内将模拟输入信号稳定在 $\frac{1}{2}$ LSB 以内时, 可将 SAR ADC 与传感器直接连接。为实现这一点, 外部 RC 滤波器 (R_{TH} 和 C_{FLT}) 必须在 ADC 的采集时间 (t_{ACQ}) 内稳定下来。ADC 采集时间与外部滤波器的 RC 时间常数之间的关系为:

$$t_{ACQ} \geq k \cdot \tau_{FLT}$$

其中

- $\tau_{FLT} = R_{TH} \cdot C_{FLT}$
- k 为 N 位 ADC 的单极时间常数

以下设计示例值是第 1 页的表中给出的值:

$$R_{TH} = 10\text{k}\Omega$$

$$C_{FLT} = 680\text{pF}$$

$K = 11$ (用于 14 位 ADC 的单极时间常数乘数) – 有关详细信息, 请参阅 [《模拟工程师口袋参考书》](#) 的第 96 页和第 97 页。

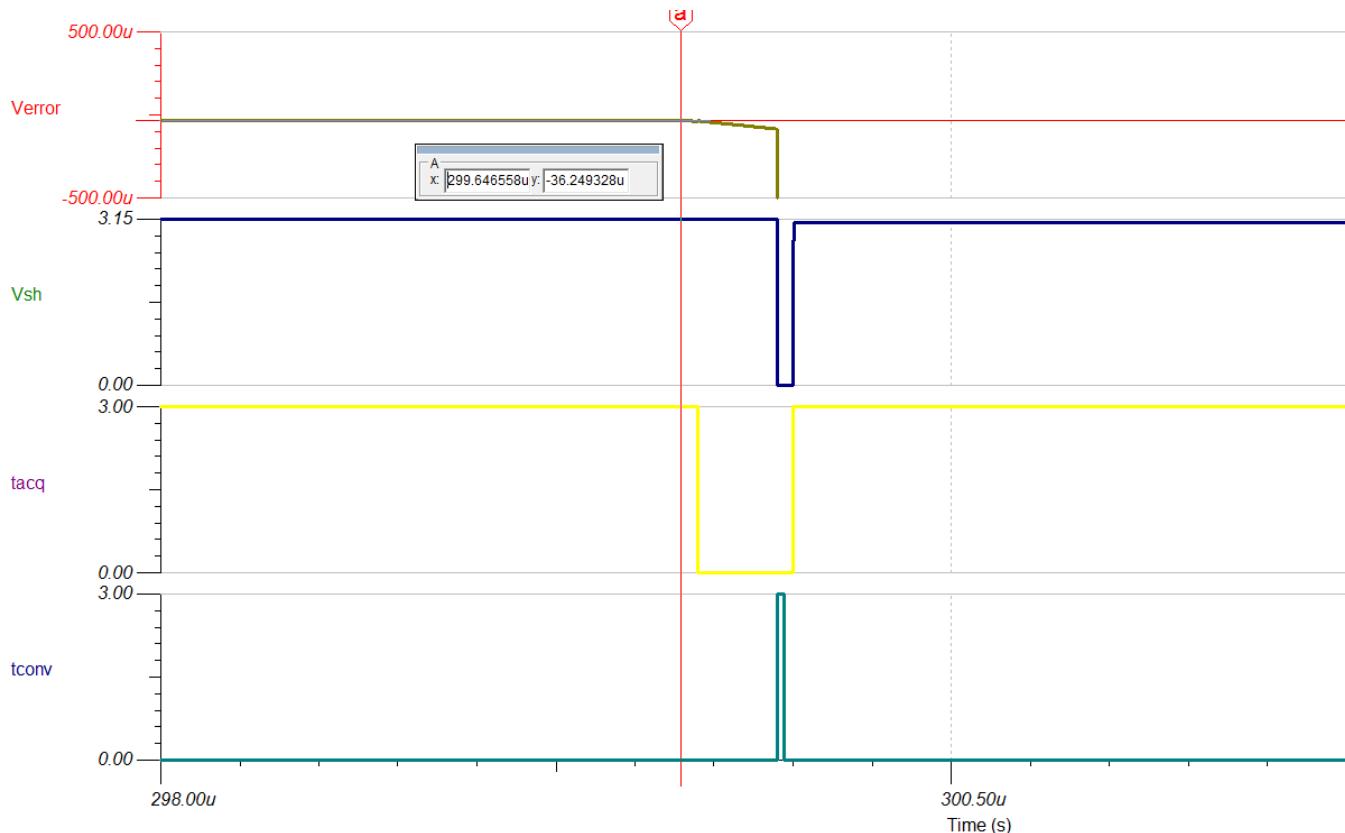
使用以下公式计算正确趋稳所需的最小采集时间:

$$t_{ACQ} \geq 11 \cdot 10\text{k}\Omega \cdot 680\text{pF} = 74.80\mu\text{s}$$

有关 SAR ADC 和 SAR ADC 前端设计的更多信息, 请参阅 [SAR ADC 前端组件选择简介](#)。

使用 **TI-TINA** 进行瞬态输入趋稳仿真

下图显示了 [ADS7056](#) ADC 在给定 3.15V 直流输入信号时的趋稳。这种类型的仿真表明已正确选择采样保持反冲电路。请参阅 [优化 Rfilt 和 Cfilt 值 \(TI 高精度实验室 - ADC 培训视频系列\)](#) 了解有关此主题的详细理论。



增加 SAR ADC 的采集时间以实现输入信号趋稳

可通过以下方式降低吞吐量来增加 SAR ADC 的采集时间：

1. 降低 SCLK 频率以降低吞吐量。
2. 使 SCLK 固定在最高允许值并增加 CS 高电平时间。

下表列出了 **ADS7056** SAR ADC 在吞吐量为 10ksps (t_{cycle} = 100μs) 条件下运行时的前两种情况的采集时间。第 2 种情况为输入信号趋稳提供了更长的采集时间，因为在固定的转换和周期时间条件下 SCLK 的频率提高了。

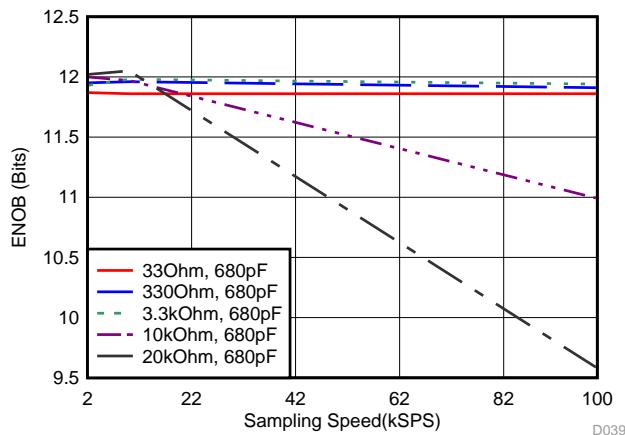
情况	SCLK	t _{cycle}	转换时间 (18 · t _{SCLK})	采集时间 (t _{cycle} - t _{conv})
1	0.24MHz	100μs	74.988μs	25.01μs
2	60MHz	100μs	0.3μs	99.70μs

下表显示的是，当输出阻抗为 10kΩ 的传感器输出端与 ADC 输入端直接连接时，8 位、10 位、12 位和 14 位 ADC 相对于采样速度和有效位数 (ENOB) 的性能比较。正如预期的那样，随着采样速率升高，由于采集时间减少，ENOB 会降低。

采样速度 (ksps)	ADS7040 (8 位 ADC) ENOB (R _{TH} = 10kΩ, C _{FLT} = 1.5nF)	ADS7041 (10 位 ADC) ENOB (R _{TH} = 10kΩ, C _{FLT} = 1.5nF)	ADS7042 (12 位 ADC) ENOB (R _{TH} = 10kΩ, C _{FLT} = 1.5nF)	ADS7056 (14 位 ADC) ENOB (R _{TH} = 10kΩ, C _{FLT} = 680pF)
10	7.93	9.87	10	12.05
100	7.92	9.85	9.97	10.99
500	7.88	9.68	9.95	8.00

采用不同源阻抗在不同吞吐率条件下实现的性能

下图提供了 **ADS7056** 采用不同输入阻抗在不同吞吐量条件下实现的 ENOB。请注意，下图所有结果的得出条件是采用 100Hz 模拟输入信号并且没有 ADC 驱动器放大器。



设计中采用的器件：

器件	主要 特性	链接	类似器件
ADS7040	8 位分辨率, SPI, 1Msps 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	www.ti.com.cn/product/cn/ADS7040	www.ti.com/adcs
ADS7041	10 位分辨率, SPI, 1Msps 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	www.ti.com.cn/product/cn/ADS7041	www.ti.com.cn/adcs
ADS7042	12 位分辨率, SPI, 1Msps 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	www.ti.com.cn/product/cn/ADS7042	www.ti.com.cn/adcs
ADS7056	14 位分辨率, SPI, 2.5Msps 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	www.ti.com.cn/product/cn/ADS7056	www.ti.com.cn/adcs

注： ADS7042 和 ADS7056 使用 AVDD 作为参考输入端。应使用高 PSRR LDO (如 TPS7A47) 作为电源。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

将传感器输出端与 SAR ADC 直接连接的源文件 – <http://www.ti.com.cn/lit/zip/sbac178>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

低功耗传感器测量: 3.3V、1ksps、12位、单端、双电源电路

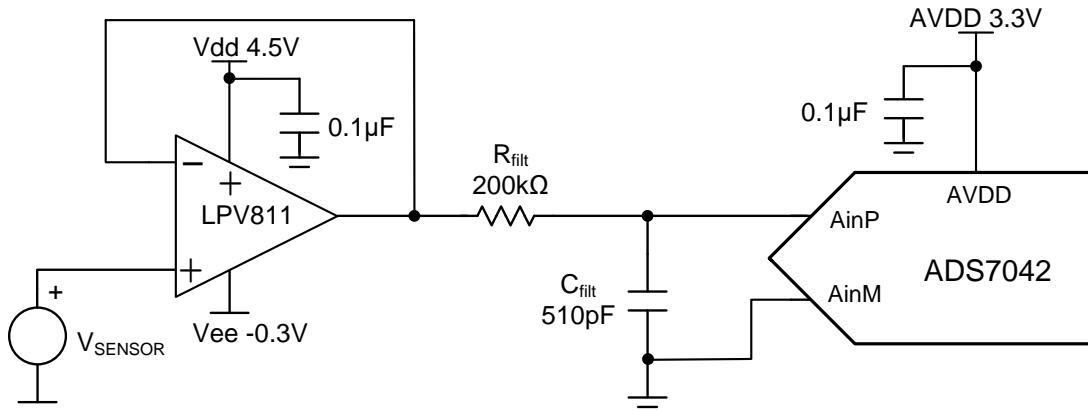
Reed Kaczmarek

输入	ADC 输入	数字输出 ADS7042
$V_{inMin} = 0V$	$AIN_P = 0V, AIN_M = 0V$	000_H 或 0_{10}
$V_{inMax} = 3.3V$	$AIN_P = 3.3V, AIN_M = 0V$	FFF_H 或 4096_{10}

电源		
AVDD	V_{ee}	V_{dd}
3.3V	-0.3V	4.5V

设计说明

此设计展示了一款用于驱动 SAR ADC 且在运行期间仅消耗纳瓦级功率的低功耗放大器。此设计适用于收集传感器数据的系统，这类系统需要功耗仅为几 μ W 的低功耗信号链。[PIR 传感器](#)、[气体传感器](#) 和 [血糖监测仪](#) 是受益于此 SAR ADC 设计的功耗敏感型系统的几个例子。您可以调整组件选择部分的值，以允许不同的数据吞吐率和不同带宽的放大器。[《低功耗传感器测量: 3.3V、1ksps、12位、单端、单电源电路》](#) 中显示了该电路的简化版本，这一版本中将负电源接地。本示例中的 -0.3V 负电源用于实现尽可能最佳的线性输入信号范围。请参阅 [SAR ADC 功率调节](#) 了解低功耗 SAR 设计的权衡因素的详细说明。



Copyright © 2017, Texas Instruments Incorporated

规格

规格	计算值	仿真值	测得值
瞬态 ADC 输入趋稳 (1ksps)	$< 0.5 \times \text{LSB} = 402\mu\text{V}$	41.6 μV	不适用
AVDD 电源电流 (1ksps)	230nA	不适用	214.8nA
AVDD 电源功率 (1ksps)	759nW	不适用	709nW
VDD OPAMP 电源电流	450nA	不适用	431.6nA
VDD OPAMP 电源功率	2.025 μW	不适用	1.942 μW
AVDD + VDD 系统功率 (1ksps)	2.784 μW	不适用	2.651 μW

设计注意事项

1. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器的线性范围。此内容涵盖在组件选择部分之中。
2. 选择适合 Cfilt 的 COG (NPO) 电容器以最大限度减少失真。
3. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 Rfilt 和 Cfilt 的方法（请参阅 [SAR ADC 前端组件选择简介](#)）。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为本示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果改动设计，则需要选择其他的 RC 滤波器。

组件选择

1. 选择低功耗运算放大器:

- 电源电流 $< 0.5\mu\text{A}$
- 增益带宽积 $> 5\text{kHz}$ (采样速率的 5 倍)
- 单位增益稳定
- LPV811 – 450nA 电源电流, 8kHz 增益带宽积, 单位增益稳定

2. 查找运算放大器线性运行的最大和最小输出:

$V_{ee} + 0\text{V} < V_{out} < V_{dd} - 0.9\text{V}$ from LPV811 V_{cm} specification

$V_{ee} + 10\text{mV} < V_{out} < V_{dd} - 10\text{mV}$ from LPV811 V_{out} swing specification

$V_{ee} + 0.3\text{V} < V_{out} < V_{dd} - 0.3\text{V}$ from LPV811 A_{ol} linear region specification

3. 采用预期值进行典型功率计算 (1ksps)。请参阅 [SAR ADC 功率调节](#) 了解低功耗 SAR 设计的权衡因素的详细说明:

$$P_{AVDD} = I_{AVDD_AVG} \times AVDD = 230\text{nA} \times 3.3\text{V} = 759\text{nW}$$

$$P_{LPV811} = I_{LPV811} \times (V_{dd} - V_{ee}) = 450\text{nA} \times (4.5\text{V} - (-0.3\text{V})) = 2.16\mu\text{W}$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 759\text{nW} + 2.16\mu\text{W} = 2.919\mu\text{W}$$

4. 采用测量值进行典型功率计算 (1ksps):

$$P_{AVDD} = I_{AVDD_AVG} \times AVDD = 214.8\text{nA} \times 3.3\text{V} = 708.8\text{nW}$$

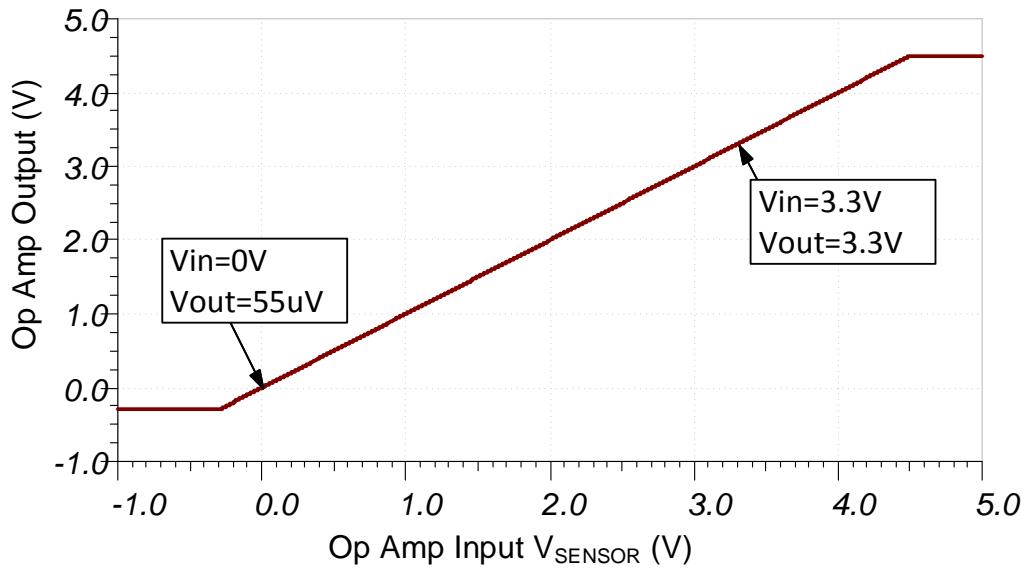
$$P_{LPV811} = I_{LPV811} \times (V_{dd} - V_{ee}) = 431.6\text{nA} \times (4.5\text{V} - (-0.3\text{V})) = 2.071\mu\text{W}$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 708.8\text{nW} + 2.071\mu\text{W} = 2.780\mu\text{W}$$

5. 查找可在 1ksps 实现趋稳的 R_{filt} 和 C_{filt} 。请参阅 [优化 \$R_{filt}\$ 和 \$C_{filt}\$ 值](#) (高精度实验室视频) 了解选择 R_{filt} 和 C_{filt} 的算法。经证实, 200k Ω 和 510pF 的最终值可确保趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

直流传输特性

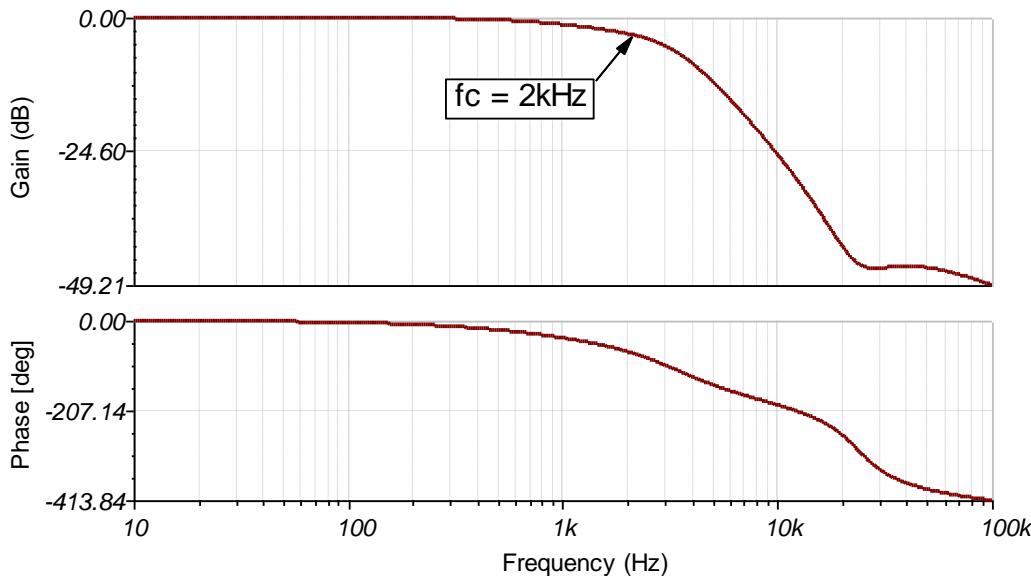
下图展示了 0V 至 3.3V 输入的线性输出响应。该 ADC 的满量程范围 (FSR) 落在运算放大器的线性范围内。请参阅 [使用运算放大器时确定 SAR ADC 的线性范围](#) 了解有关此主题的详细理论。



交流传输特性

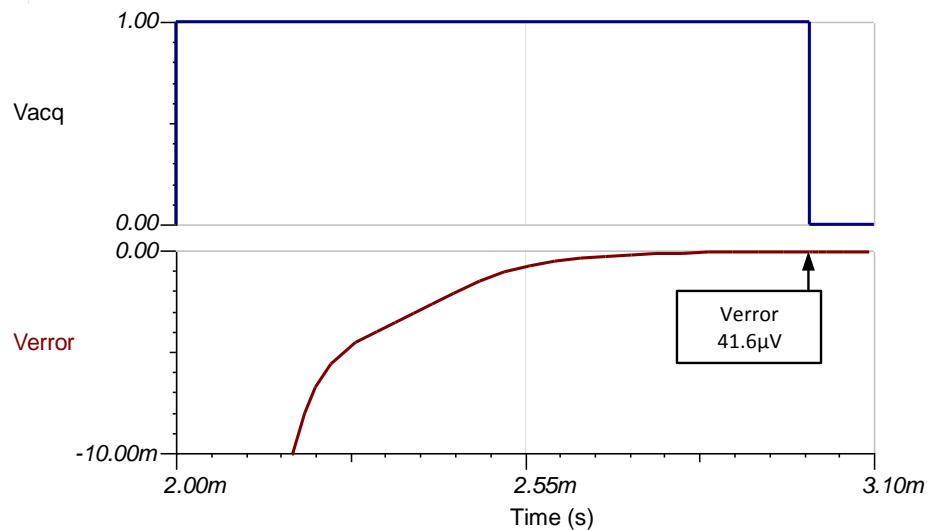
带宽仿真包括放大器输出阻抗和 RC 电荷桶电路 (R_{filt} 和 C_{filt}) 的影响。RC 电路的带宽如以下公式所示为 1.56kHz。2kHz 的仿真带宽包括输出阻抗与负载阻抗相互作用的影响。请参阅 [TI 高精度实验室 - 运算放大器：带宽 1](#) 了解有关此主题的更多详细信息。

$$f_c = \frac{1}{2 \times \pi \times R_{filt} \times C_{filt}} = \frac{1}{2 \times \pi \times (200k\Omega) \times (510pF)} = 1.56kHz$$



瞬态 ADC 输入趋稳仿真

以下仿真显示了趋稳至 3V 直流输入信号的情况。这种类型的仿真表明采样保持反冲电路已正确选择到 $\frac{1}{2}$ LSB ($402\mu\text{V}$) 范围内。请参阅 [SAR ADC 前端组件选择简介](#) 了解有关此主题的详细理论。



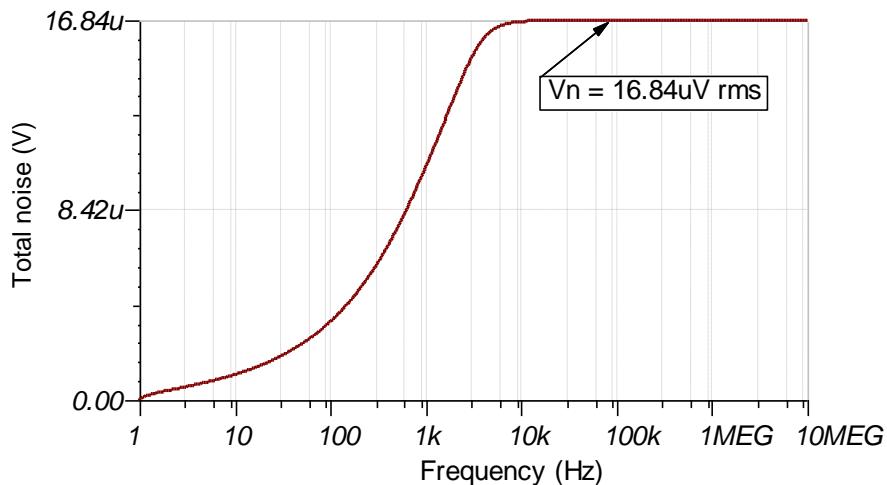
噪声仿真

本部分概要介绍如何使用简化的噪声计算方法进行粗略估算。我们在此计算中忽略电阻器噪声，因为在频率大于 10kHz 的情况下此噪声会衰减。

$$f_c = \frac{1}{2\pi \times R_{\text{filt}} \times C_{\text{filt}}} = \frac{1}{2\pi \times 200\text{k}\Omega \times 510\text{pF}} = 1560\text{Hz}$$

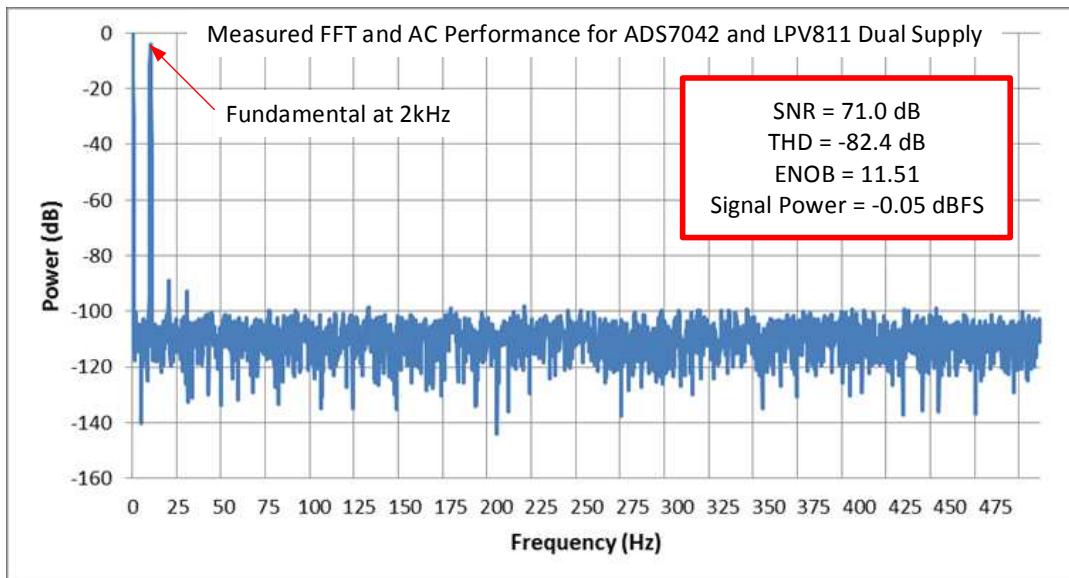
$$E_n = e_{n811} \times \sqrt{K_n \times f_c} = \frac{340\text{nV}}{\sqrt{\text{Hz}}} \times \sqrt{1.57 \times 1560\text{Hz}} = 16.8\mu\text{V}$$

请注意，计算值与仿真值之间匹配良好。请参阅 [计算 ADC 系统的总噪声](#) 了解有关此主题的详细理论。



测量 FFT

该性能是在 ADS7042EVM 的修改版本上以 10Hz 输入正弦波测得的。交流性能显示 $\text{SNR} = 71.0\text{dB}$ 、 $\text{THD} = -82.4\text{dB}$ 且 ENOB (有效位数) = 11.51, 这与该 ADC 的额定性能 ($\text{SNR} = 70\text{dB}$ 且 $\text{THD} = -80\text{dB}$) 非常匹配。此测试是在室温下执行的。请参阅 [频域简介](#) 了解有关此主题的更多详细信息。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS7042 ⁽¹⁾	12 位分辨率, SPI, 1MspS 采样速率, 单端输入, AVDD 基准输入范围为 1.6V 至 3.6V。	www.ti.com/product/cn/ADS7042	www.ti.com/cn/adcs
LPV811 ⁽²⁾	8kHz 带宽, 轨至轨输出, 450nA 电源电流, 单位增益稳定	www.ti.com/product/cn/LPV811	www.ti.com/cn/opamp

⁽¹⁾ ADS7042 使用 AVDD 作为参考输入端。应使用高 PSRR LDO (如 TPS7A47) 作为电源。

⁽²⁾ LPV811 也常用于低速传感器应用。此外, 轨至轨输出允许在整个 ADC 输入范围内线性摆动。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接 (TINA)

此电路的设计文件 – <http://www.ti.com/cn/lit/zip/sbam342>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

低功耗传感器测量: 3.3V、1ksps、12 位、单端、单电源电路

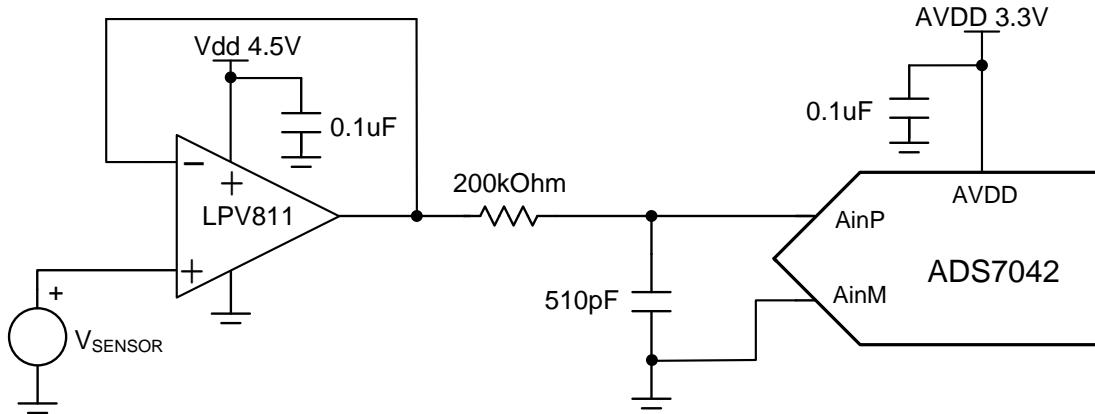
Reed Kaczmarek

输入	ADC 输入	数字输出 ADS7042
$V_{inMin} = 0V$	$AIN_P = 0V, AIN_M = 0V$	000_H 或 0_{10}
$V_{inMax} = 3.3V$	$AIN_P = 3.3V, AIN_M = 0V$	FFF_H 或 4096_{10}

电源		
AVDD	Vee	Vdd
3.3V	0V	4.5V

设计说明

此设计展示了一款用于驱动 SAR ADC 且在运行期间仅消耗纳瓦级功率的超低功耗放大器。此设计用于收集传感器数据，整体系统级功耗仅有区区数微瓦。[PIR 传感器](#)、[气体传感器](#) 和 [血糖监测仪](#) 是此 SAR ADC 设计可能实现的几个例子。您可以调整组件选择部分的值以允许不同的数据吞吐率和不同带宽的放大器。[《低功耗传感器测量: 3.3V、1ksps、12 位、单端、双电源电路》](#) 中显示了该电路的更复杂版本，这一版本中将负电源连接到小型负电压 ($-0.3V$)。当放大器输出接近零伏特时，单电源版本的性能会降低。但是，在大多数情况下，单电源配置因其简单性而成为优选方案。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	仿真值	测得值
瞬态 ADC 输入趋稳 (1ksps)	$< 0.5 \cdot \text{LSB} = 402\mu\text{V}$	41.6 μV	不适用
AVDD 电源电流 (1ksps)	230nA	不适用	214.8nA
AVDD 电源功率 (1ksps)	759nW	不适用	709nW
VDD OPAMP 电源电流	450nA	不适用	431.6nA
VDD OPAMP 电源功率	2.025 μW	不适用	1.942 μW
AVDD + VDD 系统功率 (1ksps)	2.784 μW	不适用	2.651 μW

设计注意事项

1. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器的线性范围。此内容涵盖在组件选择部分之中。
2. 选择 COG 电容器以最大限度减少失真。
3. 使用 0.1% 20ppm/°C 或更高规格的薄膜电阻器以最大限度减少失真。
4. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为本示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果改动此设计，则需要选择其他的 RC 滤波器。请参阅 [SAR ADC 前端组件选择简介](#) 培训视频了解如何选择 RC 滤波器以实现最佳的趋稳性能和交流性能。

组件选择

1. 选择低功耗运算放大器:

- 电源电流 $< 0.5\mu\text{A}$
- 增益带宽积 $> 5\text{kHz}$ (采样速率的 5 倍)
- 单位增益稳定
- 本指导手册中选择的是 LPV811。该器件具有 450nA 电源电流、 8kHz 增益带宽积并具有单位增益稳定性。

2. 查找运算放大器线性运行的最大和最小输出

$V_{ee} + 0\text{V} < V_{out} < V_{dd} - 0.9\text{V}$ from LPV811 V_{cm} specification

$V_{ee} + 10\text{mV} < V_{out} < V_{dd} - 10\text{mV}$ from LPV811 V_{out} swing specification

$V_{ee} + 0.3\text{V} < V_{out} < V_{dd} - 0.3\text{V}$ from LPV811 A_{ol} linear region specification

$0.3\text{V} < V_{in} < 3.4\text{V}$ Combined worst case

注: LPV811 的线性范围是地电平以上 300mV 。这意味着, 若要设计一个系统来保证 0V 至 3.3V (ADS7042 的满量程范围 (FSR)) 的完整线性范围, 则需要使用负电源。此设计表明, 在不使用负电源电压的情况下即可满足 ADS7042 的 SNR 和 THD 全程规格。此测试仅在室温下进行, 并且需要较稳健的系统; 《[低功耗传感器测量: 3.3V、1ksps、12 位、单端、双电源电路](#)》显示了在此设计中采用负电源代替接地的情况。

3. 采用预期值进行典型功率计算 (1ksps):

$$P_{AVDD} = I_{AVDD_Avg} \cdot AVDD = 230\text{nA} \cdot 3.3\text{V} = 759\text{nW}$$

$$P_{LPV811} = I_{LPV811} \cdot (V_{dd} - V_{ee}) = 450\text{nA} \cdot (4.5\text{V} - 0\text{V}) = 2.025\mu\text{W}$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 759\text{nW} + 2.025\mu\text{W} = 2.794\mu\text{W}$$

4. 采用测量值进行典型功率计算 (1ksps):

$$P_{AVDD} = I_{AVDD_Avg} \cdot AVDD = 214\text{nA} \cdot 3.3\text{V} = 709\text{nW}$$

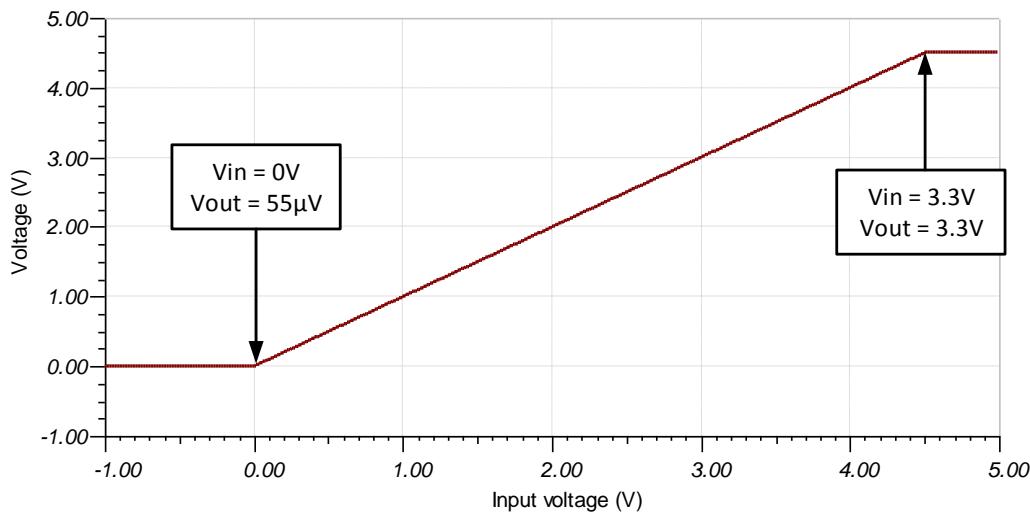
$$P_{LPV811} = I_{LPV811} \cdot (V_{dd} - V_{ee}) = 431.6\text{nA} \cdot (4.5\text{V} - 0\text{V}) = 1.942\mu\text{W}$$

$$P_{total} = P_{AVDD} + P_{LPV811} = 709\text{nW} + 1.942\mu\text{W} = 2.651\mu\text{W}$$

5. 查找可在 1ksps 实现趋稳的 R_{filt} 和 C_{filt} 。优化 R_{filt} 和 C_{filt} 值 (高精度实验室 视频) 介绍了选择 R_{filt} 和 C_{filt} 的算法。经证实, $200\text{k}\Omega$ 和 510pF 的最终值可确保趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

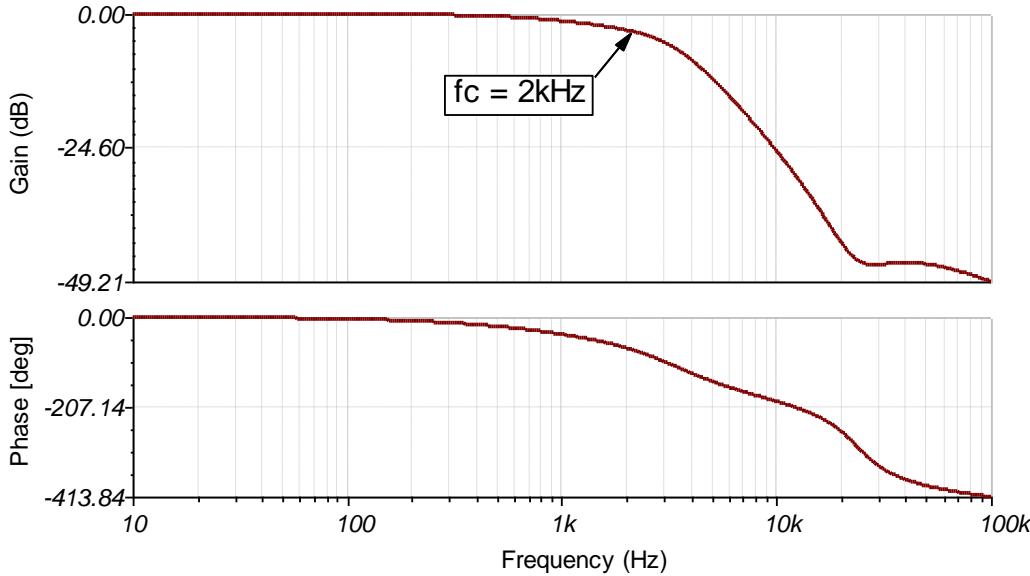
直流传输特性

下图展示了 0V 至 3.3V 输入的线性输出响应。该 ADC 的 FSR 落在运算放大器的线性范围内。



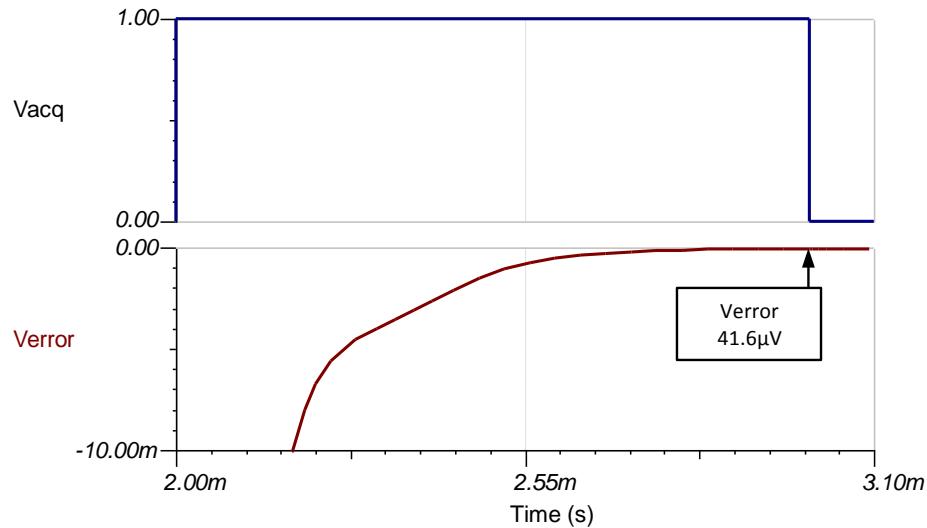
交流传输特性

带宽在 0dB 的增益（线性增益为 1）下仿真为 7.02kHz。此带宽将允许在 1ksps 趋稳。



瞬态 ADC 输入趋稳仿真

以下仿真显示了趋稳至 3V 直流输入信号的情况。这种类型的仿真表明采样保持反冲电路已正确选择到 $\frac{1}{2}$ LSB ($402\mu\text{V}$) 范围内。请参阅 [SAR ADC 前端组件选择简介](#) 了解有关此主题的详细理论。



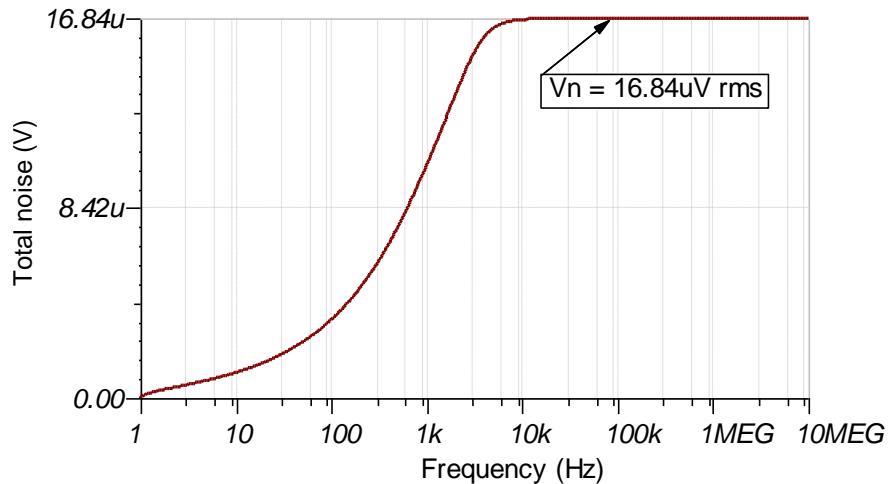
噪声仿真

本部分详细介绍如何使用简化的噪声计算方法进行粗略估算。我们在此计算中忽略电阻器噪声，因为在频率大于 10kHz 的情况下此噪声会衰减。

$$f_c = \frac{1}{2 \cdot \pi \cdot R_{\text{filt}} \cdot C_{\text{filt}}} = \frac{1}{2 \cdot \pi \cdot (200\text{k}\Omega) \cdot (510\text{pF})} = 1560.3\text{Hz}$$

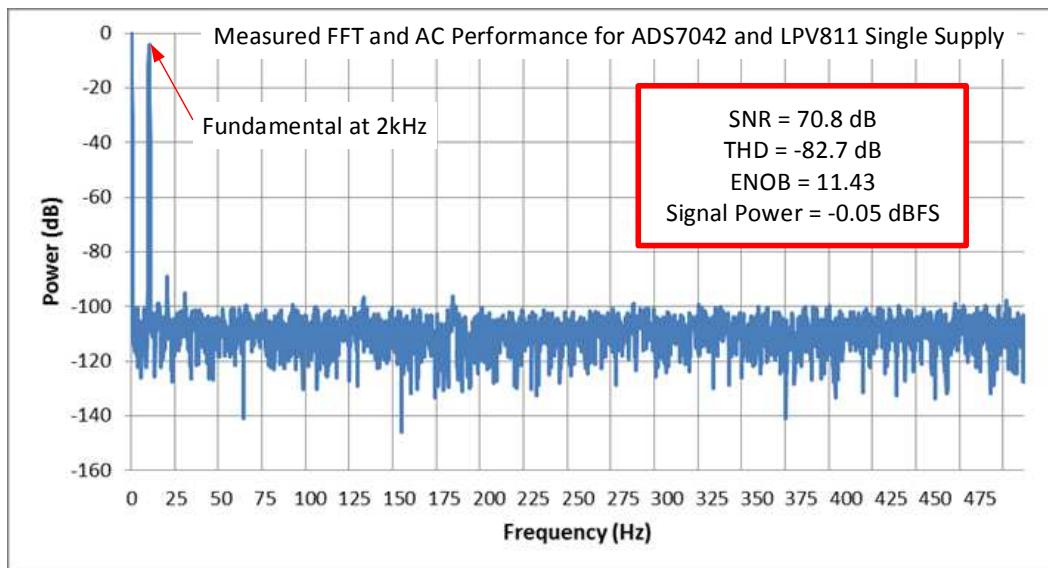
$$E_n = e_{n811} \cdot \sqrt{2 \cdot K_n \cdot f_c} = (340\text{nV} / \sqrt{\text{Hz}}) \cdot \sqrt{1.57 \cdot (1560\text{Hz})} = 16.8\mu\text{V}$$

请注意，计算结果与仿真结果之间匹配良好。请参阅 [计算 ADC 系统的总噪声](#) 了解有关此主题的详细理论。



测量 FFT

该性能是在 ADS7042EVM-PDK 的修改版本上测得的。交流性能显示 $\text{SNR} = 70.8\text{dB}$ 、 $\text{THD} = -82.7\text{dB}$ 且 ENOB (有效位数) = 11.43, 这与该 ADC 的额定性能 ($\text{SNR} = 70\text{dB}$) 非常匹配。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS7042 ⁽¹⁾	12 位分辨率, SPI, 1Msps 采样速率, 单端输入, AVDD, Vref 输入范围为 1.6V 至 3.6V。	www.ti.com/product/cn/ADS7042	www.ti.com/cn/adcs
LPV811 ⁽²⁾	8kHz 带宽, 轨至轨输出, 450nA 电源电流, 单位增益稳定	www.ti.com/product/cn/LPV811	www.ti.com/cn/opamp

⁽¹⁾ ADS7042 使用 AVDD 作为参考输入端。应使用高 PSRR LDO (如 TPS7A47) 作为电源。

⁽²⁾ LPV811 也常用于低速传感器应用。此外, 轨至轨输出允许在整个 ADC 输入范围内线性摆动。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

主要文件链接

用于低功耗传感器测量的 Tina 文件 – <http://www.ti.com/cn/lit/zip/sbam341>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

采用仪表放大器驱动高电压 SAR 的电路

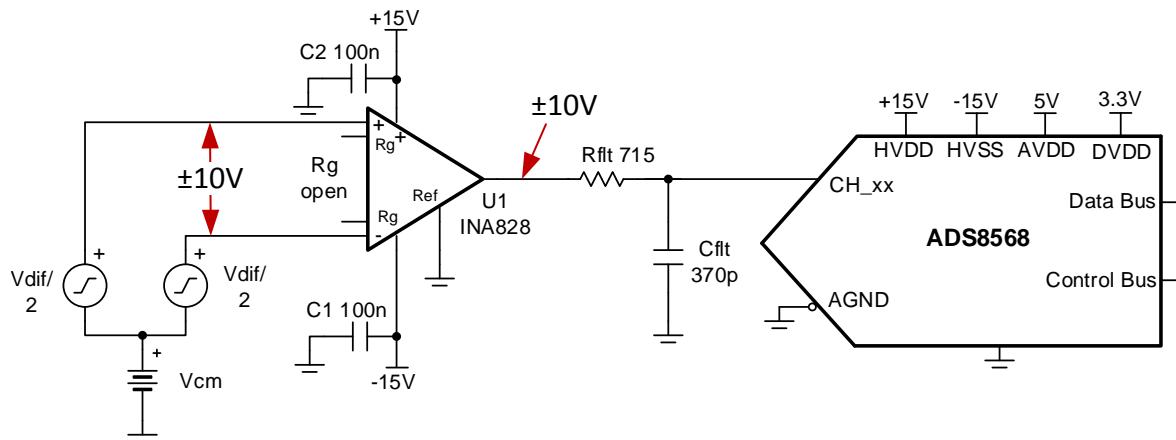
Dale Li

输入	ADC 输入	数字输出 ADS7042
-10V	-10V	8000H
+10V	+10V	7FFFH

电源				
AVDD	DVDD	V _{ref}	V _{cc}	V _{ee}
5.0V	3.0V	5.0V	+15V	-15V

设计说明

仪表放大器针对低噪声、低失调电压、低漂移、高 CMRR 和高精度进行了优化。[INA828](#) 仪表放大器可在 $\pm 10V$ 范围内进行差分至单端转换。[INA828](#) 具有出色的直流性能（即失调电压、漂移）以及良好的带宽。[ADS8568](#) 非常适合与 [INA828](#) 配合使用，因为该 ADC 可配置为 $\pm 10V$ 单端输入。为了实现最佳的趋稳，应将采样率限制在 200kSPS 或更低。对于更高的采样率，请参阅《[采用缓冲式仪表放大器驱动高电压 SAR ADC](#)》。此外，该设计示例使用单位增益 (G=1) 将 $\pm 10V$ 差分输入信号转换为 $\pm 10V$ 单端输出。对于更小的输入信号或更高的增益，请参阅《[采用高增益仪表放大器驱动 ADC 的电路](#)》。该电路实施适用于需要精密信号处理和数据转换的 [工业运输](#) 和 [模拟输入模块](#)。



规格

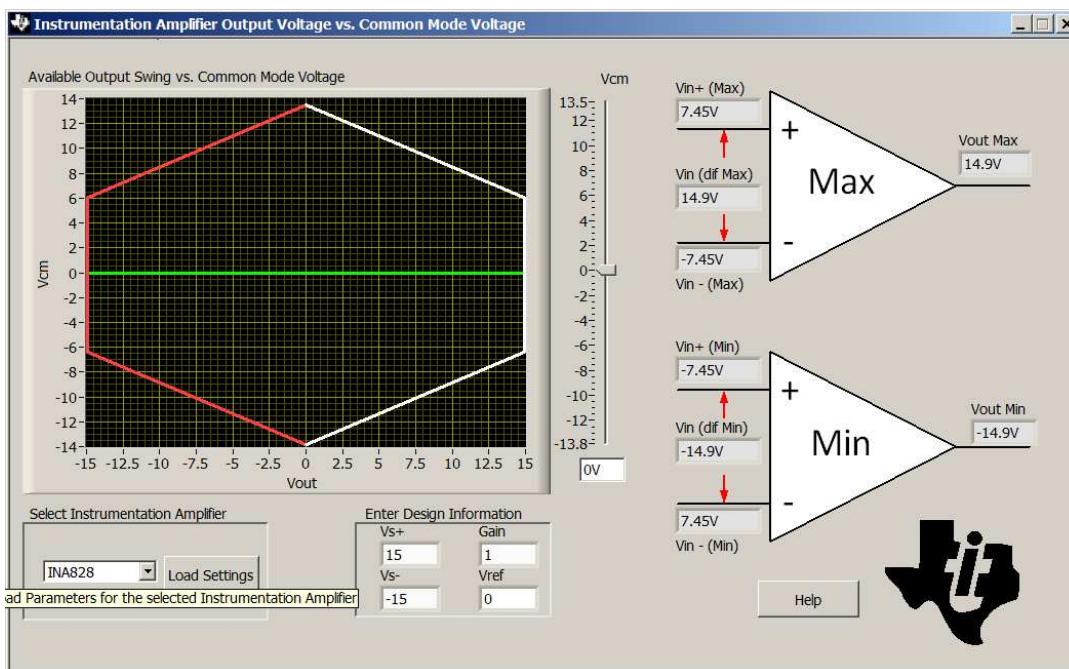
规格	目标值	计算值	仿真值
瞬态趋稳误差	< 1/2LSB ($\pm 152\mu V$)	不适用	$-105\mu V$
噪声	< $20\mu V$	$103\mu V$	$86.6\mu V$

设计说明

1. 仪表放大器的带宽通常不足以以较高的数据速率驱动 SAR 数据转换器。在该示例中，采样率从 510kSPS 降至 200kSPS，以实现良好的趋稳。对于最大采样率，请参阅《[采用缓冲式仪表放大器驱动高电压 SAR ADC](#)》。
2. 使用 [仪表放大器的共模输入范围计算器](#) 软件工具检查仪表放大器的共模和输出范围。
3. 为 C_{filt} 使用 COG 型电容器，以最大程度地降低失真。
4. 高精度实验室 视频系列介绍了选择电荷桶电路 C_{filt} 和 R_{filt} 的方法。请观看《[SAR ADC 前端组件选择简介](#)》，了解有关该主题的详细信息。

组件选择

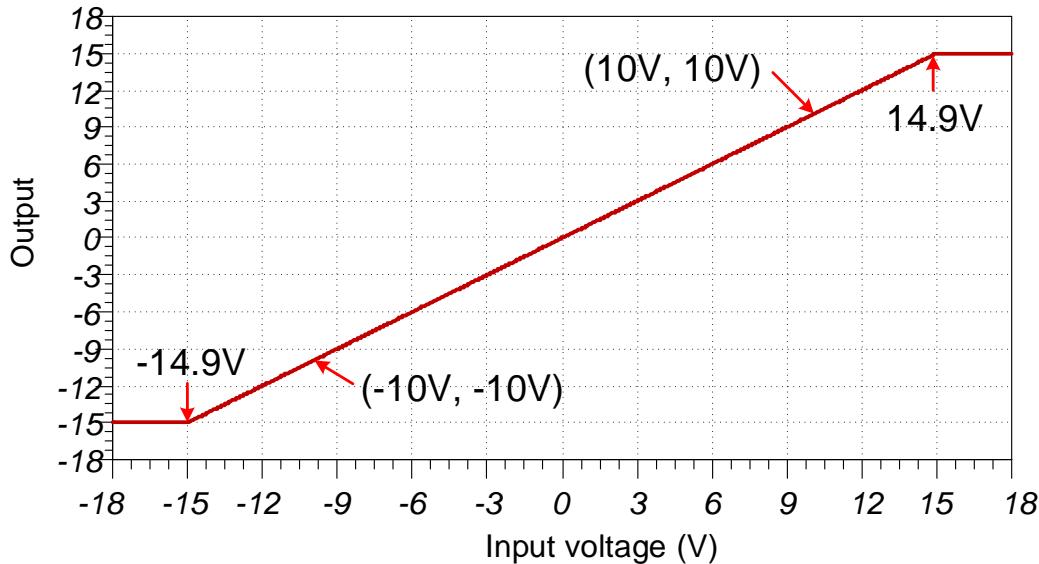
1. **ADS8568** 可以接受 $\pm 10V$ 单端输入信号。**INA828** 用于将 $\pm 10V$ 差分信号转换为 $\pm 10V$ 单端信号。因此, 在该示例中 **INA828** 具有单位增益, 不需要外部增益设置电阻器 R_g 。如果输入信号范围较小, 从而需要增益, 请参阅《采用高增益仪表放大器驱动 ADC 的电路》。
2. **INA826** 基准电压 (V_{ref}) 引脚用于更改非对称输入范围, 以匹配 ADC 的输入范围。在这种情况下, 输入范围是对称的, 因此 V_{ref} 引脚接地 ($V_{ref} = 0V$)。有关使用 V_{ref} 引脚调节非对称输入信号的示例, 请参阅《采用高增益仪表放大器驱动 ADC 的电路》。
3. 使用 [仪表放大器的共模输入范围计算器](#) 确定 **INA828** 是否超出共模范围。下图中的共模计算器指示对于 $0V$ 共模输入, 输出摆幅为 $\pm 14.9V$ 。



4. 使用 [TINA SPICE](#) 和《[SAR ADC 前端组件选择简介](#)》中所述的方法确定 C_{filt} 和 R_{filt} 的值。本文档中所示的 R_{filt} 和 C_{filt} 值适用于这些电路; 不过, 如果您使用其他放大器, 则必须使用 [TINA SPICE](#) 来确定新值。

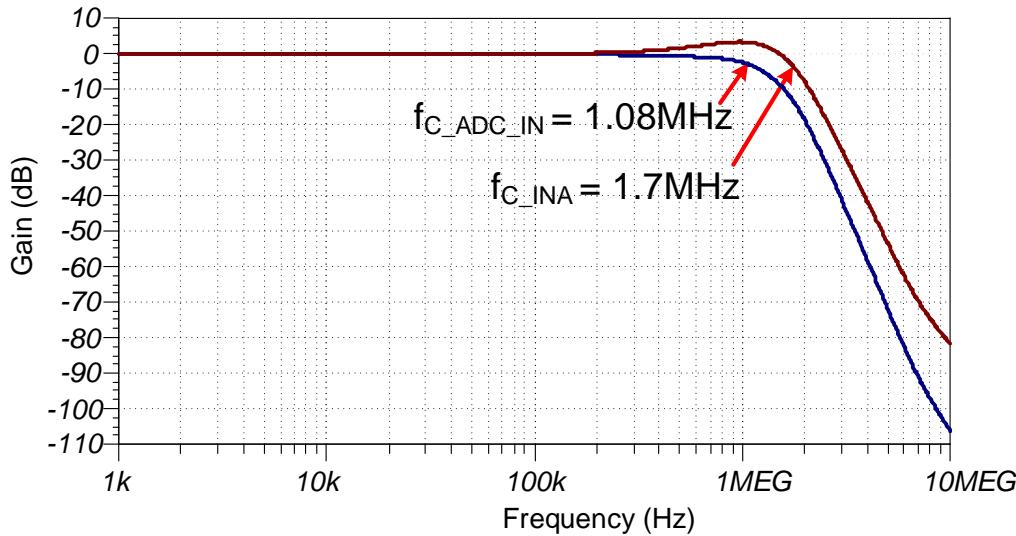
直流传输特性

下图展示了 $-14.9V$ 至 $+14.9V$ 差分输入的线性输出响应。ADC 的输入范围是 $\pm 10V$ ，因此放大器的线性度远远超出所需的范围。请观看《[使用仪表放大器时确定 SAR ADC 的线性范围](#)》，了解有关该主题的详细理论。该 ADC 的满量程范围 (FSR) 处于仪表放大器的线性范围内。



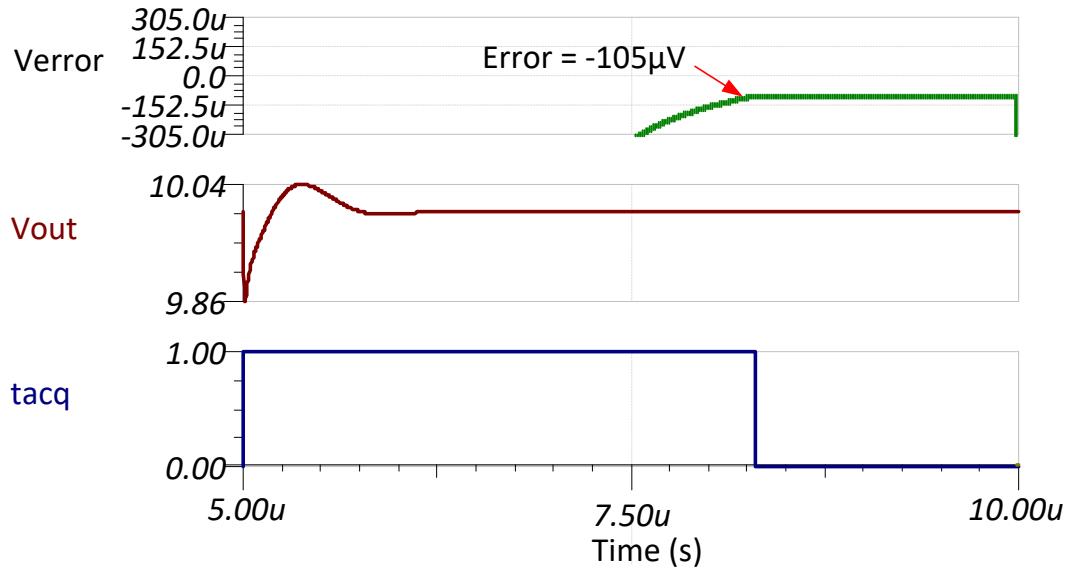
交流传输特性

该电路的带宽被仿真为 446.75kHz ，增益为 0dB 。



瞬态 ADC 输入趋稳仿真 (200kSPS)

以下仿真显示了使用 [INA828](#) 和 [ADS8568](#) 趋稳至 10V 直流输入信号的情况。该类型的仿真表明已正确选择采样保持反冲电路，使其在 [ADS8568](#) 上的采样率为 200kSPS 时处于 $\frac{1}{2}$ LSB ($152\mu\text{V}$) 范围内。请观看 [《ADC 前端组件选择》](#) 视频系列，了解有关该主题的详细理论。



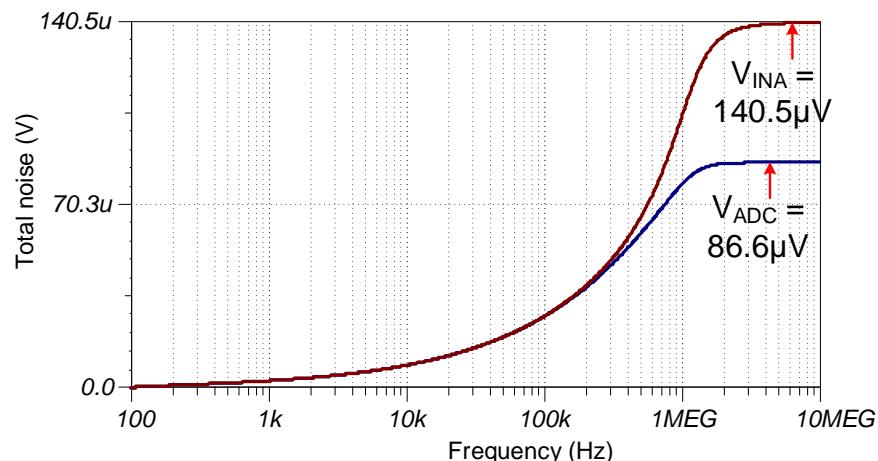
噪声

该部分介绍如何使用简化的噪声计算方法进行粗略估算。带宽估算来自 TINA 仿真，噪声密度值来自 [《INA828 50 \$\mu\text{V}\$ 失调电压、7nV/ \$\sqrt{\text{Hz}}\$ 噪声、低功耗、精密仪表放大器》](#) 数据表。由于滤波器是二阶的（INA 和输出滤波器都具有一个极点），因此使用了 K_n 因数 1.22。

$$E_{n-ADC} = Gain \cdot \sqrt{e_{ni}^2 + \left(\frac{e_{no}}{Gain} \right)^2} \cdot \sqrt{K_n \cdot f_c}$$

$$E_{n-ADC} = 1 \cdot \sqrt{\left(7 \text{nV}/\sqrt{\text{Hz}} \right)^2 + \left(\frac{90 \text{nV}/\sqrt{\text{Hz}}}{1} \right)^2} \cdot \sqrt{1.22 \cdot 1.08 \text{MHz}} = 103 \mu\text{Vrms}$$

请注意，仿真值与计算值相接近，但不完全相同（仿真值 = $86.6\mu\text{V}$ ，计算值 = $103\mu\text{V}$ ）。之所以存在差异，是因为 INA 具有增益峰值并且滤波器阶数近似为二，但实际上 INA 和滤波器极点并不完全对齐。



设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS8860	16 位分辨率, SPI, 1MSPS 采样速率, 单端输入, Vref 输入范围为 2.5V 至 5.0V	http://www.ti.com/product/cn/AD8860	http://www.ti.com/adcs
INA826	带宽 1MHz (G=1), 低噪声 $18\text{nV}/\sqrt{\text{Hz}}$, 低失调电压 $\pm 40\mu\text{V}$, 低失调电压漂移 $\pm 0.4\mu\text{V}/^\circ\text{C}$, 低增益漂移 $0.1\text{ppm}/^\circ\text{C}$ (均为典型值)	http://www.ti.com/product/cn/INA826	http://www.ti.com/inas

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

该电路的源文件 - <http://www.ti.com/cn/lit/zip/SBAC217>。

采用缓冲式仪表放大器驱动高电压 SAR ADC 的电路

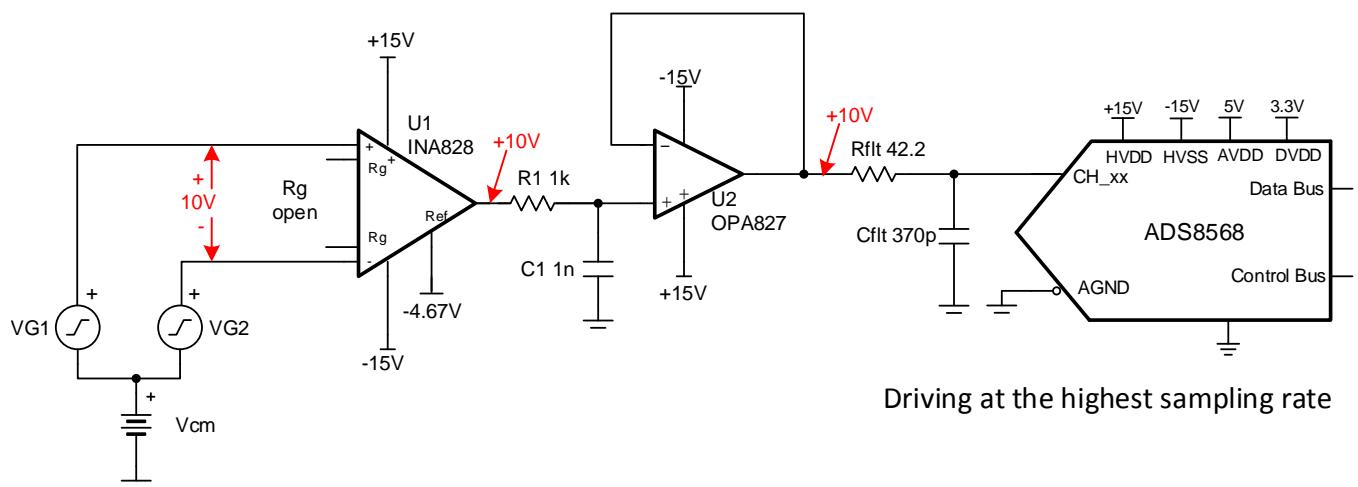
Dale Li

输入	ADC 输入	数字输出 ADS7042
$V_{inDiffMin} = -10V$	$CH_x = -10V$	8000H
$V_{inDiffMax} = +10V$	$CH_x = +10V$	7FFFH

电源			
AVDD	DVDD	HVDD (V_{cc})	HVSS (V_{ee})
5.0V	3.3V	+15V	-15V

设计说明

仪表放大器针对低噪声、低失调电压、低漂移、高 CMRR 和高精度进行了优化，但这些仪表放大器可能无法驱动精密 ADC，以在 ADC 采集期间正确地使信号趋稳。该设计将展示宽带宽缓冲器 (OPA827) 如何与仪表放大器结合使用，以在较高的采样率下实现良好的趋稳。该具有缓冲器的 INA828 仪表放大器驱动 ADS8568 SAR ADC，以实现高电压全差分信号的数据捕获，该信号可能具有较宽的共模电压范围或高达 $\pm 10V$ 的双极单端信号。相关的电路指导手册 (《采用仪表放大器驱动高电压 SAR ADC》) 中介绍了一种不采用宽带宽缓冲器的简化方法，与本文档中的缓冲式设计相比，该简化方法具有有限的采样率。该电路实施适用于需要精密信号处理和数据转换的 [工业运输](#) 和 [模拟输入模块](#)。



规格

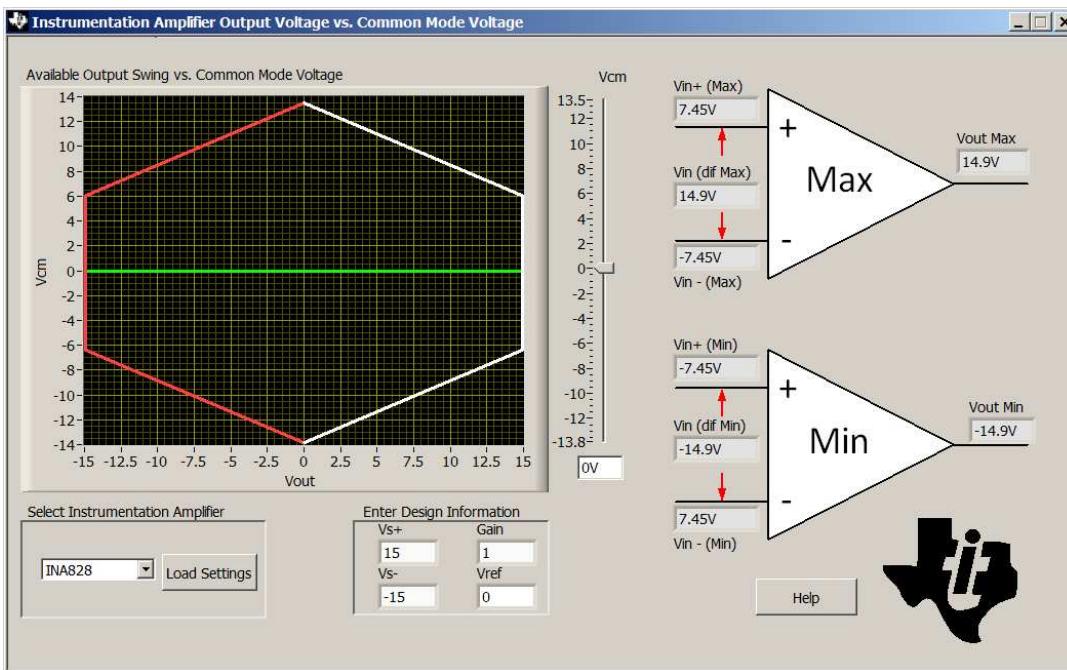
规格	目标值	计算值	仿真值
瞬态趋稳误差	< 1/2LSB (< 152 μ V)	不适用	-346nV
噪声 (ADC 输入端)	<20 μ V _{RMS}	47.2 μ V _{RMS}	46 μ V _{RMS}

设计说明

1. 仪表放大器的带宽通常不足以以较高的数据速率驱动 SAR 数据转换器，因此需要使用宽带宽驱动器，因为采用开关电容器输入结构的 SAR ADC 具有需要在每次采集期间充满电的输入电容器。此设计中增加了 [OPA827](#) 缓冲器，从而使 ADC 能够以最大采样率运行 ([ADS8568](#) 510kSPS，对于并行接口)。
2. [ADS8568](#) 可以接受 $\pm 10V$ 单端输入信号。[INA828](#) 用于将 $\pm 10V$ 差分信号转换为 $\pm 10V$ 单端信号。因此，在该示例中 [INA282](#) 具有单位增益，不需要外部增益设置电阻器 R_g 。如果输入信号范围较小，从而需要增益，请参阅 [《采用高增益仪表放大器驱动 ADC 的电路》](#)。
3. 使用 [仪表放大器的共模输入范围计算器](#) 软件工具检查放大器的共模范围。
4. 选择适合 C_1 和 C_{filt} 的 COG 电容器，以最大程度地降低失真。
5. 精密实验室视频系列介绍了选择驱动器放大器以及电荷桶电路 R_{filt} 和 C_{filt} 的方法。有关详细信息，请观看 [《选择和验证驱动器放大器》](#) 和 [《SAR ADC 前端组件选择简介》](#) 视频。
6. 设置运算放大器和仪表放大器之间滤波器的截止频率，以实现抗混叠并最大程度地降低噪声。有关混叠和抗混叠滤波器的更多详细信息，请观看 [《混叠和抗混叠滤波器》](#)。

组件选择

1. 根据差分输入信号水平和 ADC 满量程输入范围, 查找增益。该设计中的输入信号是 $\pm 10V$ 高电压信号, 因此应将 [INA828](#) 的增益设置为 1, 不需要增益电阻器 (R_g)。
2. 使用 [仪表放大器的共模输入范围计算器](#) 确定 [INA828](#) 是否超出共模范围。下图中的共模计算器指示对于 0V 共模输入, 输出摆幅为 $\pm 14.9V$ 。

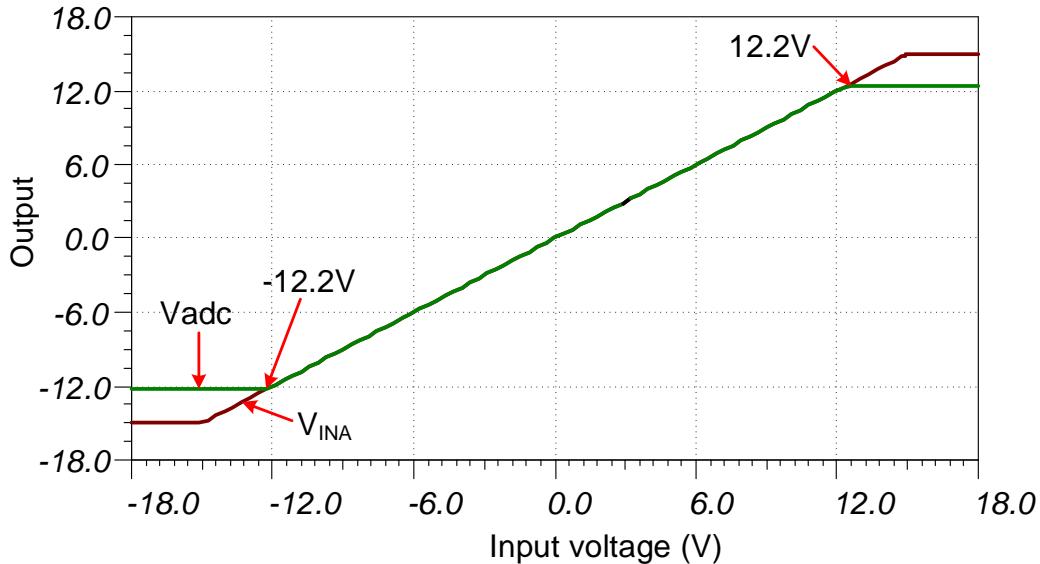


3. 使用 [TINA SPICE](#) 和 [《SAR ADC 前端组件选择》](#) 中所述的方法确定 C_{filt} 和 R_{filt} 的值。本文档中所示的 R_{filt} 和 C_{filt} 值适用于这些电路; 不过, 如果您使用其他放大器, 则必须使用 [TINA SPICE](#) 来确定新值。
4. 根据您的系统要求 (在该示例中为 $f_{cRC} = 15.9\text{kHz}$) 选择 [INA828](#) 和 [OPA827](#) 之间的 RC 滤波器。设置该滤波器的截止频率, 以实现抗混叠并最大程度地降低噪声。

$$f_{cRC} = \frac{1}{2\pi \cdot R_1 \cdot C_1} = \frac{1}{2\pi \cdot (1\text{k}\Omega) \cdot (1\text{pF})} = 159\text{kHz}$$

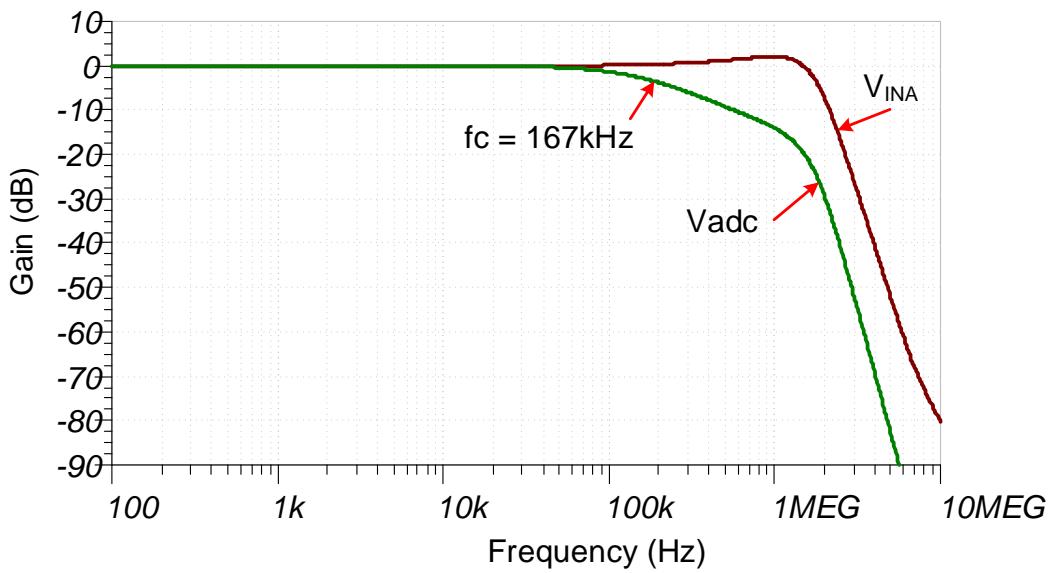
直流传输特性

下图展示了 $-12.2V$ 至 $+12.2V$ 差分输入的线性输出响应。ADC 的输入范围是 $\pm 10V$ ，因此放大器的线性度远远超出所需的范围。请观看 [《使用仪表放大器时确定 SAR ADC 的线性范围》](#)，了解有关该主题的详细理论。该 ADC 的满量程范围 (FSR) 处于仪表放大器的线性范围内。



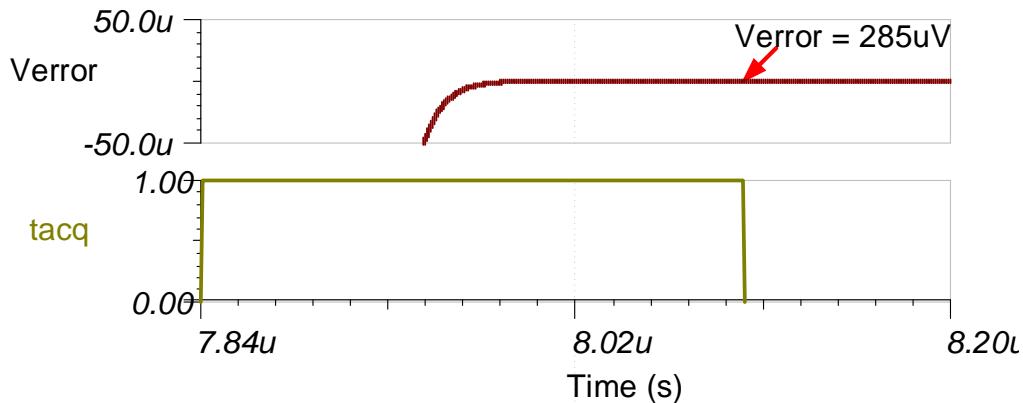
交流传输特性

该系统的带宽被仿真为 $167kHz$ ，增益为 $0dB$ 。[OPA827](#) 和 [INA828](#) 之间的滤波器将带宽限制为约 $167kHz$ 。



瞬态 ADC 输入趋稳仿真 (510kSPS)

之所以使用 **OPA827** 缓冲器 (22MHz GBW)，是因为它能够响应 **ADS8568** 的电荷反冲产生的快速瞬态。该运算放大器缓冲器使系统能够实现 **ADS8568** 的最大采样率 (510kSPS)。以下仿真显示了使用 **INA828** 和 **OPA827** 缓冲器以及 **ADS8568** 趋稳至满量程直流输入信号的情况。该类型的仿真表明已正确选择采样保持反冲电路，满足所需的 $\frac{1}{2}$ LSB ($152\mu\text{V}$)。请观看《**SAR ADC 前端组件选择简介**》培训视频系列，了解有关该主题的详细理论。



噪声仿真

该部分概要介绍如何使用简化的噪声计算方法进行粗略估算。这些噪声包括 **INA828** 和 **OPA827** 噪声。请注意，仪表放大器和运算放大器之间的 **RC** 滤波器会显著降低总噪声。将输出滤波器极点估算为二阶滤波器，因为 **OPA827** (22MHz) 带宽限制和电荷桶滤波器截止频率 (10.2MHz) 接近。

$$E_{n-INa} = G \sqrt{e_{n-in}^2 + \left(\frac{e_{n-out}}{G} \right)^2 \cdot \sqrt{K_n \cdot f_{cRC}}}$$

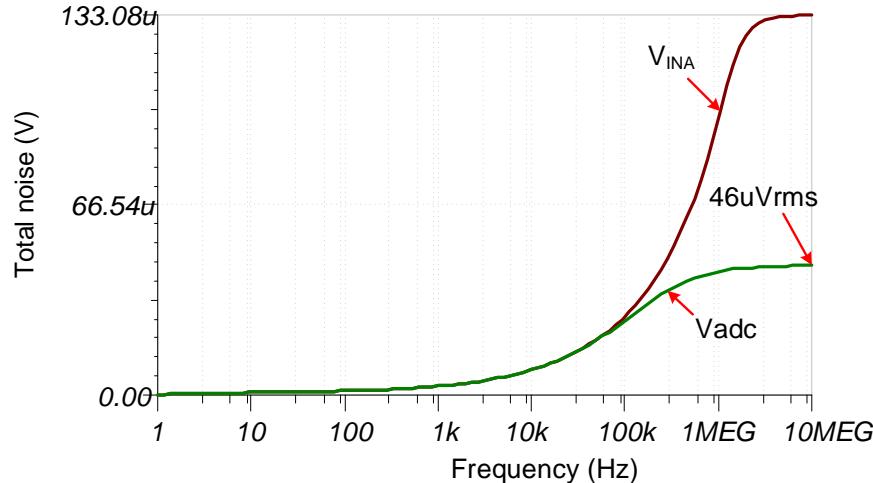
$$E_{n-INa} = \sqrt{ \left(4 \text{nV}/\sqrt{\text{Hz}} \right)^2 + \left(\frac{90 \text{nV}/\sqrt{\text{Hz}}}{1} \right)^2 } \cdot \sqrt{(1.57) \cdot (159 \text{kHz})} = 45.1 \mu\text{Vrms}$$

$$f_{c-adcFilter} = \frac{1}{2\pi \cdot R_{filt} \cdot C_{filt}} = \frac{1}{2\pi \cdot (42.2\Omega) \cdot (370\text{pF})} = 10.2\text{MHz}$$

$$E_{opa} = e_{n-opa} \sqrt{K_n \cdot f_c} = (4 \text{nV}/\sqrt{\text{Hz}}) \sqrt{(1.22) \cdot (10.2\text{MHz})} = 14.1 \mu\text{Vrms}$$

$$E_{n-total} = \sqrt{E_{n-INa}^2 + E_{opa}^2} = \sqrt{(45.1 \mu\text{V})^2 + (14.1 \mu\text{V})^2} = 47.2 \mu\text{Vrms}$$

请注意，计算值与仿真值之间匹配良好（计算值 = 47.2μV，仿真值 = 46μV）。请观看 [《TI 高精度实验室 - 噪声 4》](#)，了解有关放大器噪声计算的详细理论，并观看 [《计算 ADC 系统的总噪声》](#)，了解数据转换器噪声。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS8568	16 位、8 通道同步采样、双极性输入 SAR ADC	http://www.ti.com.cn/product/cn/ADS8568	www.ti.com/adcs
INA828	带宽 1MHz (G=1), 低噪声 18nV/rtHz, 低失调电压 $\pm 40\mu\text{V}$, 低失调电压漂移 $\pm 0.4\mu\text{V}/^\circ\text{C}$, 低增益漂移 0.1ppm/°C (均为典型值)	http://www.ti.com.cn/product/cn/INA828	http://www.ti.com/zh-cn/amplifier-circuit/instrumentation/overview.html
OPA827	增益带宽 22MHz, 低噪声 4nV/rtHz, 低失调电压 $\pm 75\mu\text{V}$, 低失调电压漂移 $\pm 0.1\mu\text{V}/^\circ\text{C}$ (均为典型值)	http://www.ti.com.cn/product/cn/OPA827	www.ti.com.cn/opamp

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

该电路的源文件 - <http://www.ti.com/cn/lit/zip/SBAC216>。

用于驱动高电压 SAR ADC 以进行高电压、真差分信号采集的 电路

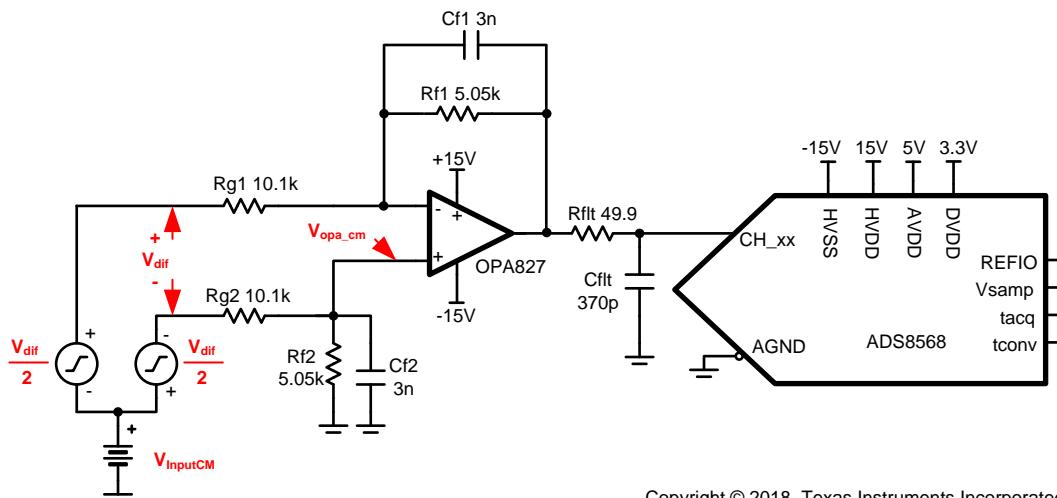
Dale Li

输入	ADC 输入	数字输出 ADS7042
VinDiffMin = -20V	CH_x = +10V	7FFF _H , 或 32767 ₁₀
VinDiffMax = +20V	CH_x = -10V	8000 _H , 或 32768 ₁₀

电源			
AVDD	DVDD	V _{cc} (HVDD)	V _{ss} (HVSS)
5.0V	3.3V	+15V	-15V

设计说明

本设计展示了一种用于驱动高压 SAR ADC 以实现高压全差分信号数据采集的解决方案。该差分信号可能具有广泛的共模电压范围，具体取决于放大器的电源和输入信号振幅。使用一个通用高压精密放大器来执行差分到单端信号转换，并以最高吞吐量驱动 $\pm 10V$ 的高压 SAR ADC 单端输入量程。这种类型的应用在终端设备中十分常见，如：[多功能继电器](#)、[交流模拟输入模块](#)以及[铁路运输的控制装置](#)。组件选择部分的数值可进行调整，以支持不同级别的差分输入信号、差分 ADC 吞吐量速率以及不同带宽的放大器。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	OPA827 计算值	OPA827 仿真值	OPA192 计算值	OPA192 仿真值
共模输入范围 ($V_{dif} = \pm 20V$)	$\pm 26V$	$\pm 26V$	$\pm 35V$	$\pm 35V$
瞬态 ADC 输入趋稳错误	$< 1/2LSB (< 152\mu V)$	0.002 LSB (0.568 μV)	$< 1/2LSB (< 152\mu V)$	0.006 LSB (1.86 μV)
驱动器的相位裕度	$> 45^\circ$	67.1°	$> 45^\circ$	68.6°
噪声 (ADC 输入端)	14.128 μV_{rms}	15.88 μV_{rms}	5.699 μV_{rms}	6.44 μV_{rms}

设计说明

1. 根据差分输入信号电平、输入范围的 ADC 配置，确定放大器增益。此内容涵盖在组件选择部分之中。
2. 根据共模电压、输入摆幅和电源，确定放大器线性范围。此内容涵盖在组件选择部分之中。
3. 在此设计电路中，输入信号共模电压可以为 $V_{InputCM}$ 范围内的任意值。此范围的推导过程可参见 OPA827 和 OPA192 的组件选择部分。
4. 请选择 COG 电容器以最大限度减少失真。
5. 请使用 0.1% 20ppm/ $^\circ C$ 或更高规格的薄膜电阻器，以实现良好的精确度、低增益漂移，并最大限度减少失真。请查看 [误差分析背后的统计数据](#)，以了解最大限度减少增益、失调电压、漂移及噪声错误的方法。
6. 请参阅 [SAR ADC 前端组件选择简介](#)，了解如何选择 R_{filt} 和 C_{filt} 以实现最佳的趋稳和交流性能。这些组件参数值因放大器带宽、数据转换器采样率和数据转换器设计不同而已。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改，则必须选用不同的 RC 滤波器。

组件选择

- 根据差分输入信号水平和 ADC 满量程输入范围, 查找增益。

$$Gain_{OPA} = \frac{\pm V_{ADC(\text{range})}}{\pm V_{\text{DifIn}(\text{range})}} = \frac{\pm 10V}{\pm 20V} = 0.5V / V$$

- 找出差分增益的标准电阻值。通过[模拟工程师计算器](#) (“放大器和计算器\查找放大器增益”部分) 找出 R_f/R_g 比标准值。

$$Gain_{OPA} = \frac{R_f}{R_g} = \frac{5.05k\Omega}{10.1k\Omega} = 0.5$$

- 找出放大器线性运行的最大和最小输入 (即, 放大器的共模范围 V_{cm_amp})。本示例所使用的放大器为 OPA827。

$V_- + 3V < V_{cm_opa} < V_+ - 3V$ from the OPA827 common mode specification

$-12V < V_{cm_opa} < 12V$ for $\pm 15V$ supplies

- 根据放大器输入范围和前面所示的配置, 计算最大共模电压范围。参照第一页的原理图, 更好地理解 V_{cm_opa} 、 $V_{InputCM}$ 及 V_{dif} 与电路的关系。

$$V_{cm_opa} = (V_{InputCM} \pm \frac{V_{dif}}{2}) \cdot (\frac{R_f}{R_f + R_g})$$

$$V_{cm_opaMin} \cdot (\frac{R_f + R_g}{R_f}) + \frac{V_{dif}}{2} < V_{InputCM} < V_{cm_opaMax} \cdot (\frac{R_f + R_g}{R_f}) - \frac{V_{dif}}{2}$$

- 求解放大器输入共模电压范围 $V_{InputCM}$ 的方程式。在本例中 (OPA827), 共模输入可为 $\pm 26V$, 差分输入为 $\pm 20V$ 。根据同一方法, OPA192 的共模输入为 $\pm 35V$, 差分输入为 $\pm 20V$ 。超过此共模范围会造成信号失真。请注意, 此共模范围基于 $\pm 15V$ 电源计算得出。随着电源电压增加 (最高 $\pm 18V$), 共模范围也可随之扩展。

$$V_{cm_opaMin} \cdot (\frac{R_f + R_g}{R_f}) + \frac{V_{dif}}{2} < V_{InputCM} < V_{cm_opaMax} \cdot (\frac{R_f + R_g}{R_f}) - \frac{V_{dif}}{2}$$

$$(-12V) \cdot (\frac{5.05k\Omega + 10.1k\Omega}{5.05k\Omega}) + \frac{20V}{2} < V_{InputCM} < (12V) \cdot (\frac{5.05k\Omega + 10.1k\Omega}{5.05k\Omega}) - \frac{20V}{2}$$

$$-26V < V_{InputCM} < 26V$$

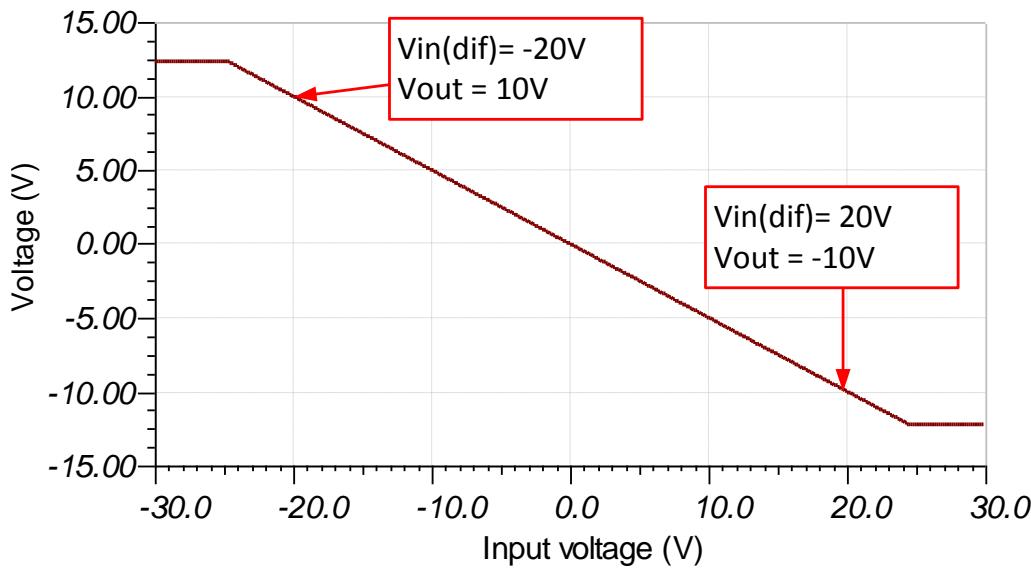
- 找出可实现所需的闭环带宽的 C_f 值。在本例中, 我们需要的带宽约为 10kHz。注意: 如果您需要调整带宽, 由于闭环带宽影响趋稳, 您需要核实电荷储能滤波器趋稳 (C_{filt} 和 R_{filt})。

$$C_f = \frac{1}{2 \cdot \pi \cdot R_f \cdot f_c} = \frac{1}{2 \cdot \pi \cdot (5.05k\Omega) \cdot (10\text{kHz})} = 3.1nF \text{ or } 3nF \text{ standard value}$$

- 通过[TINA SPICE](#) 和 [SAR ADC 前端组件选择简介](#) 所述的方法, 找出 C_{filt} 和 R_{filt} 值。本文档展示的 R_{filt} 和 C_{filt} 值适用于此类电路; 但如果您使用了其他放大器或增益设置, 必须通过 [TINA SPICE](#) 查找新值。

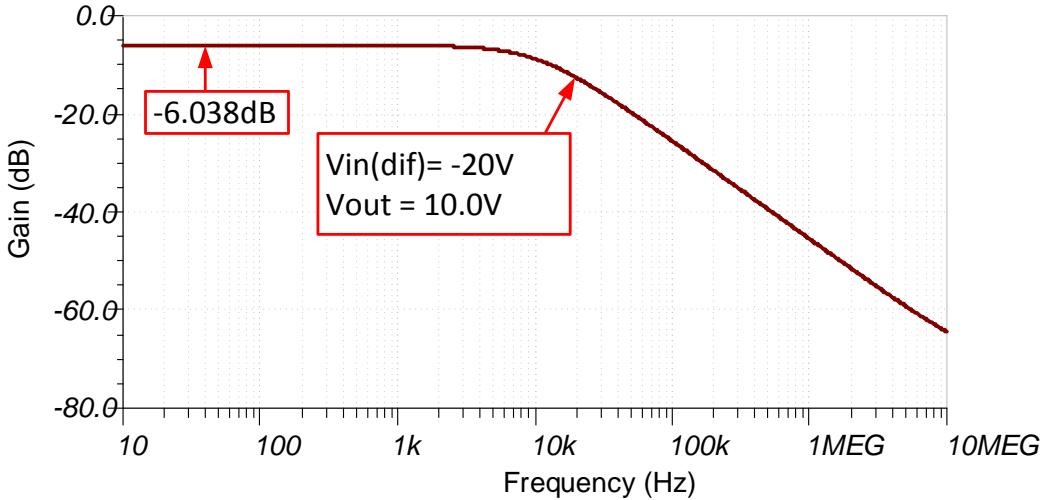
直流传输特性

下图展示了 $-20V$ 至 $+20V$ 差分输入的线性输出响应。ADC 的全量程范围 (FSR) 落在输出放大器的线性范围内。请参阅[使用运算放大器时确定 SAR ADC 的线性范围](#)，了解此主题的详细理论。



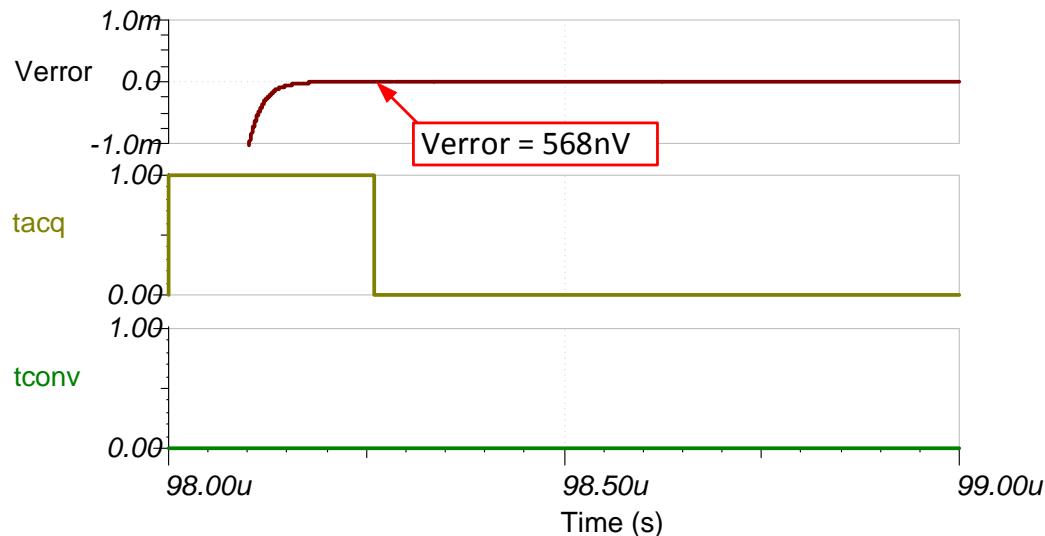
交流传输特性

仿真带宽为 10.58kHz ，增益为 -6.038dB （即线性增益为 0.5V/V ）。请参阅[输出放大器：带宽 1](#) 视频了解此主题的更多详情。



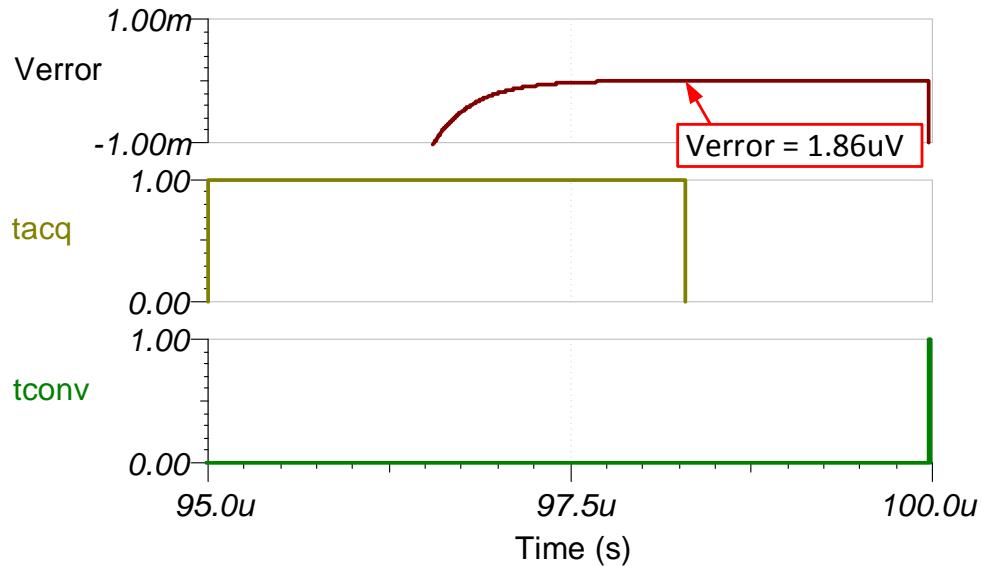
瞬态 ADC 输入趋稳仿真最高采样速率 – 510ksps (ADS8568+OPA827)

以下仿真显示了使用 OPA827 趋稳至 20V 直流输入信号的情况。这种类型的仿真表明已将采样保持反冲电路正确选定在 LSB 的 $\frac{1}{2}$ 内 ($152\mu\text{V}$)。请参阅 [SAR ADC 前端电路选择简介](#)，了解此主题详情。



瞬态 ADC 输入趋稳仿真较低采样速率 – 200ksps (ADS8568+OPA192)

以下仿真显示了使用 OPA192 趋稳至 20V 直流输入信号的情况。这种类型的仿真表明已将采样保持反冲电路正确选定在 LSB 的 $\frac{1}{2}$ 内 ($152\mu\text{V}$)。



噪声计算

本部分展示了全噪声分析，包括电阻噪声。此外，我们还分析了低于 f_c (噪声增益 = 1.5) 及高于 f_c (噪声增益 = 1) 的噪声。在本例中，噪声主要为宽频放大器噪声，故电阻器的影响不大。但在很多情况下，电阻器噪声也可能很重要，故我们提供了完整的噪声计算方法。请参阅 [计算 ADC 系统总噪声](#) 和 [输出放大器：噪声 1](#)，了解此主题的更多详细理论。

反馈回路带宽：

$$f_c = \frac{1}{2 \cdot \pi \cdot R_f \cdot C_f} = \frac{1}{2 \cdot \pi \cdot (5.05k\Omega) \cdot (3nF)} = 10.6kHz$$

OPA827 噪声：3.8nV/rtHz

$$E_{n_amp1} = e_{n_827} \cdot \sqrt{K_n \cdot f_c} = (3.8nV / \sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (10.6kHz)} = 490nVrms$$

反馈回路 (R_{f1} 和 R_{g1}) 和 RC 同相输入 (R_{f2} 和 R_{g2}) 的热噪声密度：

$$R_{eq} = R_f \parallel R_g = \frac{R_f \cdot R_g}{R_f + R_g} = \frac{5.05k\Omega \cdot (10.1k\Omega)}{5.05k\Omega + 10.1k\Omega} = 3.37k\Omega$$

$$e_{n_feedback} = \sqrt{4 \cdot K_n \cdot T_K \cdot R_{eq}} = \sqrt{4 \cdot (1.38 \cdot 10^{-23}) \cdot (298) \cdot (3.37k\Omega)} = 7.4nV / \sqrt{Hz}$$

$$E_{n_feedback} = e_{n_feedback} \cdot \sqrt{K_n \cdot f_c} = (7.4nV / \sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (10.6kHz)} = 0.955\mu Vrms$$

来自于同相输入电阻器的噪声与来自于反馈电阻器的噪声相同。

$$E_{n_input} = E_{n_feedback} = 0.955\mu Vrms$$

放大器输出的总噪声 (增益值)：

$$E_{n_below_fc} = (G_n) \sqrt{E_{n_amp1}^2 + E_{n_feedback}^2 + E_{n_input}^2}$$

$$E_{n_below_fc} = (1.5) \sqrt{(0.49\mu V)^2 + (0.995\mu V)^2 + (0.995\mu V)^2} = 2.155\mu Vrms$$

超过 f_c 的噪声由输出滤波器限定 (截止值如下所示)：

$$f_{output} = \frac{1}{2 \cdot \pi \cdot R_{filt} \cdot C_{filt}} = \frac{1}{2 \cdot \pi \cdot (49.9\Omega) \cdot (370pF)} = 8.6MHz$$

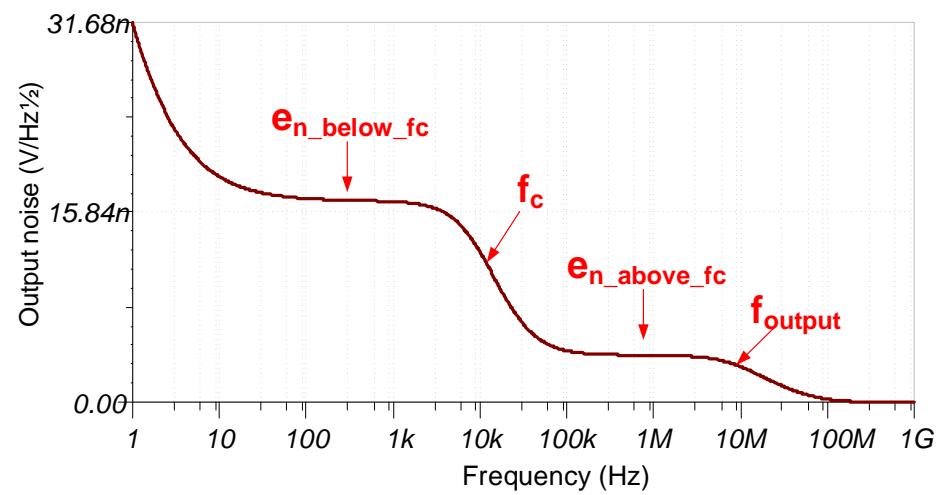
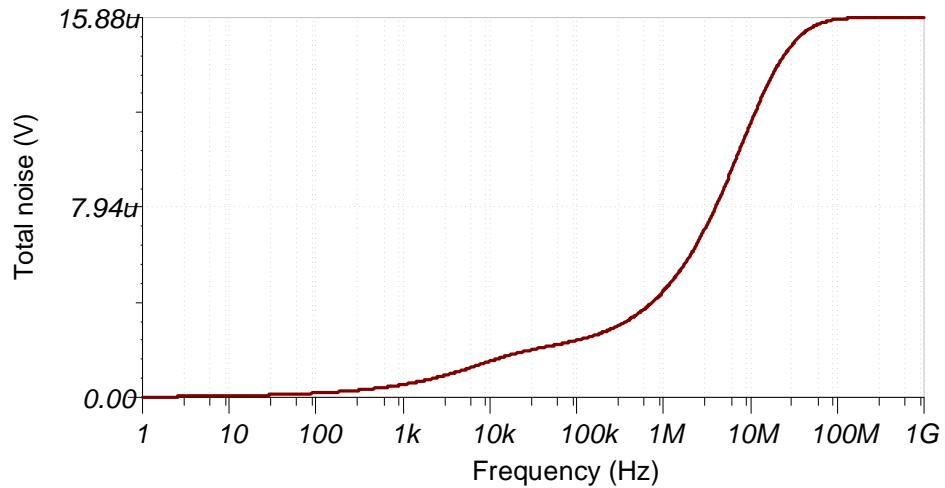
$$E_{n_above_fc} = e_{n_827} \cdot \sqrt{K_n \cdot f_{output}} = (2.8nV / \sqrt{Hz}) \cdot \sqrt{(1.57) \cdot (8.6MHz)} = 13.963\mu V$$

施加在 ADC 输入端的总噪声：

$$E_{n_total} = \sqrt{E_{n_below_fc}^2 + E_{n_above_fc}^2} = \sqrt{(2.155\mu V)^2 + (13.963\mu V)^2} = 14.128\mu Vrms$$

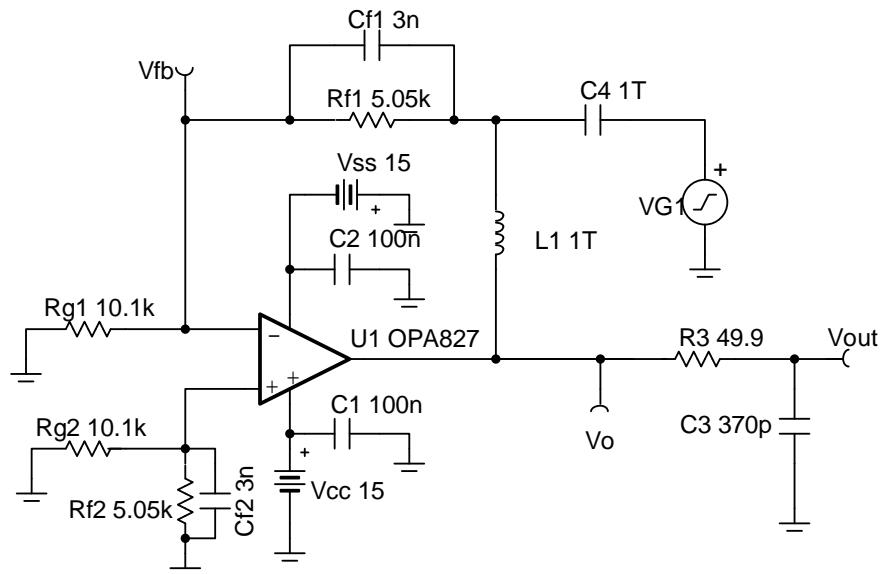
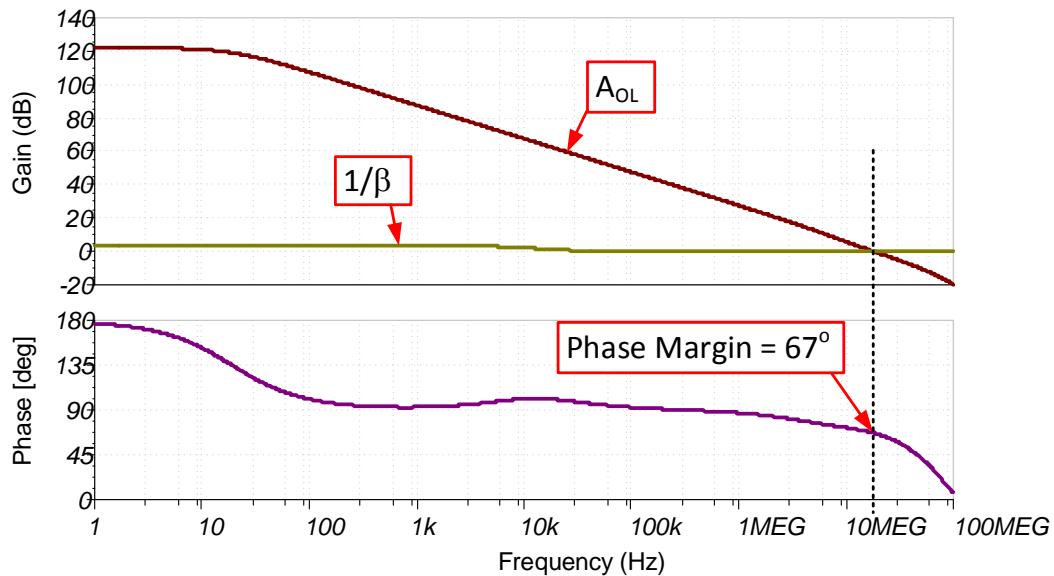
噪声仿真

仿真结果与计算出的结果基本相符（即，仿真值 = $15.88\mu\text{V}_{\text{rms}}$ ，计算值 = $14.128\mu\text{V}_{\text{rms}}$ ）。



稳定性测试

此 OPA827 驱动电路的相位裕度为 67.1° ，满足大于 45° 的要求且保持稳定。请参阅[输出放大器：1](#)，了解有关稳定性分析的详细理论。



设计特色器件

器件	主要特性	链接	类似器件
ADS8568 ⁽¹⁾	16 位、8 通道同步采样、双极性输入 SAR ADC	www.ti.com/product/cn/ADS8568	www.ti.com.cn/adcs
OPA827	低噪声、高精度 JFET 输入运算放大器	www.ti.com/product/cn/OPA827	www.ti.com.cn/opamp
OPA192	高电压、轨至轨输入/输出、5 μ V、0.2 μ V/°C、精密运算放大器	www.ti.com/product/cn/OPA192	www.ti.com.cn/opamp

⁽¹⁾ ADS8568 集成了一个可符合大多数设计要求的高精度电压基准，而且由于 ADS8568 针对每个ADC 通道对都提供了内置基准缓冲器，因此外部 REF5050 可直接连接 ADS8568，无需额外的缓冲器。此外，REF5050 具有精密 SAR 应用中的环流所需的低噪声和低漂移等特性。添加了 C1，以用于平衡 CMRR（共模抑制比）。为实现 ADC 数据表所载明的最佳性能，需要使用洁净的模拟电源。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接 (TINA)

此电路设计文件 – <http://www.ti.com/cn/lit/zip/sbac180>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

可在集成式模拟前端 (AFE) SAR ADC 上增大输入范围的电路

Cynthia Sosa

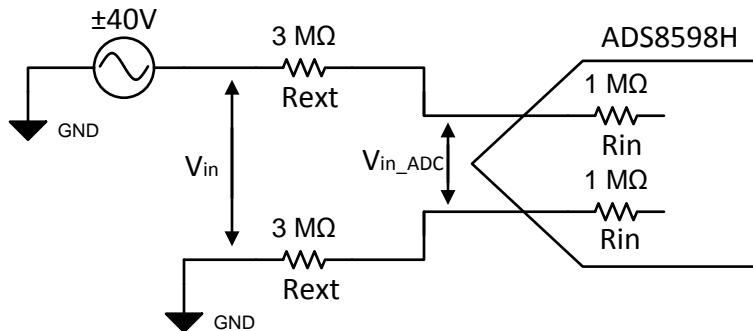
输入	ADC 输入	数字输出
$V_{inMin} = -40V$	$AIN-xP = -10V$ $AIN-xGND = 0V$	-131072_{10} 或 20000_H
$V_{inMax} = 40V$	$AIN-xP = 10V$ $AIN-xGND = 0V$	131071_{10} 或 $1FFFF_H$

电源	
AVDD	DVDD
5V	3.3V

设计说明

本指导设计介绍了如何扩大具有集成模拟前端 (AFE) 的 SAR ADC 的输入范围，以及如何通过实施两点校准法来降低精度损失。该设计采用了满量程范围为 $\pm 10V$ 的 ADS8598H，并将可接近的输入范围扩展到了 $\pm 40V$ 。因此，该设计可使用更宽的输入范围，且无需额外增加模拟电路来进行降压；相应地，它使用了简单的分压器来与该器件的 AFE 进行交互，从而在该器件输入附近进行降压。您可以实施校准方法来消除可能出现的误差。

此外还有一个类似的指导设计，即 [在集成 AFE 中减少外部 RC 滤波器对增益和漂移误差的影响： \$\pm 10V\$ ，最高 200kHz，16 位](#)，该设计介绍了如何测量外部组件引入的漂移，对于本应用也非常有用。增加 ADC 可以测量的输入范围对于 [数据采集模块](#)、[多功能继电器](#)、[交流模拟输入模块](#)以及 [轨道交通控制装置](#)等终端设备非常有用。



规格

规格	未经校准的实测精度	经过校准的实测精度
±40V	0.726318%	0.008237%

设计说明

1. 使用低温漂电阻器来降低由于温漂引入的误差，例如 50 ppm/°C (1% 容差) 或更佳的性能。请注意，随着电阻器值上升至 **1MΩ** 及以上，低温漂精密电阻器的价格可能会变得更加高昂。
2. 此配置通常都需要输入滤波器。但如果直接将其放置在大输入阻抗之后，则可能会由于电容器漏电而造成误差。如果需要输入滤波电容器，本设计中还提供了一个备用原理图。

组件选择

该器件的内部阻抗为 **1MΩ**，外部电阻器的选择则是基于所需的扩展输入范围 (V_{in})，在本例中该范围为 $\pm 40V$ 。该外部电阻器会结合该器件的内部阻抗形成一个分压器，将 ADC 输入引脚上的输入电压 ($V_{in_{ADC}}$) 降低至 $\pm 10V$ 的器件输入范围内。

1. 整理用于求解外部电阻器值的分压器方程式。该方程式稍后还可用于通过输入电压计算预期的 $V_{in_{ADC}}$ 值。

$$V_{in_{ADC}} = V_{in} \cdot \frac{R_{in}}{R_{in} + R_{ext}}$$

$$R_{ext} = \frac{V_{in} \cdot R_{in}}{V_{in_{ADC}}} - R_{in}$$

2. 求解实现期望扩展输入电压所需的外部电阻器值。 $V_{in} = \pm 40V$, $R_{in} = 1MΩ$

$$R_{ext} = \frac{40V \cdot 1MΩ}{10V} - 1MΩ$$

根据所使用的外部电阻器值，可将输入扩展至各种范围。

V_{in}	R_{ext}
±40	3MΩ
±30	2MΩ
±20	1MΩ
±12	200kΩ

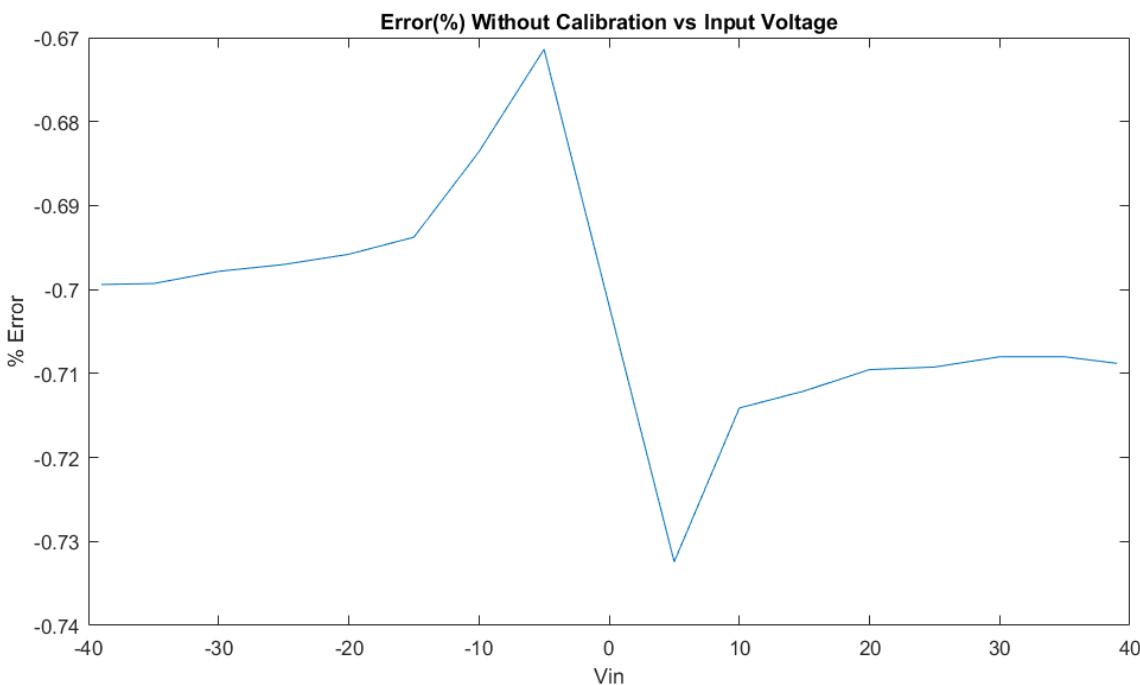
非校准测量

在测量 ADC 电压输入和测量的精度时，我们使用了 $\pm 40V$ 满量程范围内的不同直流输入值。以下方程式展示了如何计算通过 ADC 读取的模拟电压。FSR 在这里是指系统的满量程范围，在本例中该值为 $40V$ 。该方程式中添加了因数 2，因为这是一个双极性输入，其中输入范围实际上为 $\pm 40V$ （也就是 $80V$ 的范围）。此方程式中的 $V_{out,ADC}$ 的范围为 $\pm 40V$ ，对应的是系统输入。

$$V_{out,ADC} = \frac{Code_{out} \cdot 2 \cdot FSR}{2^N}$$

该值的百分比误差通过以下方程式计算得出：

$$\text{Error}(\%) = \frac{V_{in,ADC} - V_{out,ADC}}{V_{in,ADC}} \cdot 100$$



两点校准

通过施加校准，可消除外部电阻器引入的读数误差。两点校准法会在 ADC 线性范围内施加两个分别与满量程输入范围相差 $0.25V$ 的测试信号并对其进行采样。然后，使用这些样本测量值计算线性传递函数的斜率和偏移量。校准将会消除外部电阻器引入的增益误差和内部器件的增益误差。

1. 施加 $-39V$ 的测试信号：

V _{min}	测得的代码
-39V	-128689

2. 施加 $39V$ 的测试信号：

V _{max}	测得的代码
39V	128701

3. 计算斜率和偏移量这两个校准系数:

$$m = \frac{Code_{max} - Code_{min}}{V_{max} - V_{min}} = \frac{128701 - (-128689)}{39V - (-39V)} = 3299.872$$

$$b = Code_{min} - m \cdot V_{min} = -128689 - 3299.872 \cdot (-39V) = 6.008$$

4. 将校准系数应用至后续的所有测量:

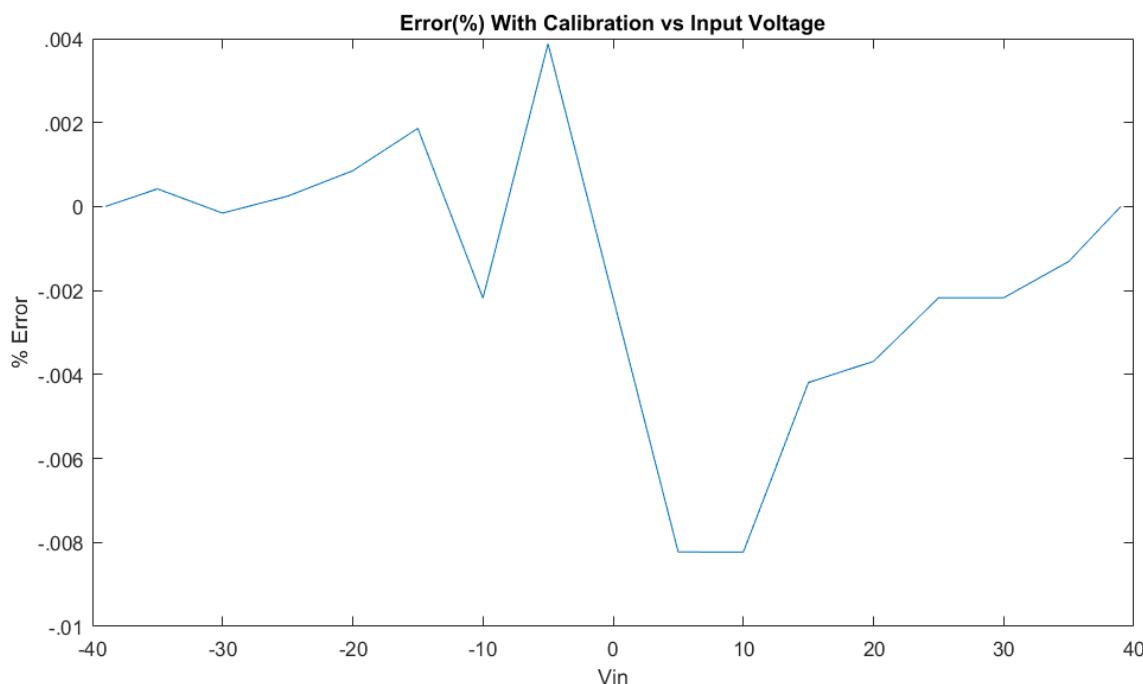
$$V_{in_Calibrate} = \frac{Code - b}{m} = \frac{128701 - 6.008}{3299.872} = 38.999$$

两点校准测量

校准系数

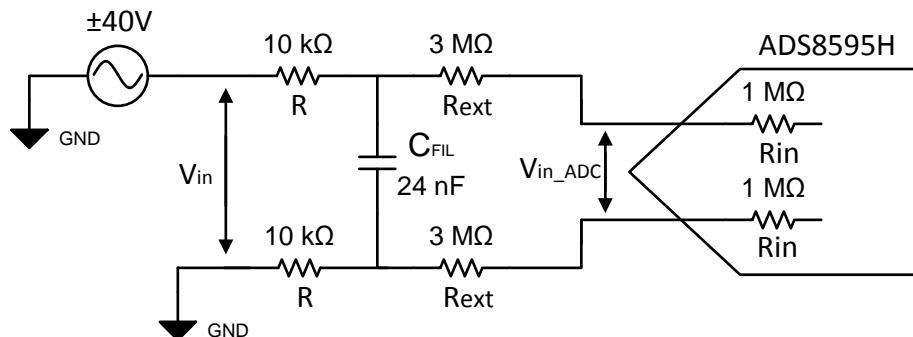
$$m = 3299.872; \quad b = 6.008$$

在施加校准后, 读数误差会显著减小。



备用原理图（具有滤波器电容器）

由于使用的是高值电阻器，因此加入电容器会显著影响各种读数，例如更高的漂移。这是由于电容器的漏洞造成的。这种漏电会随时间和温度的变化而变化，而且由此造成的误差很难通过校准消除。如果需要输入滤波器，则可以使用该备用原理图来实施该滤波器。该电容器应放置在外部电阻器前面（相对于输入信号而言），且需通过一个平衡的电阻器/电容器滤波器进行放置。



备用原理图（具有滤波器电容器） - 组件选择

外部抗混叠 RC 滤波器可减小噪声，并防止因电气过载而造成损坏。此外，平衡的 RC 滤波器配置是实现良好共模噪声抑制效果的必要条件；正负输入路径上均添加了匹配的外部电阻器。正如设计说明中所述，这些外部电阻器也必须为低温漂电阻器。

1. 根据所需的截止频率选择 R 的值。本示例使用的截止频率为 320Hz ，因此该电阻器值为 $10\text{k}\Omega$ 。

$$R = 10\text{k}\Omega$$

2. 选择 C_{FIL}

$$C_{FIL} = \frac{1}{2 \cdot \pi \cdot f_c \cdot 2 \cdot R} = \frac{1}{2 \cdot \pi \cdot 320\text{Hz} \cdot 2 \cdot 10\text{k}\Omega} = 24.8\text{nF}$$

可用的标准电容器最接近值 $C_{FIL} = 24\text{nF}$

设计中采用的器件

器件	主要 特性	链接	类似器件
ADS8598H	采用单电源并具有双极性输入的 18 位高速 8 通道同步采样 ADC	www.ti.com/product/cn/ADS8598H	www.ti.com/cn/adcs

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

±10V ADC 输入电路的高共模差分输入电压

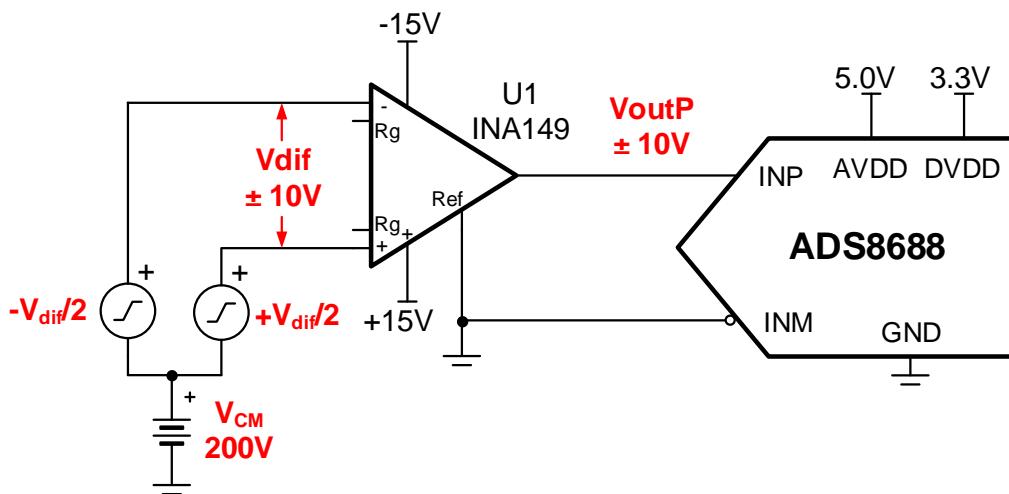
Aaron Estrada

输入	ADC 输入	数字输出 ADS8688
$V_{inDiffMin} = -10.24V$	$CH_x = -10.24V$	0000_H
$V_{inDiffMax} = +10.24V$	$CH_x = +10.24V$	$FFFF_H$

电源			
AVDD	DVDD	AGND	DGND
5.0V	3.3V	GND	GND

设计 说明

该指导手册的目的是演示使用差分放大器或仪表放大器将具有高共模电压 (V_{cm}) 的信号转换为 [ADS86XX](#) 系列可以接受的电平的优点和缺点。[ADS86XX](#) 系列无法支持高 V_{cm} ，因此使用差分或仪表放大器驱动 ADC 可解决该问题。[INA828](#) 器件是一款仪表放大器，具有极高的输入阻抗 ($100G\Omega$)、出色的直流精度和低噪声。[INA828](#) 可以接受其电源电压范围 ($\pm 15V$) 内的共模信号。[INA149](#) 器件是单位增益差分放大器，具有高达 $\pm 275V$ 的高输入共模电压范围，但输入阻抗低于 [INA828](#) 器件（差分 = $800k\Omega$ ，共模 = $200k\Omega$ ）。[ADS86XX](#) 系列 ADC 具有集成式模拟前端 (AFE) 和多路复用器，使其成为 [PLC](#)（模拟输入模块）、[保护继电器](#)、[电网自动化](#)和其他各种工业应用的理想候选 方案。



规格

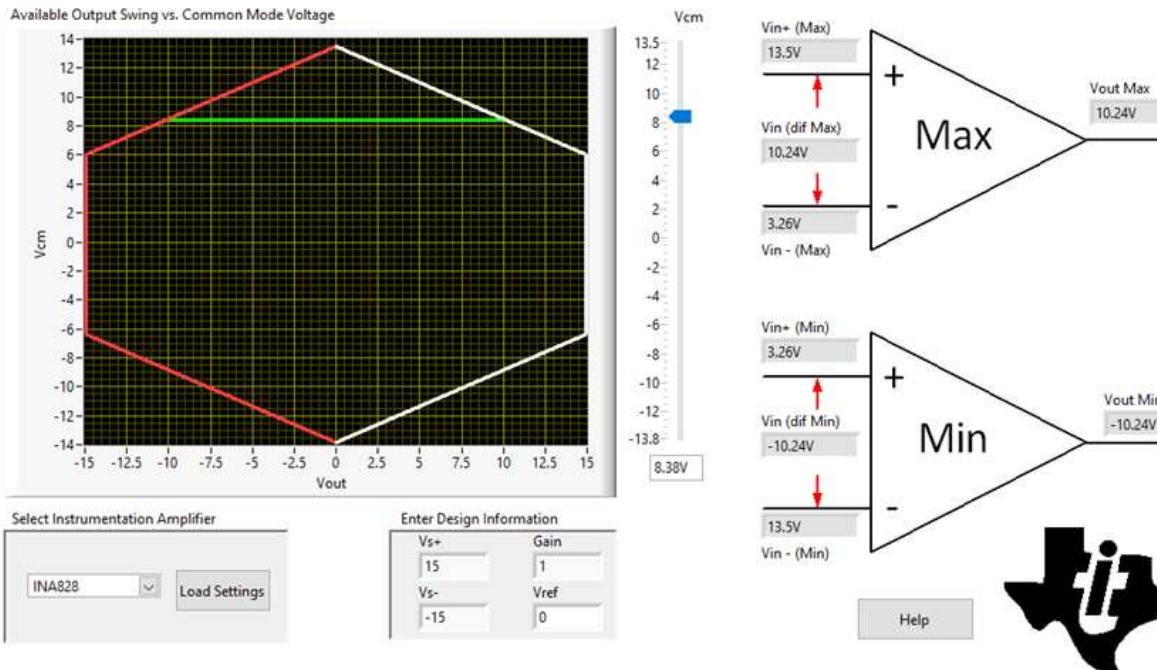
规格	计算值	仿真值	测得值
INA149 共模电压 (VCM)	275V	275V	275V
INA828 共模电压 (VCM)	8.38V	8.38V	7.5V
INA149 积分噪声	487 μ V	487.3 μ V	488 μ V
INA828 积分噪声	150 μ V	150 μ V	154 μ V

设计说明

1. 由于集成式模拟前端和多路复用器，因此选择了 [ADS86XX](#) 系列 HV SAR ADC。由于具有集成式 AFE，因此无需使用额外的组件即可驱动 ADC。
2. 选择了 [INA149](#) 器件来提供极高的共模电压 ($V_{cm} = \pm 275V$)。
3. 将 [INA828](#) 器件与 [INA149](#) 进行比较，可看出 [INA828](#) 器件具有高输入阻抗 ($100G\Omega$)，[INA149](#) 器件具有较低的输入阻抗，(差分 = $800k\Omega$ ，共模 = $200k\Omega$)。此外，[INA149](#) 器件具有非常宽的共模范围 ($V_{cm} = \pm 275V$)，但 [INA828](#) 共模范围仅限于电源电压范围 (例如 $\pm 15V$)。如果需要高输入阻抗，则可以使用 [INA828](#) 器件，但注意不要超出共模范围。请注意，当传感器输出阻抗较高时，高输入阻抗很重要，因为这会产生分压器效应并引入误差。
4. 在该示例中，输入信号是 $\pm 10.24V$ 。因此，无需使用电阻器 R_g 即可设置 [INA828](#) 器件的增益 = 1。如果输入信号较小，请使用适当的电阻器值通过基准引脚上的适当基准电压设置增益，以实现与 ADC 的输入范围相匹配的输入摆幅。
5. 使用 [仪表放大器的共模输入范围计算器](#) 软件工具检查仪表放大器的共模范围。
6. 如果需要增益，则为增益设置电阻器 (R_g) 使用 0.1% 20ppm/ $^{\circ}C$ 薄膜电阻器或更佳的电阻器，以实现最佳增益精度和低增益漂移。

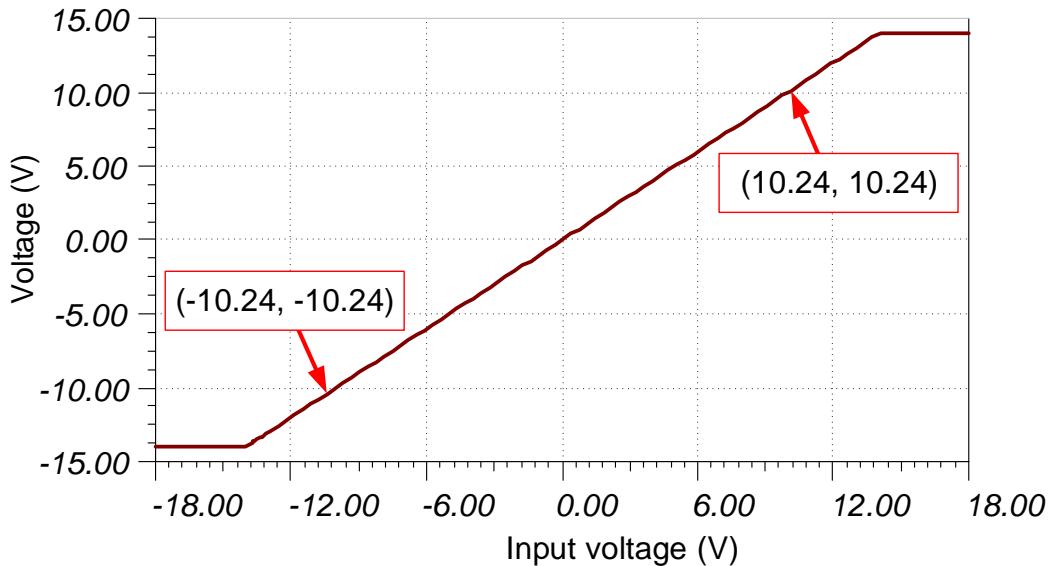
组件选择

1. ADS86XX 可以接受 $\pm 10.24V$ 的单端输入信号。在该示例中，输入信号为 $\pm 10.24V$ ，因此 INA828 器件无需外部增益设置电阻器。INA149 器件是单位增益差分放大器，因此无需额外的元件。
2. INA828 基准电压输入用于更改输入，以匹配 ADC 的输入范围。在该示例中，ADC 输入范围是对称的，因此基准引脚接地。
3. 使用 [仪表放大器的共模输入范围计算器](#) 确定 INA828 器件是超出共模范围。在该示例中，INA828 器件显示您可以通过 $\pm 15V$ 电源在增益 = 1 且 $V_{ref} = 0V$ 的情况下实现 $8.38V$ 的最大 VCM。



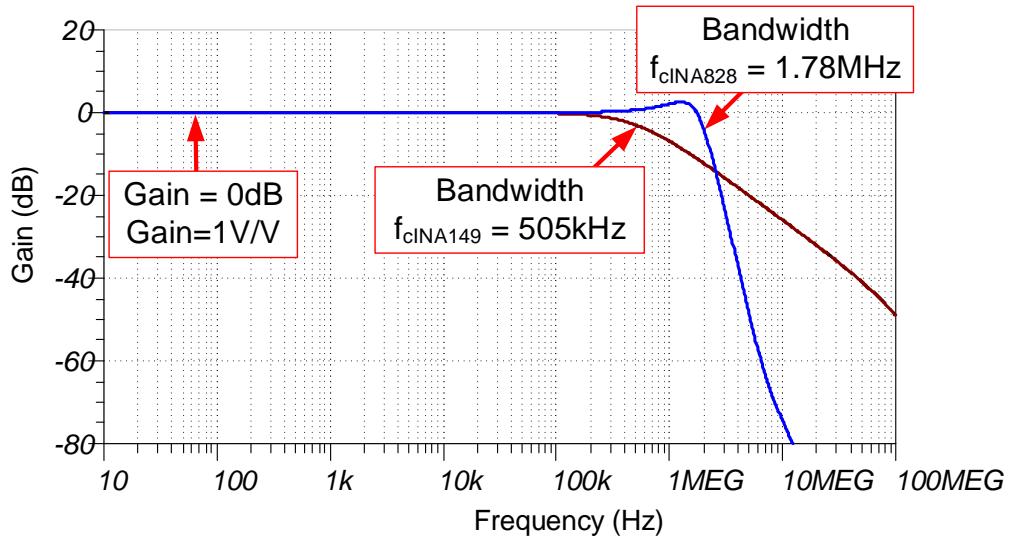
直流传输特性

下图展示了 INA149 器件的线性输出响应。ADC 的输入范围是 $\pm 10.24V$ ，因此放大器的线性度远远超出 ADC 所需的范围。请观看《[使用仪表放大器时确定 SAR ADC 的线性范围](#)》，了解有关该主题的详细理论。



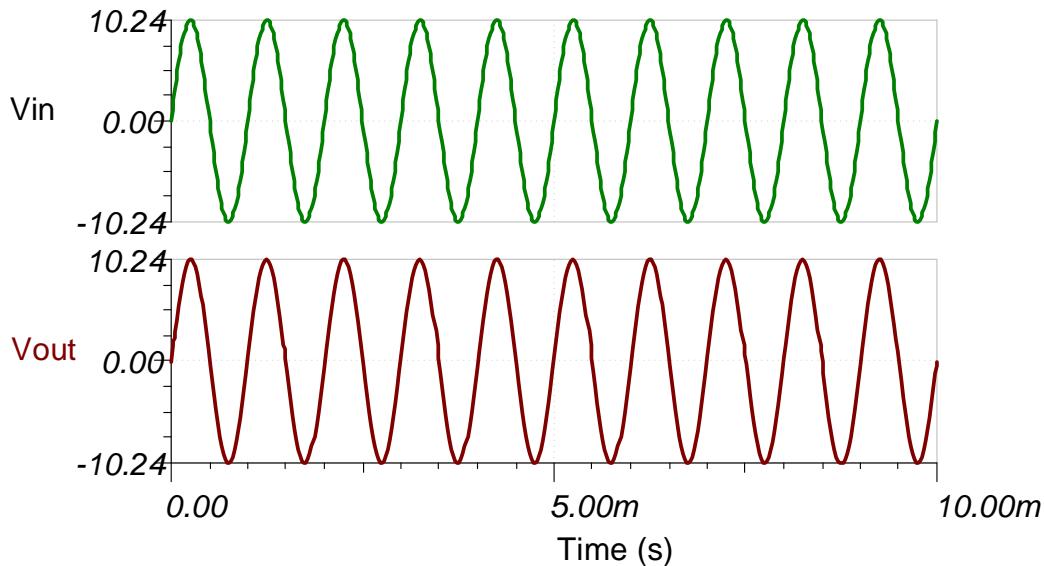
交流传输特性

当增益 = 1V/V (或 0dB) 时，INA149 器件的仿真带宽是 505kHz。当增益为 0dB 时，INA828 器件的仿真带宽是 1.78MHz。这两个仿真带宽都非常符合其各自的数据表。请观看[放大器带宽视频系列](#)，了解有关该主题的更多详细信息。

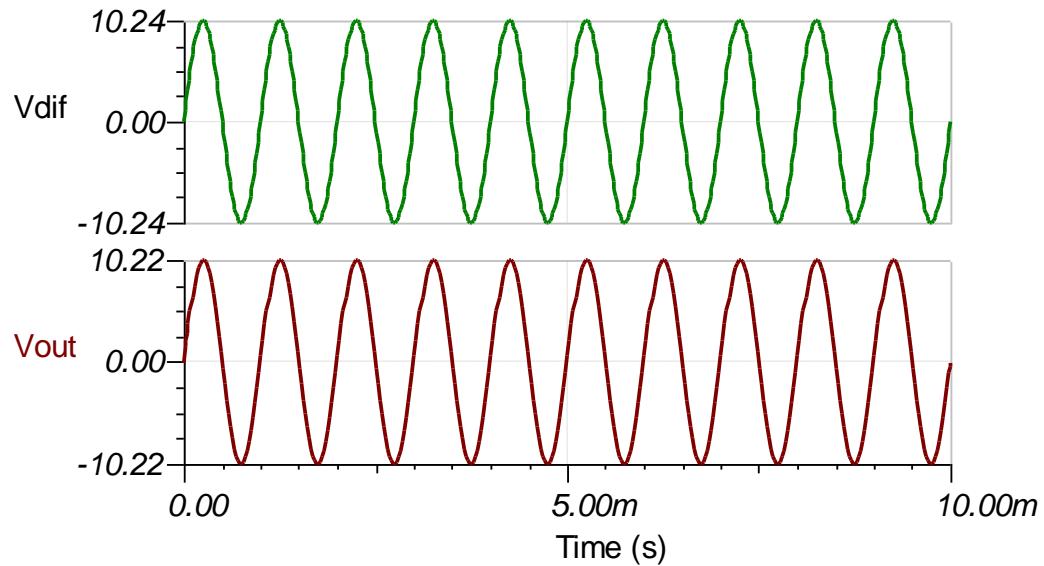


瞬态 ADC 输入趋稳仿真

使用 $\pm 10.24V$ 差分输入和 $275V$ 共模电压对 INA149 器件进行了仿真。以下 TINA 仿真显示了 INA149 器件的差分输入和单端输出。该器件没有 $200V$ 共模电压问题。



使用 $\pm 10.24V$ 差分输入和 $7.75V$ 共模电压对 INA828 器件进行了仿真。以下 TINA 仿真显示了 INA828 器件的差分输入和单端输出。



噪声仿真

该部分提供了 INA149 和 INA828 器件的简化噪声计算。仿真结果与计算结果非常接近。请观看《运算放大器：噪声 4》，了解有关放大器噪声计算的详细理论，并观看《计算 ADC 系统的总噪声》，了解数据转换器噪声。

INA149 integrated noise:

$$E_{n INA149} = e_{ni} \sqrt{f_c \cdot K_n} \quad (550 \text{ nV}/\sqrt{\text{Hz}}) \sqrt{505 \text{ kHz} \cdot 1.57} \quad 489 \mu\text{Vrms}$$

INA828 integrated noise:

$$E_{n INA828} = \text{Gain} \sqrt{e_{ni}^2 + e_{no}^2} \sqrt{f_c \cdot K_n} \quad (1) \sqrt{(7 \text{ nV}/\sqrt{\text{Hz}})^2 + (90 \text{ nV}/\sqrt{\text{Hz}})^2} \sqrt{1.78 \text{ MHz} \cdot 1.57} \quad 151 \mu\text{Vrms}$$

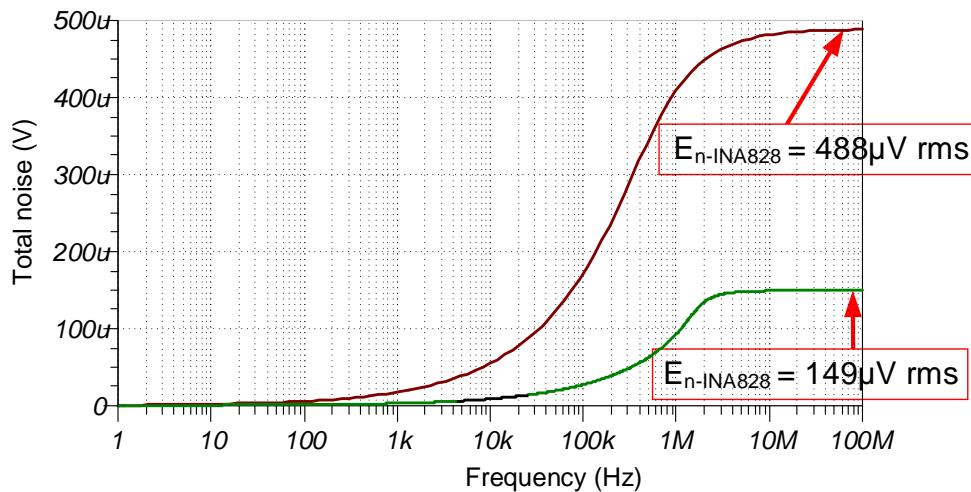
ADS8688 器件具有内部二阶 15kHz LPF。该滤波器可显著降低仪表放大器产生的噪声。

INA149 integrated noise:

$$E_{n INA149} = e_{ni} \sqrt{f_c \cdot K_n} \quad (550 \text{ nV}/\sqrt{\text{Hz}}) \sqrt{15 \text{ kHz} \cdot 1.22} \quad 74.4 \mu\text{Vrms}$$

INA828 integrated noise:

$$E_{n INA828} = \text{Gain} \sqrt{e_{ni}^2 + e_{no}^2} \sqrt{f_c \cdot K_n} \quad (1) \sqrt{(7 \text{ nV}/\sqrt{\text{Hz}})^2 + (90 \text{ nV}/\sqrt{\text{Hz}})^2} \sqrt{15 \text{ kHz} \cdot 1.22} \quad 12.2 \mu\text{Vrms}$$



设计中采用的器件

器件	主要 特性	链接	其他可能的器件
ADS86XX	16 位分辨率, 4 通道/8 通道多路复用器, SPI, 500ksps 采样率, 片上 4.096V 基准	http://www.ti.com/product/cn/ADS8688	http://www.ti.com/adcs
INA149	500kHz 带宽, 极高的 VCM, 出色的非线性	http://www.ti.com/product/cn/INA149	http://www.ti.com/zh-cn/amplifier-circuit/op-amps/fully-differential/overview.html
INA828	2MHz 带宽, 低功耗, $12\text{nV}/\sqrt{\text{Hz}}$ 噪声	http://www.ti.com/product/cn/INA828	http://www.ti.com/inas

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/cn/lit/zip/sbac224>。

高电流电池监控器电路: 0-10A, 0-10kHz, 18 位

Luis Chioye

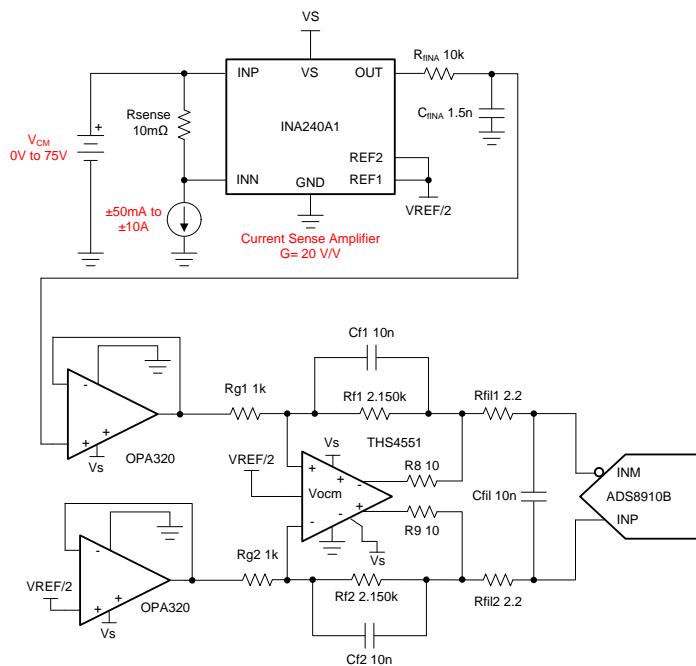
检测电阻器电流	INA 输出、放大器输入	ADC 输入	数字输出 ADS8910B
最小电流 = $\pm 50\text{mA}$	输出 = $\pm 10\text{mV}$	$V_{outDif} = \pm 21.3\text{mV}$	$233_H\ 563_{10},\ 3FD\text{CB}_H\ -564_0$
最大电流 = $+10\text{A}$	输出 = $\pm 2\text{V}$	$V_{outDif} = \pm 4.3\text{V}$	$1B851^H\ 112722_{10}\ 247AE_H\ -112722_{10}$

电源和基准			
Vs	Vee	Vref	Vcm
5.3V <Vs <5.5V	0V	5V	2.5V

设计 说明

该单电源电流检测解决方案可以在分流电阻器上测量 $\pm 50\text{mA}$ 至 $\pm 10\text{A}$ 范围内的电流信号。电流检测放大器可以在 0V 至 75V 的宽共模电压范围内测量分流电阻器。全差分放大器 (FDA) 执行单端至差分转换，并以 1MSPS 的最大数据速率驱动范围为 $\pm 5\text{V}$ 的 SAR ADC 差分输入。可以调整组件选择部分中的值，以允许不同的电流水平。

该电路实施适合需要准确测量电压的应用，例如电池维护系统、电池分析仪、[电池测试设备](#)、[ATE](#) 和无线基站中的远程无线电装置 (RRU)。



规格：

误差分析	计算值	仿真值	测得值
瞬态 ADC 输入趋稳	$> 1\text{LSB} > 38\mu\text{V}$	$6.6\mu\text{V}$	不适用
噪声 (ADC 输入端)	$221.8\mu\text{V rms}$	$207.3\mu\text{V rms}$	$227\mu\text{V rms}$
带宽	10.6kHz	10.71kHz	10.71kHz

设计说明

1. 根据输入电流范围和输入共模电压要求确定分流检测电阻器值并选择电流检测放大器。组件选择部分中介绍了该内容。
2. 根据电流检测放大器输出、ADC 满量程输入范围和全差分放大器的输出摆幅规格确定全差分放大器增益。组件选择部分中介绍了该内容。
3. 选择 COG 电容器以最大限度减少失真。
4. 使用 $0.1\% 20\text{ppm}/^\circ\text{C}$ 薄膜电阻器或更佳的电阻器，以实现良好的精确度、低增益漂移并最大程度地降低失真。
5. TI 高精度实验室培训视频系列介绍了进行误差分析的方法。查看以下链接，以了解最大程度地减小增益、失调电压、漂移和噪声误差的方法：[误差和噪声](#)。
6. [TI 高精度实验室 – ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处展示的值能够为本例中的放大器、增益设置和数据转换器提供良好的趋稳和交流性能。如果修改了设计，请选择其他 RC 滤波器。请观看 [《SAR ADC 前端组件选择简介》](#)，了解如何选择 RC 滤波器，以实现最佳的趋稳和交流性能。

电流检测电路的组件选择

1. 选择 **R_{sh}** 电阻器，并确定电流检测放大器（双向电流）的增益。

$$R_{sh} = \frac{V_{sh(max)}}{I_{load(max)}} = \frac{100mV}{10A} = 0.01\Omega$$

$$\pm V_{out(range)} = \pm \frac{V_{REF}}{2} = \pm \frac{5V}{2} = \pm 2.5V$$

$$G_{INA} = \frac{\pm V_{out(range)}}{I_{load(max)} \cdot R_{sh}} = \frac{\pm 2.5V}{10A \cdot 0.01\Omega} = 25V / V$$

2. 计算电流检测放大器输出范围。

$$V_{ina_outmax} = G_{INA} \cdot (I_{load(max)} \cdot R_{sh}) + \frac{V_{ref}}{2} = (20V / V) \cdot (10A \times 0.01\Omega) + \frac{5V}{2} = 4.5V$$

$$V_{ina_outmax} = G_{INA} \cdot (I_{load(max)} \cdot R_{sh}) + \frac{V_{ref}}{2} = (20V / V) \cdot (-10A \cdot 0.01\Omega) + \frac{5V}{2} = 0.5V$$

3. 确定 ADC 满量程输入范围和相关结果（第 3 步）。

$$ADC_{Full-Scale\ Range} = \pm V_{REF} = \pm 5V$$

4. 确定 FDA 线性运行的最大和最小输出。

$0.23V < V_{out} < 4.77V$ from THS4551 output low / high specification for linear operation

$$V_{out_FDA_max} = 4.77V - 0.23V = 4.54V \text{ Differential max output}$$

$$V_{out_FDA_min} = -V_{out_FDA_max} = -4.54V \text{ Differential min output}$$

5. 根据 ADC 满量程输入范围、FDA 输出范围和相关结果（第 3 步）确定差分增益。

$$Gain = \frac{V_{out_FDA_max} - V_{out_FDA_min}}{V_{INA_outmax} - V_{INA_outmin}} = \frac{4.54V - (-4.54V)}{4.5V - 0.5V} = 2.77V / V$$

$$Gain \approx 2.15V / V \text{ for margin}$$

6. 确定用于实现差分增益的标准电阻器值。

$$Gain_{FDA} = \frac{R_f}{R_g} = 2.15V / V$$

$$\frac{R_f}{R_g} = 2.15V / V = \frac{2.15k\Omega}{1.00k\Omega} = 2.15V / V$$

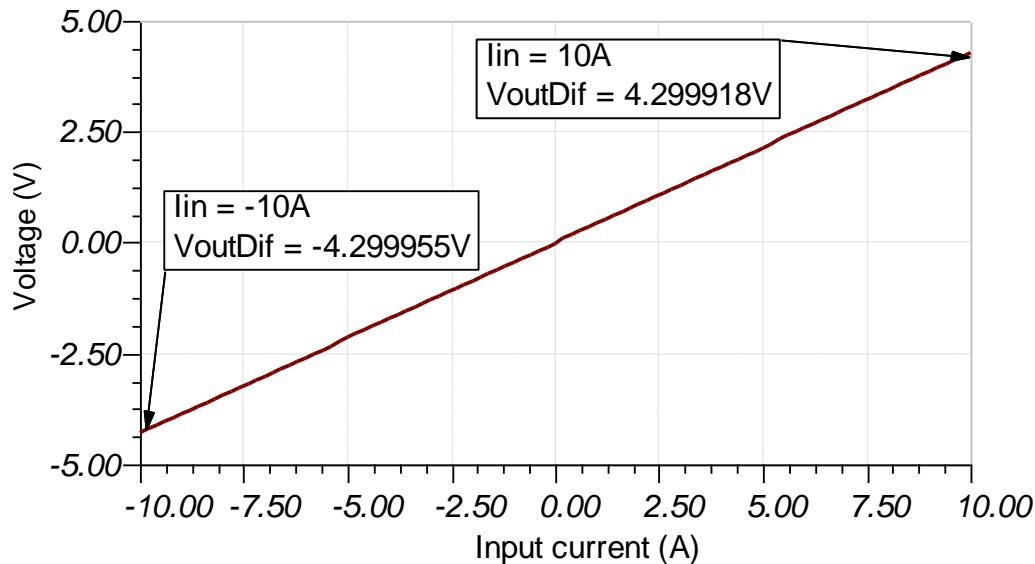
7. 确定用于实现截止频率的 **R_{fINA}**、**C_{fINA}**。

$$C_{fINA} = \frac{1}{2 \cdot \pi \cdot f_c \cdot R_{fINA}} = \frac{1}{2 \cdot \pi \cdot 10kHz \cdot 10k\Omega} = 1.591nF \text{ or } 1.5nF \text{ for standard value}$$

$$f_{fina} = \frac{1}{2 \cdot \pi \cdot C_{fINA} \cdot R_f} = \frac{1}{2 \cdot \pi \cdot 1.5nF \cdot 10k\Omega} = 10.6kHz$$

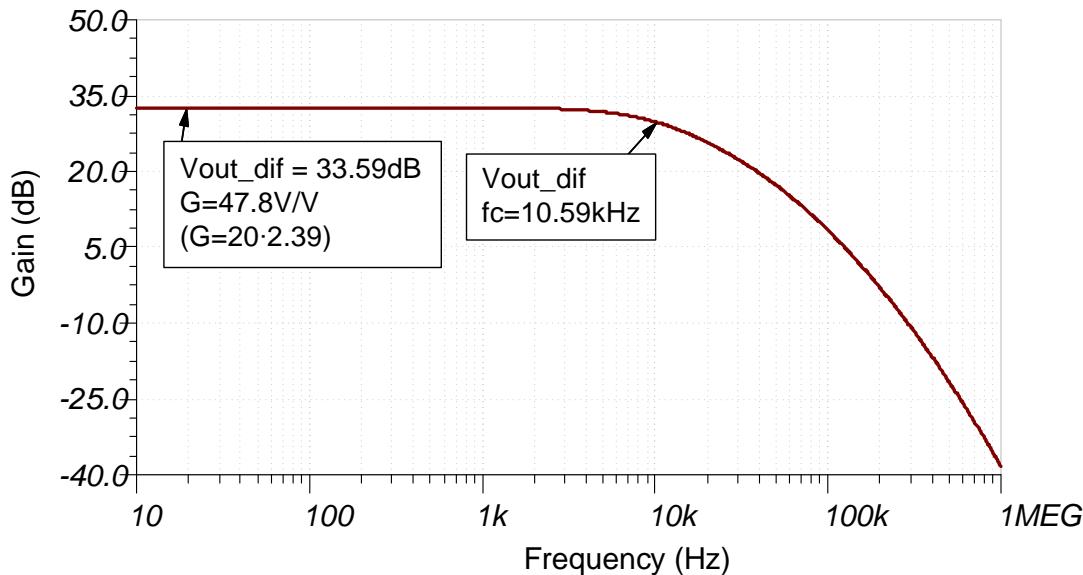
全差分直流传输特性

下图展示了 $-10A$ 至 $+10A$ 输入的线性输出响应。



交流传输特性

带宽被仿真为 $10.5kHz$, 增益为 $32.66dB$, 这意味着 $43V/V$ 的线性增益 ($G = 20 \cdot 2.15V/V$)。



噪声仿真

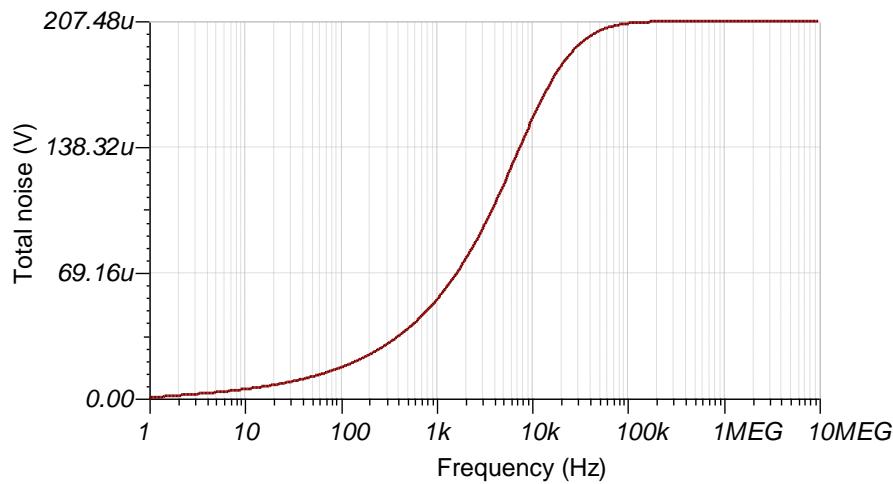
以下简化噪声计算方法用于进行粗略估算。由于电流检测放大器 INA240 是主要的噪声源，因此在噪声估算中忽略了 OPA320 缓冲器和 THS4521 的噪声贡献。我们在此计算中忽略电阻器噪声，因为在频率大于 10.6kHz 的情况下此噪声会衰减。

$$f_c = \frac{1}{2\pi \cdot R_{INA} \cdot C_{INA}} = \frac{1}{2\pi \cdot 10k\Omega \cdot 1.5nF} = 10.6\text{kHz}$$

$$E_{nINA240} = e_{nINA240} \cdot G_{INA} \cdot \sqrt{K_n \cdot f_c} = (40\text{nV} / \sqrt{\text{Hz}}) \cdot (20\text{V} / \text{V}) \cdot \sqrt{1.57 \cdot 10.6\text{kHz}} = 103.2\mu\text{V}$$

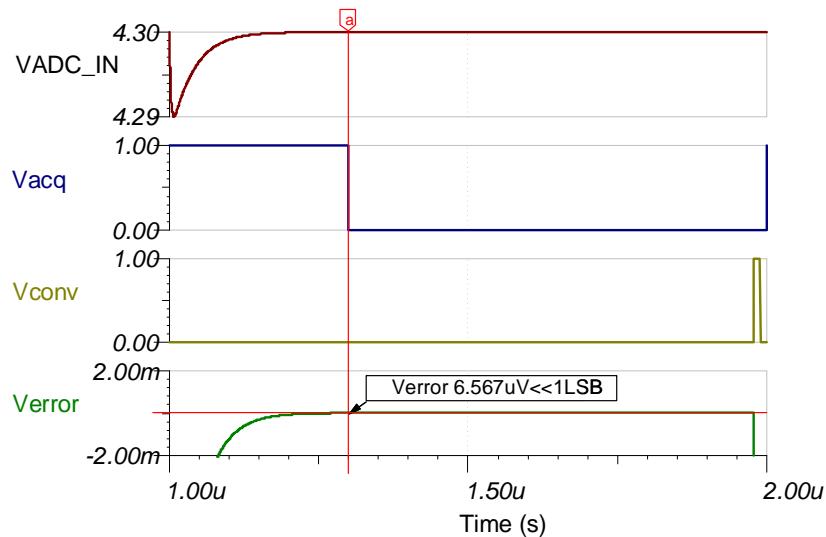
$$E_{nADCIN} = E_{nINA240} \cdot G_{FDA} = (103.2\mu\text{Vrms}) \cdot (2.15\text{V} / \text{V}) = 221 \square 8\mu\text{Vrms}$$

请注意，计算结果与仿真结果之间匹配良好。请观看 [《运算放大器：噪声 4》](#)，了解有关放大器噪声计算的详细理论，并观看 [《计算 ADC 系统的总噪声》](#)，了解数据转换器噪声。



瞬态 ADC 输入趋稳仿真

以下仿真显示了趋稳至 10V 直流输入信号（ADC 差分输入信号 +4.3V）的情况。该类型的仿真表明已正确选择采样保持反冲电路。请观看 [《最终 SAR ADC 驱动器仿真》](#)，了解有关该主题的详细理论。



设计中采用的器件：

器件	主要特性	链接	类似器件
ADS8910B ⁽¹⁾	18 位分辨率, 1Msps 采样率, 集成基准缓冲器, 全差分输入, Vref 输入范围为 2.5V 至 5V	www.ti.com.cn/product/cn/ADS8910B	www.ti.com/adcs
INA240	高侧和低侧、双向、零漂移电流检测放大器, 增益误差 = 0.20%, 增益= 20V/V, 宽共模 = -4V 至 80V	www.ti.com.cn/product/cn/INA240	http://www.ti.com.cn/zh-cn/amplifier-circuit/instrumentation/overview.html
THS4551	全差分放大器 (FDA), 150MHz 带宽, 轨至轨输出, VosDriftMax = 1.8 μ V/°C, e_n = 3.3nV/rtHz	www.ti.com.cn/product/cn/THS4551	www.ti.com.cn/opamp
OPA320	20MHz 带宽, 轨至轨 (具有零交叉失真), VosMax = 150 μ V, VosDriftMax = 5 μ V/C, e_n = 7nV/rtHz	www.ti.com.cn/product/cn/OPA320	www.ti.com.cn/opamp
REF5050	3ppm/°C 漂移, 0.05% 初始精度, 4 μ Vpp/V 噪声	www.ti.com.cn/product/cn/REF5050	www.ti.com.cn/vref

⁽¹⁾ REF5050 可直接连接到 ADS8910B, 无需任何缓冲器, 因为 ADS8910B 具有内置的内部基准缓冲器。此外, REF5050 具有精密 SAR 应用所需的低噪声和漂移。INA240 可在电流检测解决方案中提供高共模范围和低增益误差。THS4551 通常用于高速精密全差分 SAR 应用, 因为它具有足够的带宽使 ADC 输入采样产生的电荷反冲瞬态趋稳。需要使用 OPA320 将 INA240 与 FDA 输入端的任何剩余电荷反冲相隔离。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

主要文件链接

ADS8900B 设计文件 – <http://www.ti.com/cn/lit/zip/sbam340>。

适用于 SAR ADC 的高输入阻抗、真差分、模拟前端 (AFE) 衰减器电路

Luis Chiyoé

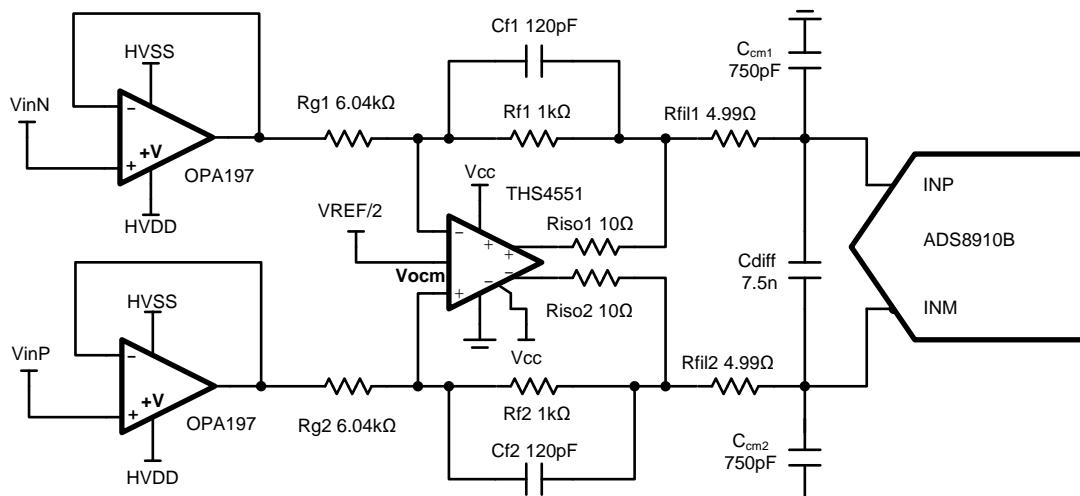
输入电压 (OPA197 缓冲器)	THS4551 输出、ADC 输入	ADS8912B 数字输出
$V_{inP} = -12V$, $V_{inN} = +12V$, $V_{inMin} (Dif) = -24V$	$V_{outDif} = -4.00V$, $V_{outP} = 0.25V$, $V_{outN} = 4.25V$	$238E3_H -116509_{10}$
$V_{inP} = +12V$, $V_{inN} = -12V$, $V_{inMax} (Dif) = +24V$	$V_{outDif} = +4.0V$, $V_{outP} = 4.25V$, $V_{outN} = 0.25V$	$1C71C_H +116508_{10}$

电源和基准电压					
HVDD	HVSS	V_{cc}	V_{ee}	V_{ref}	V_{cm}
+15V	-15V	+5.0V	0V	+4.5V	2.5V

设计说明

此模拟前端 (AFE) 和 SAR ADC 数据采集解决方案可测量 $\pm 24V$ 范围（或绝对输入范围 $V_{inP} = \pm 12V$, $V_{inN} = \pm 12V$ ）内的真差分电压信号，提供高输入阻抗，支持高达 500ksps 的数据速率，且具有 18 位分辨率。此解决方案采用具有低输入偏置电流的精密 36V 轨至轨放大器来缓冲全差分放大器 (FDA) 的输入。FDA 可使信号衰减并将其转换为 SAR ADC 的差分电压和共模电压范围。您可以调整组件选择部分的值以允许不同的输入电压电平。

该电路实现方案用于精确测量 [特定于应用的测试设备、数据采集 \(DAQ\) 卡](#) 和 [模拟输入模块](#)（用于可编程自动化控制 (PAC)、离散控制系统 (DCS) 和可编程逻辑控制 (PLC) 应用中的环流）中的真差分电压。



Copyright © 2017, Texas Instruments Incorporated

规格

规格	目标值	计算值	仿真值
瞬态 ADC 输入趋稳 (500ksps)	<< 1 LSB; << 34 μ V	不适用	0.5 μ V
噪声 (ADC 输入端)	10 μ V _{RMS}	9.28 μ V _{RMS}	9.76 μ V _{RMS}
带宽	1.25MHz	1.25MHz	1.1MHz

设计注意事项

1. 根据线性运行的共模、输出摆幅规格，验证运算放大器（缓冲器）的线性范围。此内容涵盖在组件选择部分之中。选择一个具有低输入偏置电流的放大器。
2. 查找 ADC 满量程范围和共模范围规格。此内容涵盖在组件选择之中。
3. 根据 FDA 的输入信号幅度、ADC 满量程范围和输出摆幅规格，确定 FDA 所需的衰减。此内容涵盖在组件选择部分之中。
4. 选择 COG 电容器以最大限度减少失真。
5. 使用 0.1% 20ppm/°C 或更高规格的薄膜电阻器以实现良好的精确度、低增益漂移并最大限度减少失真。
6. [了解和校准 ADC 系统的失调电压和增益](#) 介绍了误差分析的方法。请查看该链接以了解最大限度减少增益误差、失调电压误差、漂移误差和噪声误差的方法。
7. [SAR ADC 前端组件选择简介](#) 介绍了选择电荷桶电路 Rfilt 和 Cfilt 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处展示的值将能够为本例中的放大器、增益设置和数据转换器提供良好的趋稳性能和交流性能。如果改动了设计，必须选择其他的 RC 滤波器。请参阅高精度实验室 视频了解如何选择 RC 滤波器以实现最佳的趋稳性能和交流性能。

缓冲放大器和 FDA 的组件选择和设置

1. 验证缓冲放大器线性运行的输入范围:

Select Supplies $(V-) = -15V, (V+) = +15V$ to allow $V_{inP} = \pm 12V$ $V_{inN} = \pm 12V$ range

$(V-) - 0.1V < V_{cm} < (V+) - 3V$ from OPA197 common-mode voltage specification

$-15.1V < V_{cm} < +12V$ allows required $\pm 12V$ input voltage range

2. 验证缓冲放大器线性运行的输出范围:

$(V-) + 0.6V < V_{out} < (V+) - 0.6V$ from OPA197 AOL specification for linear operation

$-14.4V < V_{out} < 14.4V$ allows required $\pm 12V$ output voltage range

3. 查找 ADC 满量程输入范围。在该电路中, $V_{REF} = 4.5V$:

$ADC_{Full-Scale Range} = \pm V_{REF} = \pm 4.5V$ from ADS8910B datasheet

4. 查找所需的 ADC 共模电压:

$$V_{CM} = \frac{+V_{REF}}{2} = 2.25V \text{ from ADS8910B datasheet, therefore set FDA VCOM} = 2.25V$$

5. 查找 FDA 线性运行的绝对输出电压范围:

$0.23V < V_{out} < 4.77V$ from THS4551 output low/high specification for linear operation

However, the positive range is limited by $ADC_{Full-Scale Range} = \pm 4.5V$, therefore

$0.23V < V_{out} < 4.5V$ where $V_{outMin} = 0.23V, V_{outMax} = 4.5V$

6. 查找 FDA 线性运行的差分输出电压范围。该电路的一般输出电压公式如下:

$$V_{outMin} = \frac{V_{outDifMin}}{2} + V_{cm} \text{ and } V_{outMax} = \frac{V_{outDifMax}}{2} + V_{cm}$$

Re-arrange the equations and solve for $V_{outDifMin}$ and $V_{outDifMax}$.

Find maximum differential output voltage range based on worst case:

$$V_{outDifMax} = 2 \cdot V_{outMax} - 2 \cdot V_{cm} = 2 \cdot (4.5V) - 2 \cdot (2.25V) = 4.5V$$

$$V_{outDifMin} = 2 \cdot V_{outMin} - 2 \cdot V_{cm} = 2 \cdot (0.23V) - 2 \cdot (2.25V) = -4.04V$$

Based on combined worst case, choose $V_{outDifMin} = -4.04V$ and $V_{outDifMax} = +4.04V$

7. 查找 FDA 差分输入电压范围:

$$V_{inDifMax} = V_{inPmax} - V_{inNmin} = +12V - (-12V) = +24V$$

$$V_{inDifMin} = V_{inPmin} - V_{inNmax} = -12V - (+12V) = -24V$$

8. 查找 FDA 所需的衰减比:

$$Gain_{FDA} = \frac{V_{outDifMax} - V_{outDifMin}}{V_{inDifMax} - V_{inDifMin}} = \frac{(+4.04V) - (-4.04V)}{(+24V) - (-24V)} = 0.166 \frac{V}{V} \approx \frac{1}{6} \frac{V}{V}$$

9. 查找标准电阻值来设置衰减:

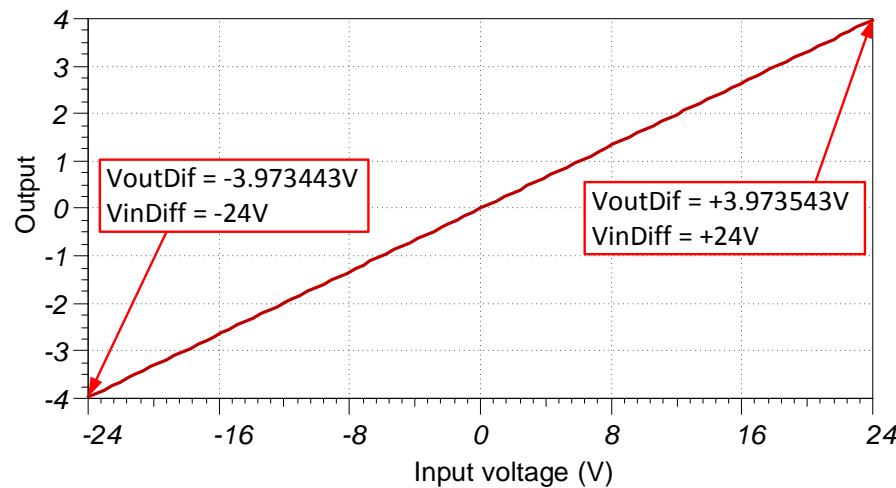
$$Gain_{FDA} = \frac{R_f}{R_g} = \frac{1}{6} \frac{V}{V} \Rightarrow \frac{R_g}{R_f} = \frac{1.00k\Omega}{6.04k\Omega} = \frac{1}{6.04} \frac{V}{V}$$

10. 查找 C_f (截止频率为 f_c , $R_{fINA} = 1k\Omega$) :

$$C_f = \frac{1}{2 \cdot \pi \cdot f_c \cdot R_{fINA}} = \frac{1}{2 \cdot \pi \cdot (1.25MHz) \cdot (1k\Omega)} = 127pF \text{ or } 120pF \text{ standard value}$$

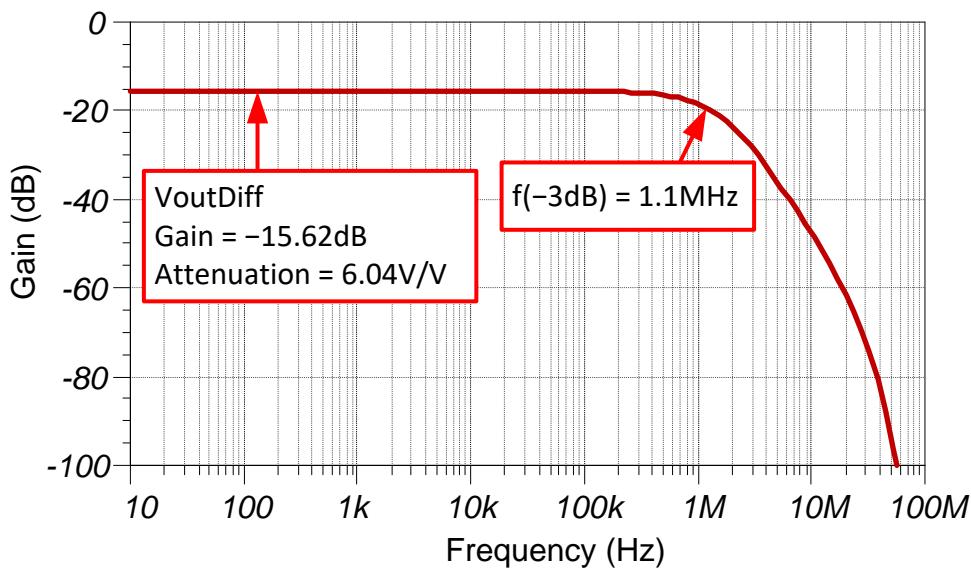
直流传输特性

下图展示了 $+24V$ 至 $-24V$ 差分输入的线性输出响应。



交流传输特性

仿真带宽约为 $1.1MHz$ ，增益为 $-15.62dB$ ，这是约为 $0.166V/V$ 的线性增益（衰减比为 $6.04V/V$ ）。



噪声仿真

Simplified Noise calculation for rough estimate:

$$f_c = \frac{1}{2 \cdot \pi \cdot R_f \cdot C_f} = \frac{1}{2 \cdot \pi \cdot (1k\Omega) \cdot (120pF)} = 1.33MHz$$

Noise contribution of OPA197 buffer referred to ADC input

$$E_{nOPA197} = e_{nOPA197} \cdot \sqrt{K_n \cdot f_c} \cdot Gain_{FDA}$$

$$E_{nOPA197} = (5.5nV / \sqrt{Hz}) \cdot \sqrt{1.57 \cdot 1.33MHz} \cdot 0.166V / V = 1.319\mu V_{RMS}$$

Noise of THS4551 FDA referred to ADC input

$$\text{Noise gain: } NG = 1 + R_f / R_g = 1 + \frac{1.00k\Omega}{6.04k\Omega} = 1.166V / V$$

$$e_{noFDA} = \sqrt{(e_{nFDA} \cdot NG)^2 + 2(i_{nFDA} \cdot R_f)^2 + 2(4kTR_f \cdot NG)}$$

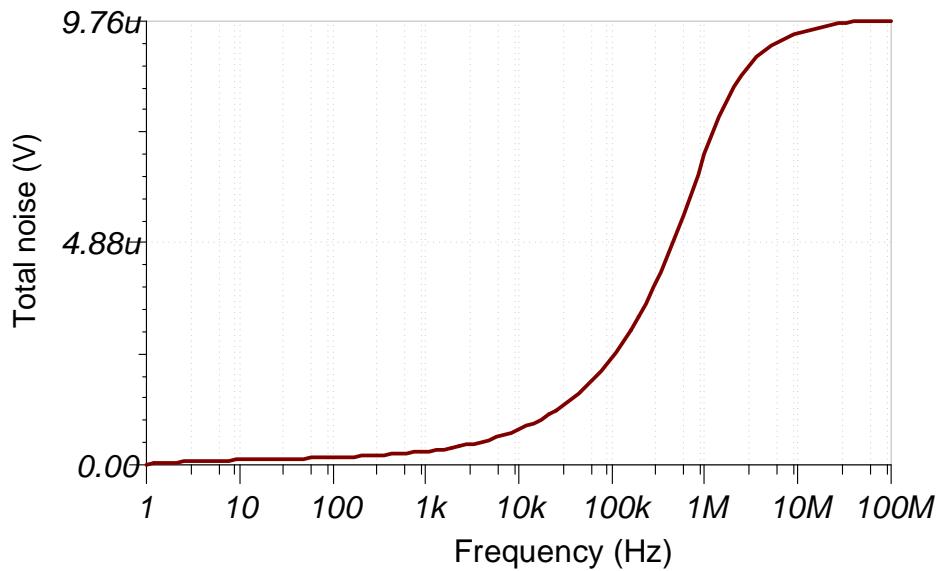
$$e_{noFDA} = \sqrt{(3.4nV / \sqrt{Hz} \cdot 1.166V / V)^2 + 2(0.5pA / \sqrt{Hz} \cdot 1k\Omega)^2 + 2(16.56 \cdot 10^{-18} \cdot 1.166V / V)}$$

$$e_{noFDA} = 7.40nV / \sqrt{Hz}$$

$$E_{nFDA} = e_{noFDA} \cdot \sqrt{K_n \cdot f_c} = (7.40nV / \sqrt{Hz}) \cdot \sqrt{1.57 \cdot 1.33MHz} = 9.28\mu V_{RMS}$$

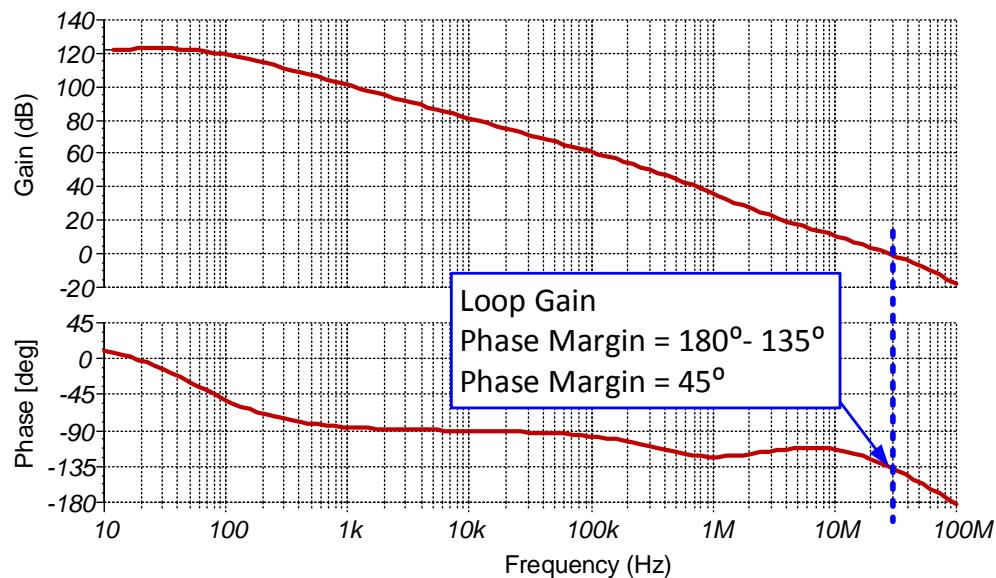
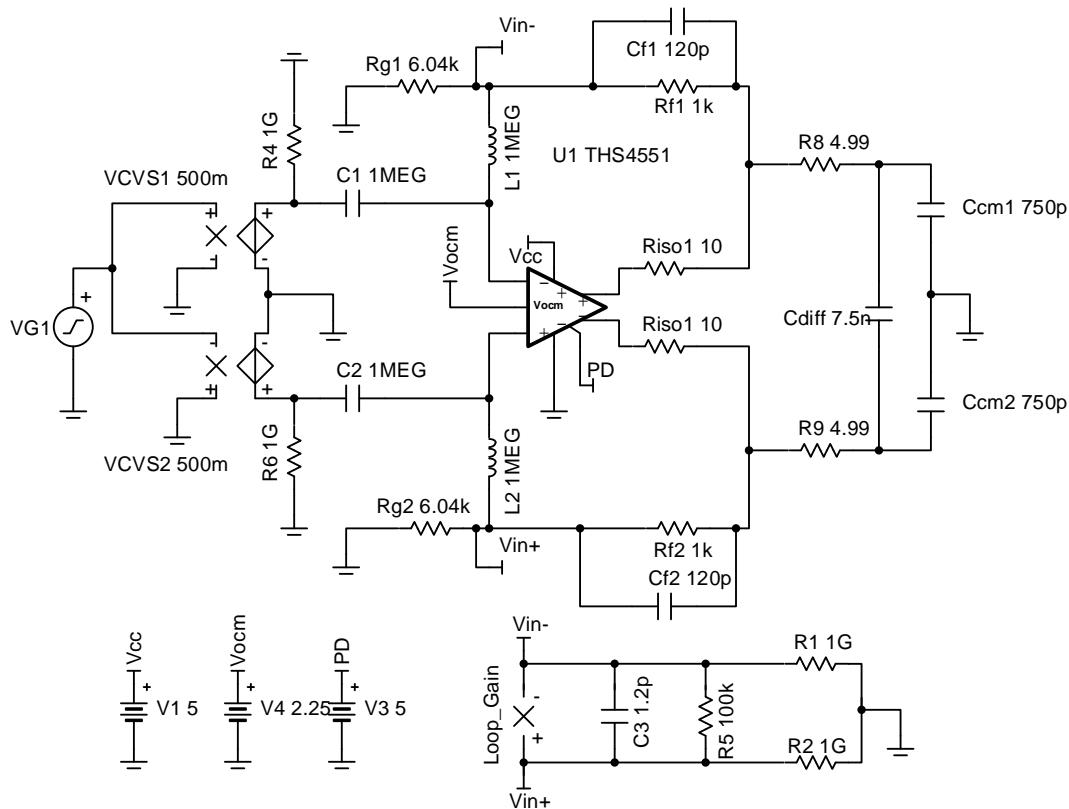
$$\text{Total Noise} = \sqrt{E_{nFDA}^2 + E_{nOPA197}^2} = \sqrt{(9.28\mu V_{RMS})^2 + (1.32\mu V_{RMS})^2} = 9.37\mu V_{RMS}$$

请注意，计算结果与仿真结果之间匹配良好。请参阅[计算 ADC 系统的总噪声](#)了解有关此主题的详细理论。



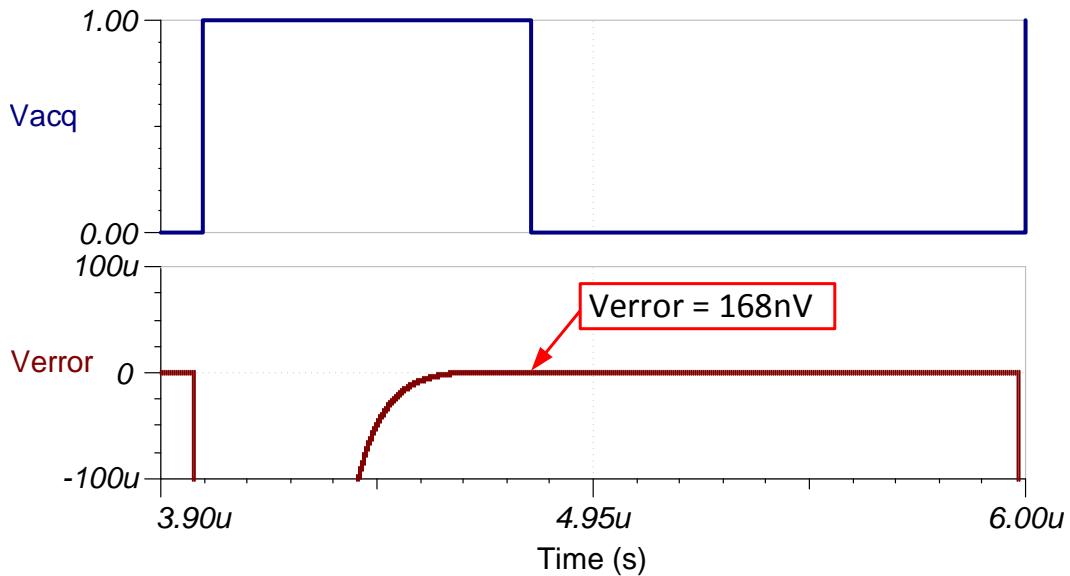
稳定性仿真

在 TINA 中使用以下电路来测量环路增益并使用 TINA 中的交流传输分析来验证相位裕度。电阻器 $R_{ISO} = 10\Omega$ 在反馈环路内用于增大相位裕度。该电路具有 45 度相位裕度。请参阅 [TI 高精度实验室 - 运算放大器: 稳定性 4](#) 了解有关此主题的详细理论。



瞬态 ADC 输入趋稳仿真

以下仿真显示了在 OPA197 缓冲器输入设置为 +12V 和 -12V 条件下趋稳至 24V 直流差分输入信号的情况。这种类型的仿真表明已正确选择采样保持反冲电路。请参阅 [优化 \$R_{filt}\$ 和 \$C_{filt}\$ 值](#) 了解有关此主题的详细理论。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS8912B ⁽¹⁾	18 位分辨率, 500ksps 采样速率, 集成基准缓冲器, 全差分输入, Vref 输入范围为 2.5V 至 5V。	www.ti.com.cn/product/cn/ADS8912B	www.ti.com.cn/adcs
THS4551	FDA, 150MHz 带宽, 轨至轨输出, VosDriftMax = 1.8 μ V/°C, e_n = 3.3nV/rtHz	www.ti.com.cn/product/cn/THS4551	www.ti.com.cn/opamp
OPA197	36V, 10MHz 带宽, 轨至轨输入/输出, VosMax = \pm 250 μ V, VosDriftMax = \pm 2.5 μ V/°C, 偏置电流 = \pm 5pA	www.ti.com.cn/product/cn/OPA197	www.ti.com.cn/opamp
REF5045	VREF = 4.5V, 3ppm/°C 漂移, 0.05% 初始精度, 4 μ Vpp/V 噪声	www.ti.com.cn/product/cn/REF5045	www.ti.com/voltageref

⁽¹⁾ REF5045 可直接连接到 ADS8912B, 无需任何缓冲器, 因为 ADS8912B 具有内置的内部基准缓冲器。此外, REF5045 具有精密 SAR 应用中的环流所需的低噪声和漂移。THS4551 提供衰减功能并可将共模电平转换为 SAR ADC 的电压范围。此外, 这种 FDA 通常用于高速精密全差分 SAR 应用, 因为它具有足够的带宽来缓解 ADC 输入采样中的电荷反冲瞬变。OPA197 是一款 36V 运算放大器, 可提供非常高的输入阻抗前端, 从而对 FDA 输入进行缓冲

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

主要文件链接

此设计的源文件 – <http://www.ti.com/cn/lit/zip/sbac183>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

高电压电池监控器电路: $\pm 20V$ 、0—10kHz、18位全差分

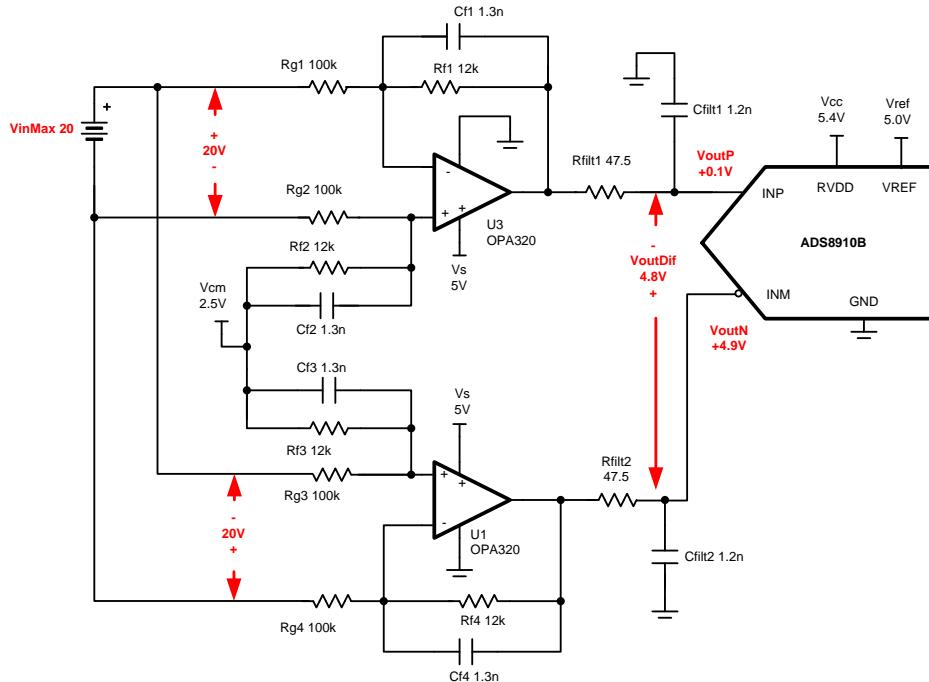
Bryan McKay, Arthur Kay

输入	ADC 输入		数字输出 ADS8910
$V_{inMin} = -20V$	$V_{outDif} = 4.8V$, $V_{outP} = 4.9V$, $V_{outN} = 0.1V$		$1EB85_H$ 或 125829_{10}
$V_{inMax} = 20V$	$V_{outDif} = -4.8V$, $V_{outP} = 0.1V$, $V_{outN} = 4.9V$		$2147B_H$ 或 -125829_{10}
电源			
V _{cc}	V _{ee}	V _{ref}	V _{cm}
5.3V	0V	5V	2.5V

设计说明

本设计可将 $\pm 20V$ 的双极性输入信号转换为 $\pm 4.8V$ 的全差分 ADC 差分输入量程，该量程值在放大器的输出线性运行范围内。您可以调整组件选择部分的值以允许不同的输入电压电平。

该电路实施适合需要准确测量电压的应用，例如电池维护系统、电池分析仪、[电池测试设备](#)、[ATE](#) 和无线基站中的远程无线电装置 (RRU)。



Copyright © 2017, Texas Instruments Incorporated

规格

规格	计算值	仿真值	测得值
瞬态 ADC 输入趋稳	< 0.5LSB 或 $19\mu\text{V}$	$6.6\mu\text{V}$	不适用
噪声	$20.7\mu\text{V rms}$	$20.65\mu\text{V rms}$	$30.8\mu\text{V rms}$
带宽	10.2kHz	10.4kHz	10.4kHz

设计说明

1. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器的线性范围。此内容涵盖在组件选择部分之中。
2. 对于信号路径中的电容器，请选择 COG 类型，以最大限度地减少失真。在本电路中，Cf1、Cf2、Cf3、Cf4、Cfilt1 和 Cfilt2 均需为 COG 类型。
3. 使用 $0.1\% 20\text{ppm}/^\circ\text{C}$ 或更高规格的薄膜电阻器以实现良好的增益漂移并最大限度减少失真。
4. 高精度实验室视频系列介绍了进行误差分析的方法。请观看 [《误差分析背后的统计数据》](#)，了解最大限度较小增益误差、失调误差、漂移误差及噪声误差的方法。
5. [TI 高精度实验室 – ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处展示的值将能够为本例中的放大器、增益设置和数据转换器提供良好的趋稳和交流性能。如果改动了设计，请选择其他的 RC 滤波器。请观看 [《SAR ADC 前端组件选择简介》](#)，了解如何选择 RC 滤波器，以实现最佳的趋稳和交流性能。

组件选择

1. 本电路的一般方程式。

$$V_{outMinOpa} = \frac{V_{outDiffMin}}{2} + V_{cm}$$

$$V_{outMaxOpa} = \frac{V_{outDiffMax}}{2} + V_{cm}$$

$$V_{outDiff} = V_{inDiff} \times Gain_{dif}$$

$$Gain_{dif} = 2 \times \frac{R_f}{R_g}$$

2. 查找运算放大器线性运行的最大和最小输出。

$-0.1V < V_{cm} < 5.1V$ from OPA320 V_{cm} specification

$0.035V < V_{out} < 4.965V$ from OPA320 V_{out} swing specification

$0.1V < V_{out} < 4.9V$ from OPA320 A_{ol} specification for linear operation

$0.1V < V_{out} < 4.9V$ Combined worst case

3. 整理第 1 部分的方程式，求解 $V_{outDiffMin}$ 和 $V_{outDiffMax}$ 。基于第 2 步中的综合最坏情形找出最大和最小差分输出电压。

$$V_{outDiffMax} = 2 \cdot V_{outMaxOpa} - 2 \cdot V_{cm} = 2 \cdot (4.9V) - 2 \cdot (2.5V) = 4.8V$$

$$V_{outDiffMin} = 2 \cdot V_{outMinOpa} - 2 \cdot V_{cm} = 2 \cdot (0.1V) - 2 \cdot (2.5V) = -4.8V$$

4. 根据第 3 步的结果找出差分增益。

$$Gain = \frac{V_{outDiffMax} - V_{outDiffMin}}{V_{inDiffMax} - V_{inDiffMin}} = \frac{(4.8V) - (-4.8V)}{(20V) - (-20V)} = 0.24$$

5. 找出用于实现差分增益的标准电阻器值。使用 [模拟工程师计算器](#) (“Amplifier and Comparator\Find Amplifier Gain”部分) 找出 R_f/R_g 比率标准值。

$$\frac{Gain_{dif}}{2} = \frac{R_f}{R_g} = \frac{0.24}{2} = 0.12$$

$$\frac{R_f}{R_g} = 0.12 = \frac{12\text{ k}\Omega}{100\text{ k}\Omega} = 0.12$$

6. 找出截止频率 C_f 。

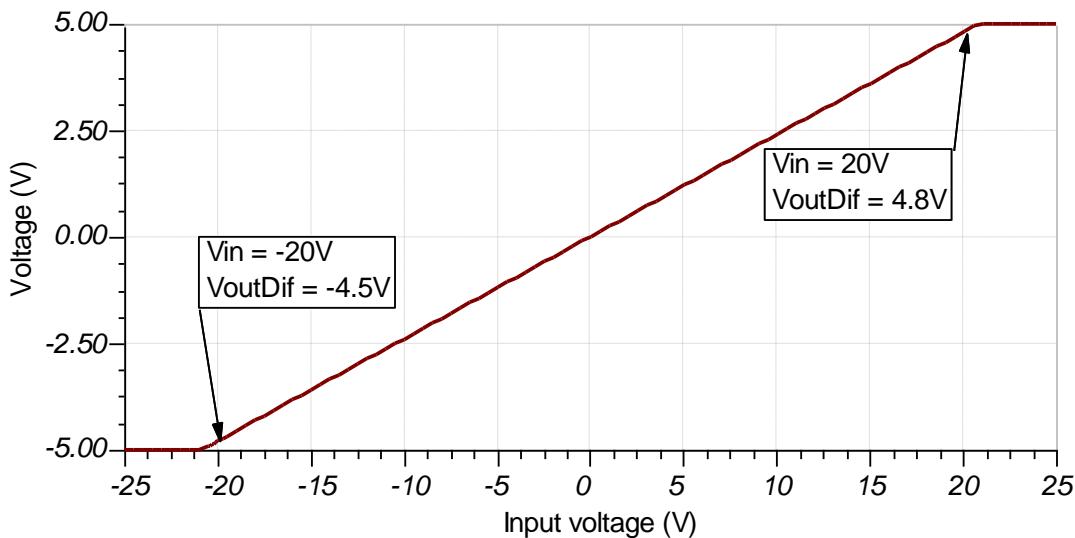
$$f = \frac{1}{2 \cdot \pi \cdot C_f \cdot R_f} = \frac{1}{2 \cdot \pi \cdot (1.3nF) \cdot (12k\Omega)} = 10.2\text{ kHz}$$

$$C_f = \frac{1}{2 \cdot \pi \cdot f_c \cdot R_f} = \frac{1}{2 \cdot \pi \cdot (10\text{ kHz}) \cdot (12\text{ k}\Omega)} = 1.326\text{ nF}$$
 For 1.3nF for standard value

$$f = \frac{1}{2 \cdot \pi \cdot C_f \cdot R_f} = \frac{1}{2 \cdot \pi \cdot (1.3nF) \cdot (12k\Omega)} = 10.2\text{ kHz}$$

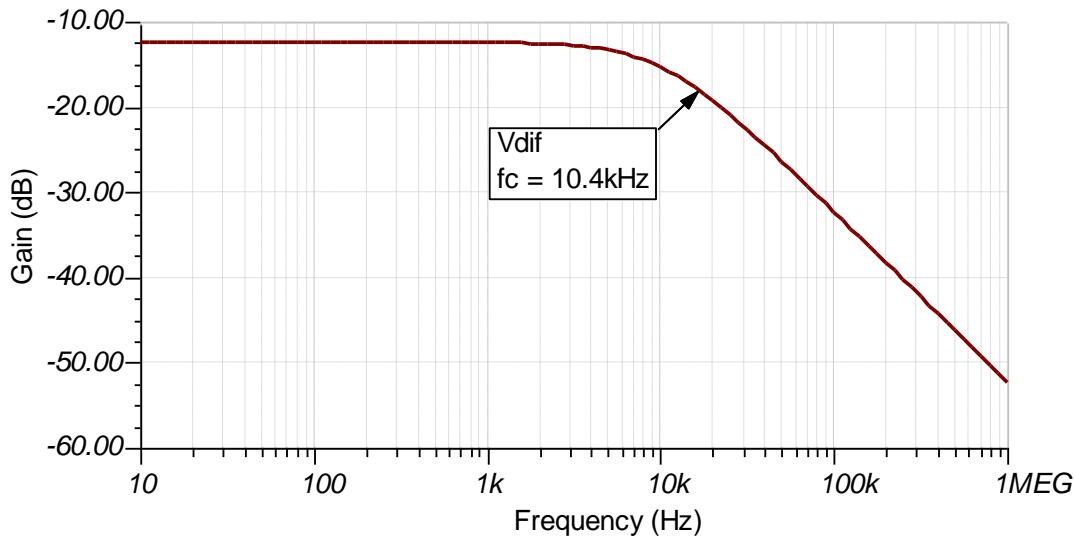
直流传输特性

下图展示了 $-20V$ 至 $+20V$ 输入的线性输出响应。请观看《使用运算放大器时确定 SAR ADC 的线性范围》，了解有关此主题的详细理论。



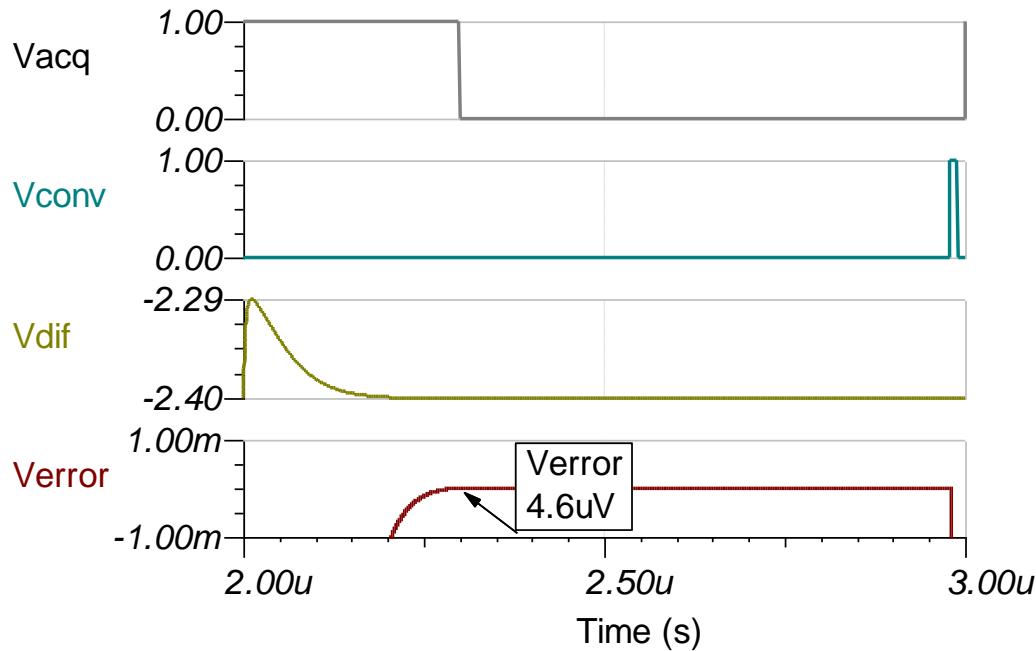
交流传输特性

带宽被仿真为 10.4kHz ，增益为 -12.4dB （线性增益为 0.12 ）。请观看《运算放大器：带宽 1》，了解有关此主题的更多详细信息。



瞬态 ADC 输入趋稳仿真

以下仿真显示了趋稳至 $-20V$ 直流输入信号的情况。这种类型的仿真表明已正确选择采样保持反冲电路。请观看 [《SAR ADC 前端组件选择简介》](#)，了解有关此主题的详细理论。



噪声仿真

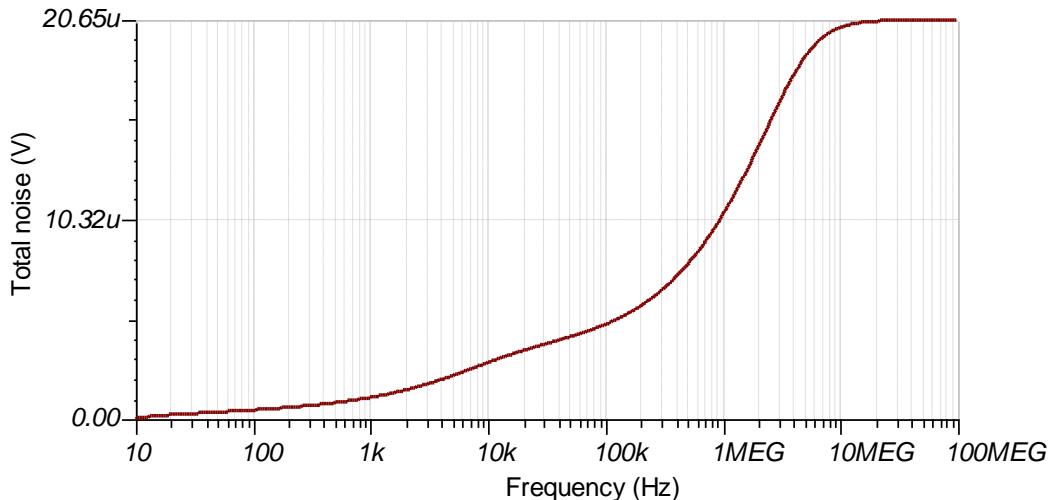
以下简化噪声计算方法用于进行粗略估算。我们在此计算中忽略了电阻器噪声，因为在频率大于 10kHz 的情况下此噪声会衰减。

$$f_c = \frac{1}{2 \cdot \pi \cdot R_{\text{偏置}} \cdot C_{\text{偏置}}} = \frac{1}{2 \cdot \pi \cdot (47.5\Omega) \cdot (1.2\text{nF})} = 2.8\text{MHz}$$

$$E_{n_se} = e_{n320} \cdot \sqrt{K_n \cdot f_c} = (7\text{nV} / \sqrt{\text{Hz}}) \cdot \sqrt{(1.57) \cdot (2.8\text{MHz})} = 14.7\mu\text{Vrms} \text{ for a single ended input}$$

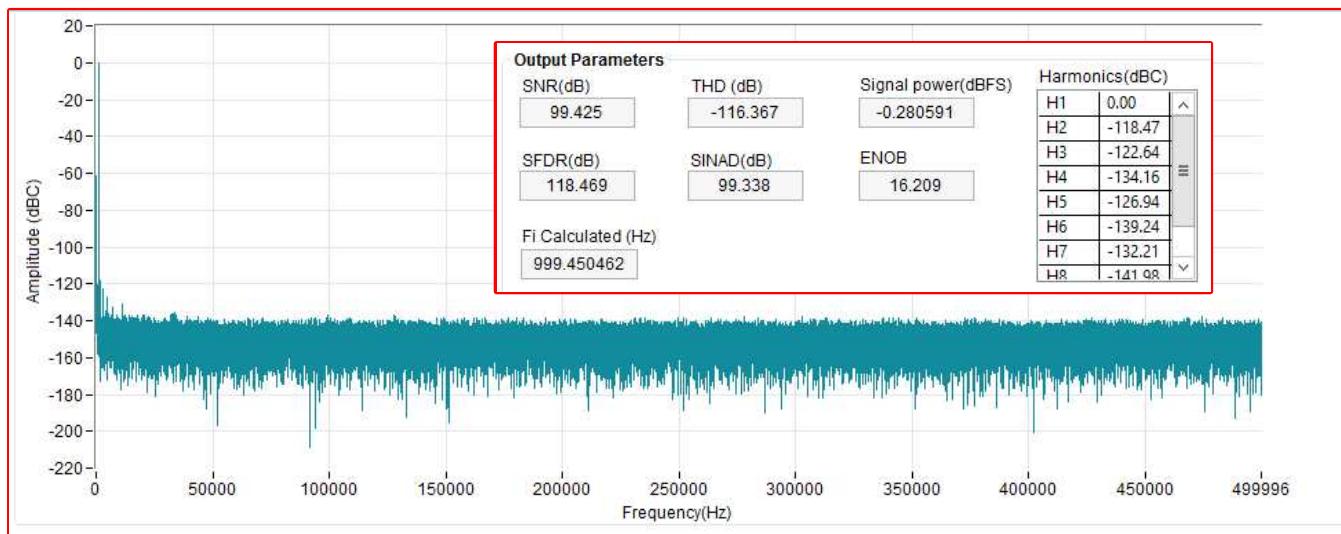
$$E_{n_tot} = \sqrt{E_{n_se}^2 + E_{n_se}^2} = \sqrt{(14.7\mu\text{V})^2 + (14.7\mu\text{V})^2} = 20.7\mu\text{V rms} \text{ Total noise for differential amplifier}$$

请注意，计算结果与仿真结果之间匹配良好。请观看 [《计算 ADC 系统的总噪声》](#)，了解有关此主题的详细理论。



测量 FFT

该性能是在 ADS8910BEVM 的修改版本上测得的。交流性能表明 $\text{SNR} = 99.4\text{dB}$, $\text{THD} = -116.4\text{dB}$ 。请观看 [《频域简介》](#)，了解有关此主题的更多详细信息。

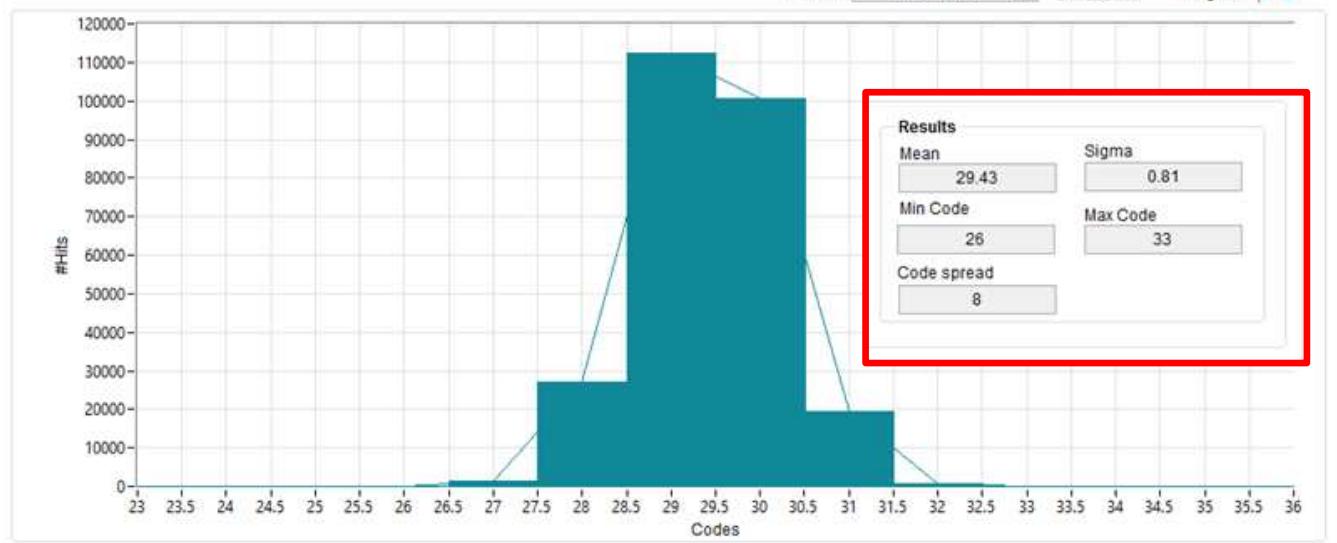


噪声测量

以下测量结果针对的是连接至接地的两个输入。直方图显示了系统的失调电压和噪声。代码中的标准偏差由 EVM GUI 给出 (0.81)，该值可用于计算 RMS 噪声 ($30.9\mu\text{V rms}$)，如以下方程式所示。

$$\text{LSB} = \frac{\text{FSR}}{2^n} = \frac{10\text{ V}}{2^{16}} = 30.14\mu\text{V}$$

$$E_{n_measured} = E_{nSigma} \cdot \text{LSB} = (0.81) \cdot (30.14 \mu\text{V}) = 30.9\mu\text{Vrms}$$



设计中采用的器件

器件	主要特性	链接	类似器件
ADS8900B ⁽¹⁾	18 位分辨率, 1Msps 采样速率, 集成基准缓冲器, 全差分输入, Vref 输入范围为 2.5V 至 5V。	www.ti.com.cn/product/cn/ADS890B	http://www.ti.com.cn/zh-cn/data-converters/adc-circuit/overview.html
OPA320 ⁽²⁾	20MHz 带宽, 轨至轨且零交越失真, VosMax = 150µV, VosDriftMax = 5µV/°C, en = 7nV/rtHz	www.ti.com.cn/product/cn/OPA320	www.ti.com.cn/opamp
REF5050 ⁽³⁾	3 ppm/°C 漂移, 0.05% 初始精度, 4µVpp/V 噪声	www.ti.com.cn/product/cn/REF5050	www.ti.com.cn/vref

- ⁽¹⁾ REF5050 可直接连接到 ADS8910B, 无需任何缓冲器, 因为 ADS8910B 具有内置的内部基准缓冲器。此外, REF5050 具有精密 SAR ADC 应用中的环流所需的低噪声和低温漂特性。OPA320 还经常用于 1Msps SAR 应用, 因为它具有足够的带宽来缓解 ADC 输入采样中的电荷反冲瞬变。此外, 零交越失真轨至轨输入可支持在大部分 ADC 输入范围内实现线性摆动。
- ⁽²⁾ REF5050 可直接连接到 ADS8910B, 无需任何缓冲器, 因为 ADS8910B 具有内置的内部基准缓冲器。此外, REF5050 具有精密 SAR ADC 应用中的环流所需的低噪声和低温漂特性。OPA320 还经常用于 1Msps SAR 应用, 因为它具有足够的带宽。
- ⁽³⁾ REF5050 可直接连接到 ADS8910B, 无需任何缓冲器, 因为 ADS8910B 具有内置的内部基准缓冲器。此外, REF5050 具有精密 SAR ADC 应用中的环流所需的低噪声和低温漂特性。OPA320 还经常用于 1Msps SAR 应用, 因为它具有足够的带宽。

高电压电池监控器主要文件链接

请参阅 [《模拟工程师电路说明书》](http://www.ti.com.cn/lit/cn/sbac171), 了解有关 TI 综合电路库的信息。

此电路的设计文件 – <http://www.ti.com.cn/lit/zip/sbac171>。

修订历史记录

修订版本	日期	更改
A	2019 年 1 月	缩短了标题, 更新了标题角色内容, 添加了电路指导手册库页面的链接。

针对单极信号使用运算放大器和 FDA 进行单端到差分信号转换

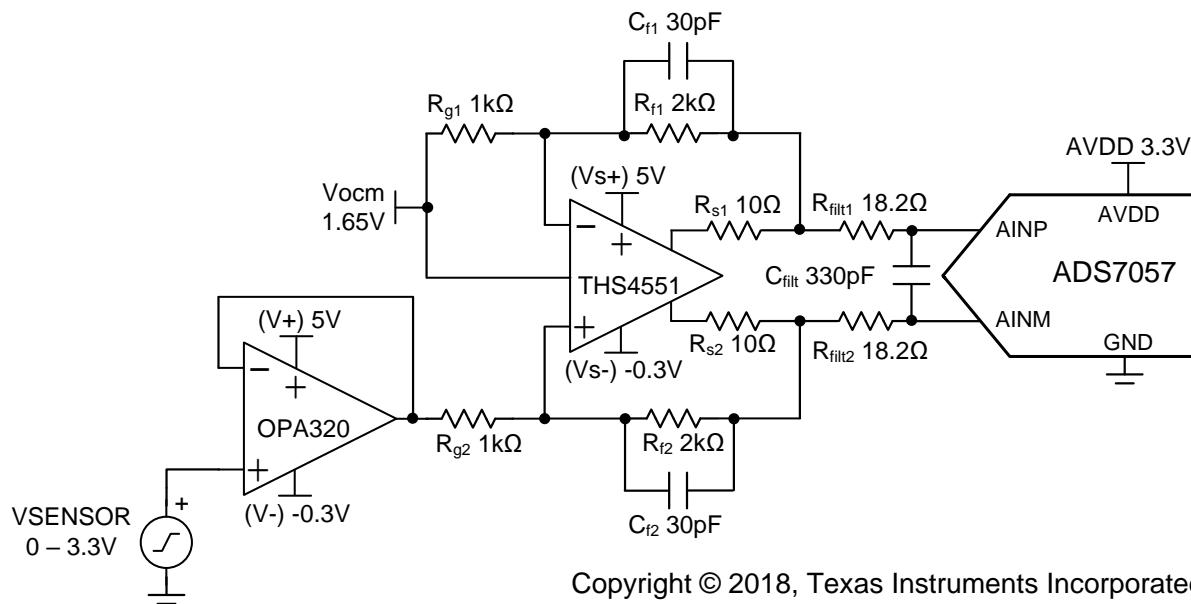
Evan Sawyer

输入	ADC 输入	数字输出 ADS7057
$V_{in} \text{ Min} = -3.3V$	$\text{AINP} = 0V$ $\text{AINM} = 3.3V$	2000_H 8192_{10}
$V_{in} \text{ Max} = 3.3V$	$\text{AINP} = 3.3V$ $\text{AINM} = 0V$	$1FFF_H$ 8191_{10}

电源		
AVDD	GND	DVDD
3.3V	0V	1.8V

设计 说明

此设计旨在演示如何将单极、单端信号转换成单极、全差分信号并驱动差分 ADC（有关这些信号及其他信号类型的信息，请参阅 [TI 高精度实验室 培训中标题为“SAR ADC 输入类型”的课程](#)）。与单端器件相比，全差分 ADC 具有 2 倍的动态范围，这使得转换器的交流性能得以提高。许多常见系统（如[声纳接收器](#)、[流量计](#)和[电机控制器](#)）均可受益于差分 ADC 较高的性能。此设计中的组件选择公式和说明可根据系统规格和需求予以自定义。有关使用双极输入的类似设计的更多信息，请参阅标题为[《对双极信号采用运算放大器和 FDA 进行单端到差分信号转换》](#)的电路指导手册。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	仿真值
瞬态 ADC 输入趋稳 (250ksps)	$< 0.5 \cdot \text{LSB} = 201\mu\text{V}$	144.8 μV
调节信号范围 (250ksps)	$> 99\% \text{ ADC FSR} = > 6.53\text{V}$	6.60V
噪声	43.8 $\mu\text{V} / \sqrt{\text{Hz}}$	44.3 $\mu\text{V} / \sqrt{\text{Hz}}$

设计注意事项

1. 鉴于 ADS7057 在吞吐量 (2.5Msps)、尺寸 (2.25mm²)、低延时 (逐次逼近型寄存器 (SAR) 架构) 等方面的特性，选择使用了该器件。
2. 根据共模、输出摆幅和线性开环增益规格，确定全差分放大器 (ADC 驱动器) 的线性范围。此内容涵盖在组件选择部分之中。
3. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器 (信号调节) 的线性范围。此内容涵盖在组件选择部分之中。
4. 选择适合 C_{filt} 的 COG (NPO) 电容器以最大限度减少失真。
5. 为实现最佳性能，请考虑使用 0.1% 20ppm/°C 或更高规格的薄膜电阻器以最大限度减少失真。
6. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为本示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果改动设计，则需要选择其他的 RC 滤波器。请参阅 [SAR ADC 前端组件选择简介](#) (TI 高精度实验室 培训视频) 了解如何选择 RC 滤波器以实现最佳的趋稳性能和交流性能。

组件选择

1. 选择一款能驱动该 ADC 的全差分放大器:

THS4551 – 低噪声、精密、150MHz、全差分放大器

- 宽输入共模电压范围:

$$V_{s-} - 0.1V < V_{cm} < V_{s+} - 1.3V$$

- 线性输出 (要求: 各输出的电压为 0V 至 3.3V)

$$V_{s-} + 0.22V < V_{out} < V_{s+} - 0.22V$$

2. 选择一款宽带宽运算放大器:

OPA320 – 精密、零交叉、20MHz、RRIO、运算放大器

- 增益带宽积 >12.5MHz (> 采样速率的 5 倍)

- 输入共模电压 (要求: 0V - 3.3V) :

$$V_- - 0.1V < V_{cm} < V_+ + 0.1V$$

- 线性输出:

$$V_- + 0.03V < V_{out} < V_+ - 0.03V$$

$$V_- + 0.2V < V_{out} < V_+ - 0.2V$$

- 综合最坏情形的线性范围 (根据 OPA320 配合使用的电源电压计算得出) :

$$-0.1V < V_{out} < 4.8V$$

注: 运算放大器用于保护传感器免遭 ADC 连接或断开采样电容器时发生的任何电荷反冲。若传感器输出阻抗高，则可能不需要该放大器。基于传感器采用负电源轨运行的假设，OPA320 和 THS4551 均使用负电源轨。这样也可以通过提供满量程输入范围来确保 ADC 的最高性能。

3. 选择 R_{fx} 和 R_{gx}

- R_{fx} 和 R_{gx} 的组合可以设置系统增益。在输入范围为 0V - 3.3V 且 ADC 满量程为 $\pm 3.3V$ 的情况下，为该系统选择的增益为 2。
- 此设计选择 $R_{fx} = 2k$ 和 $R_{gx} = 1k$ 的值，既能提供所需的增益，又能限制通过反馈网络的电流，从而最大限度降低系统的功耗。

4. 选择 R_{sx}

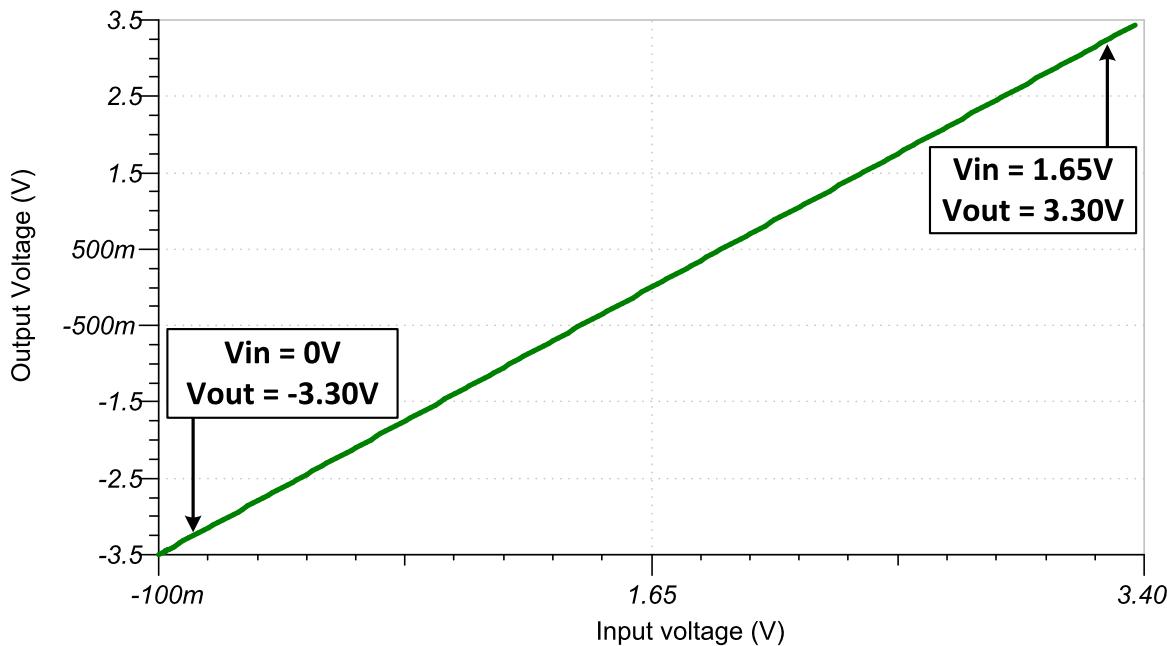
- 为了平缓输出阻抗并提高系统稳定性，在放大器输出端连接小型电阻非常重要（在本案例中，该电阻为 10Ω ）。

5. 选择 R_{filtx} 和 C_{filt} 值来实现 250kHz 输入信号趋稳和 2.5Msps 采样速率:

- 优化 R_{filt} 和 C_{filt} 值** (高精度实验室视频) 介绍了选择 R_{filtx} 和 C_{filt} 的方法。经证实， 18.2Ω 和 $330pF$ 的最终值可确保在采集窗口时间内趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

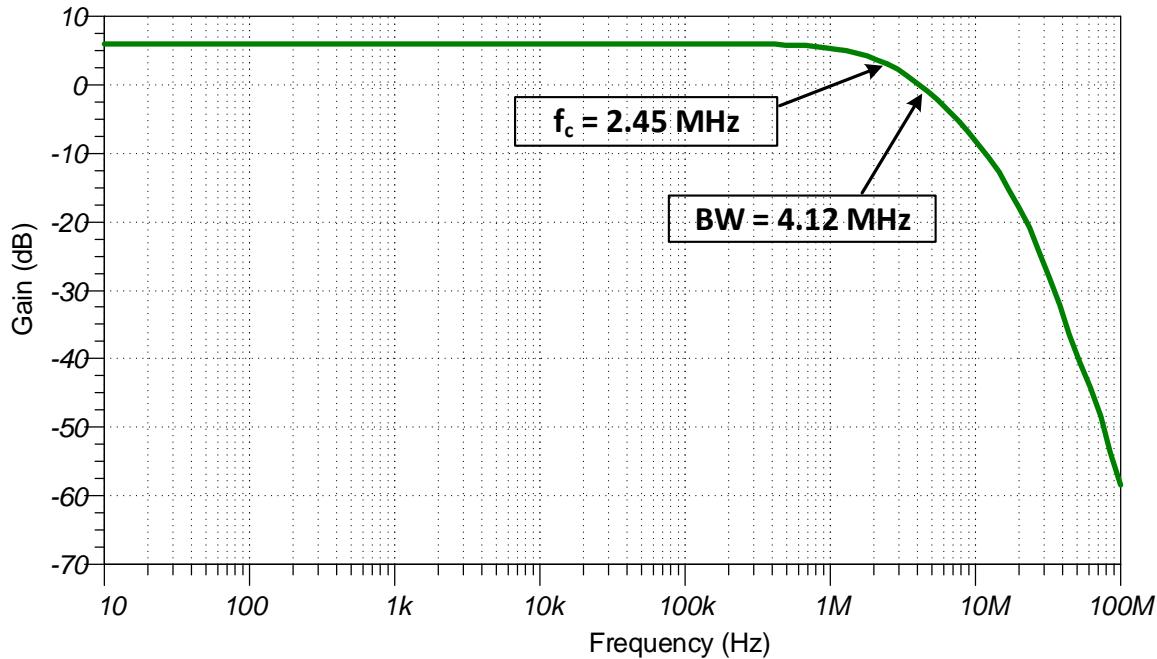
直流传输特性

下图所示为 0V - 3.3V 输入的仿真输出。模拟前端的线性输出为 $\pm 3.3V$ ，与该 ADC 的满量程 (FSR) (AVDD = 3.3V) 相匹配。



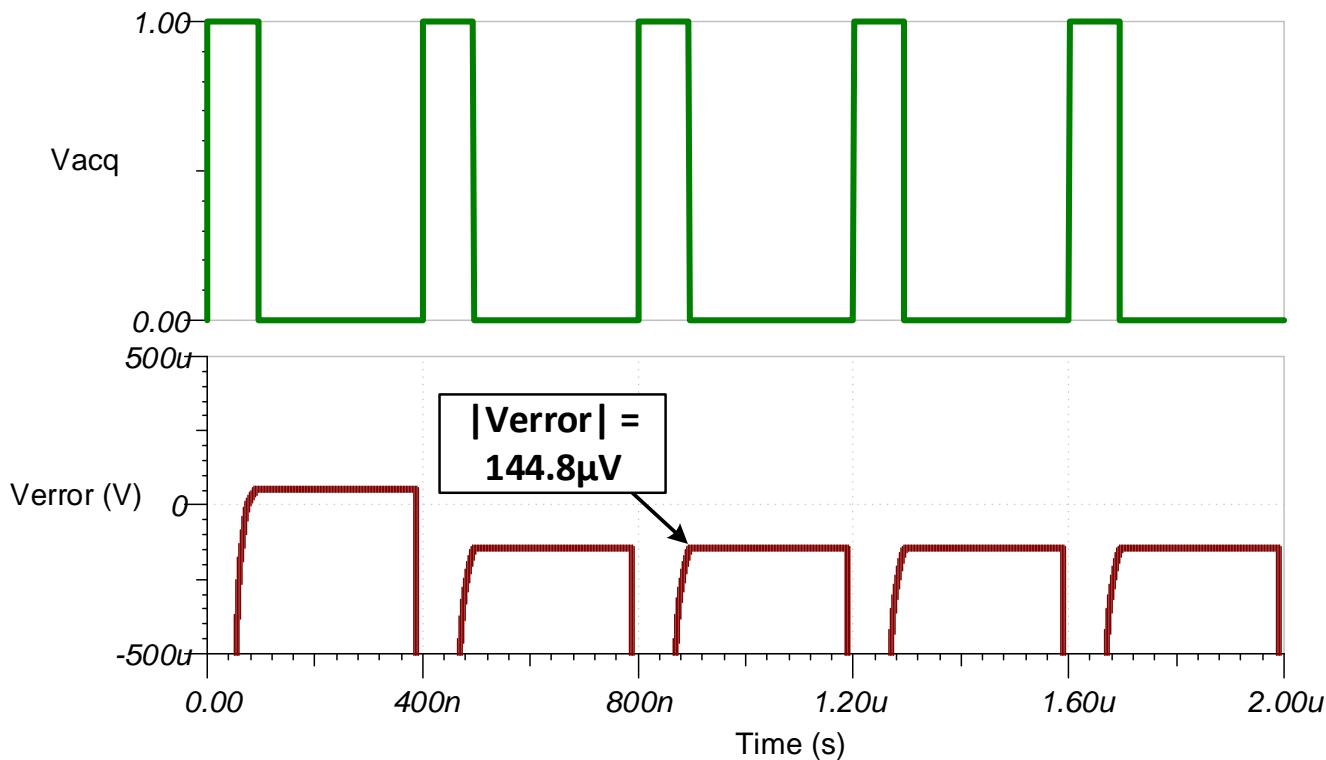
交流传输特性

模拟前端的带宽在 0dB 的增益 (线性增益为 1) 下仿真为 4.12MHz。此带宽将允许 ADC 的输入充分地向 250ksps 输入信号趋稳。



瞬态 ADC 输入趋稳仿真

以下仿真显示了 ADC 采样保持电容器向 3.3V 直流输入信号趋稳的情况。该仿真结果表明，模拟前端能够以较大的阶跃输入（从 0V 至 3.3V）驱动 ADC，因此可在分配的采集时间 (95ns) 内稳定在 $\frac{1}{2}$ LSB (约 200 μ V) 以内。请参阅 [SAR ADC 前端组件选择简介](#) 了解有关此主题的详细理论，并使用此设计结尾的链接下载这些仿真文件。



噪声仿真

本部分概要介绍简化的噪声计算方法，将粗略估算的结果与仿真结果进行比较。该计算中包含电阻器噪声，因为它是系统整体噪声的重要部分。请注意，通过使用较小电阻值的电阻器可以降低电阻器噪声，但会以增加反馈网络的功耗为代价。

$$f_c = \frac{1}{2 \times \pi \times R_{filt} \times C_{filt}} = \frac{1}{2 \times \pi \times 2k\Omega \times 30pF} = 2.65MHz$$

$$E_n = e_{OPA320} \times \sqrt{2 \times K_n \times f_c} = (7nV/\sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 20.2\mu V/\sqrt{Hz}$$

$$E_{n_OPA320} = E_n \times Gain = 20.2\mu V/\sqrt{Hz} \times 2 = 40.4\mu V/\sqrt{Hz}$$

$$E_{n_THS4551} = e_{n_THS4551} \times \sqrt{2 \times K_n \times f_c} = (3.3nV/\sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 9.52\mu V/\sqrt{Hz}$$

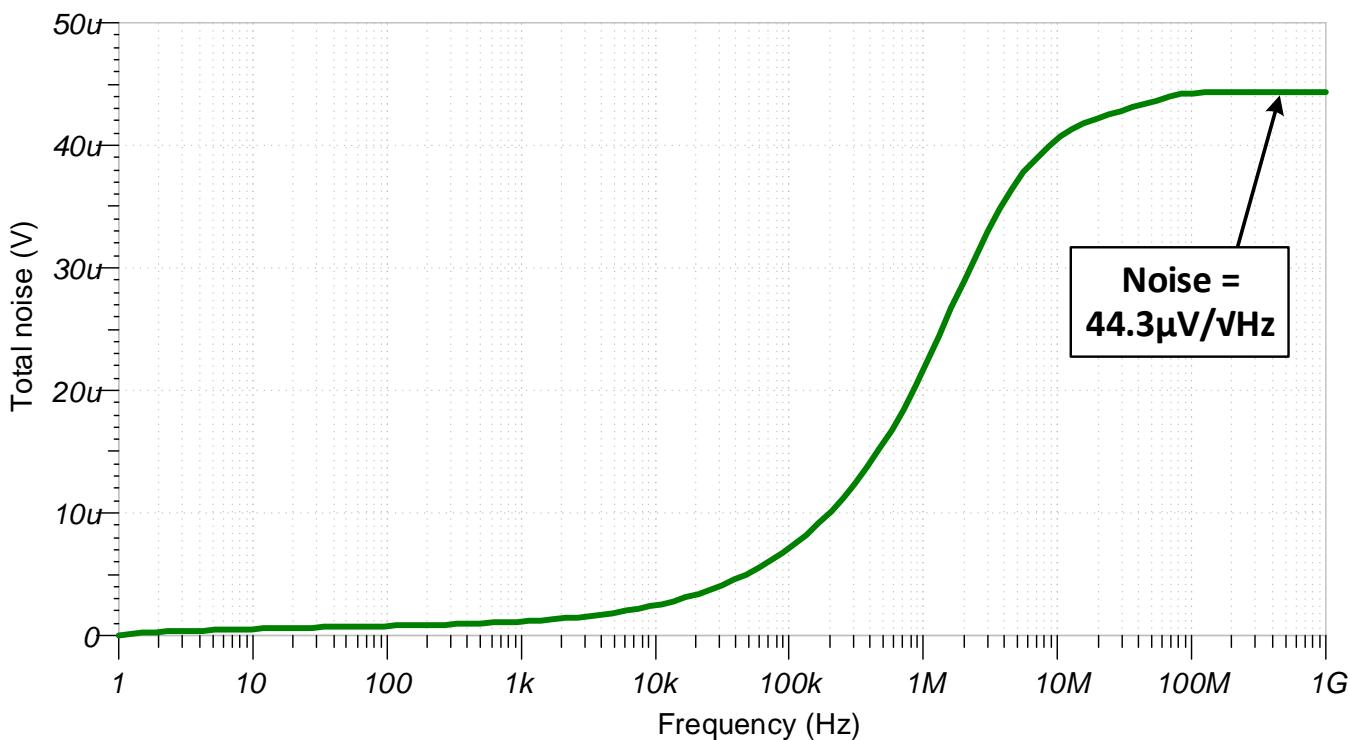
$$E_{Rg} = \frac{\sqrt{4 \times k \times T \times R_g}}{1 \times 10^{-9}} \times \frac{R_f}{R_g} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 1000}}{1 \times 10^{-9}} \times \frac{2000}{1000} \times \sqrt{2} = 11.47\mu V/\sqrt{Hz}$$

$$E_{Rf} = \frac{\sqrt{4 \times k \times T \times R_f}}{1 \times 10^{-9}} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 2000}}{1 \times 10^{-9}} \times \sqrt{2} = 8.11\mu V/\sqrt{Hz}$$

Total noise at output equation:

$$E_n = \sqrt{E_{n_OPA320}^2 + E_{n_THS4551}^2 + E_{Rg}^2 + E_{Rf}^2} = \sqrt{40.4^2 + 9.52^2 + 11.47^2 + 8.11^2} = 43.8\mu V/\sqrt{Hz}$$

请注意，计算结果与仿真结果之间匹配良好。请参阅 [TI 高精度实验室 - ADC 培训视频系列](#) 了解有关此主题的详细理论。



设计中采用的器件

器件	主要 特性	链接	类似器件
ADS7057	14 位, 2.5Msps, 全差分输入, SPI, 2.25mm ² 封装	www.ti.com.cn/product/cn/ADS7057	www.ti.com.cn/adcs
THS4551	150MHz, 3.3nV/Hz 输入电压噪声, 全差分放大器	www.ti.com.cn/product/cn/THS4551	www.ti.com.cn/opamp
OPA320	精密, 零交叉, 20MHz, 0.9pA Ib, RRIO, 运算放大器	www.ti.com.cn/product/cn/OPA320	www.ti.com.cn/opamp

注: ADS7057 使用 AVDD 作为参考输入端。应使用高 PSRR LDO (如 [TPS7A47](#)) 作为电源。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

主要文件链接 ([TINA](#)):

此电路的设计文件 – <http://www.ti.com/cn/lit/zip/sbac188>。

相关指导手册的链接:

[《对双极输入进行单端到差分信号转换》](#)

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

针对双极信号使用运算放大器和全差分放大器 (**FDA**) 的单端到差分电路

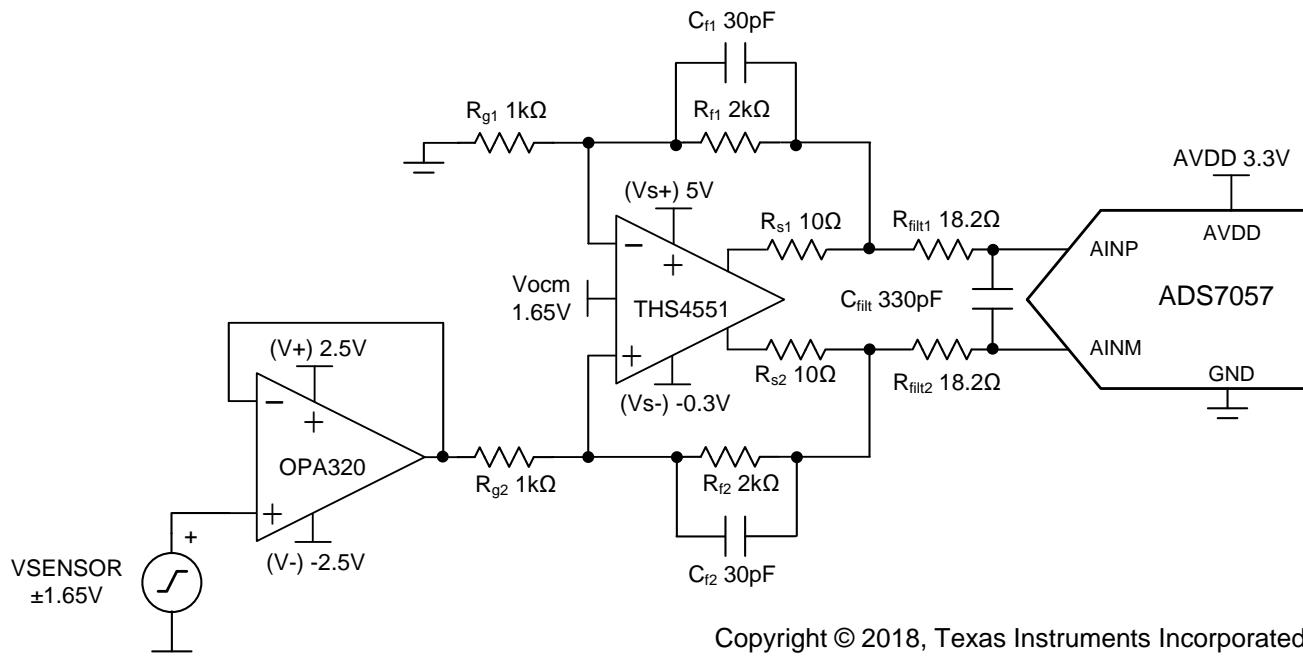
Evan Sawyer

输入	ADC 输入	数字输出 ADS7057
$V_{in} \text{ Min} = -3.3V$	AINP = 0V AINM = 3.3V	2000_H 8192_{10}
$V_{in} \text{ Max} = 3.3V$	AINP = 3.3V AINM = 0V	$1FFF_H$ 8191_{10}

电源		
AVDD	GND	DVDD
3.3V	0V	1.8V

设计 说明

本设计旨在演示如何将双极、单端信号转换成单极、全差分信号并驱动差分模数转换器 (ADC) (有关这些信号及其他信号类型的更多信息, 请参见标题为 [SAR ADC 输入类型的 TI 高精度精密实验室 培训](#))。与单端器件相比, 全差分 ADC 具有 2 倍的动态范围, 这使得转换器的交流性能得以提高。许多常见系统 (如 [声纳接收器](#)、[流量计](#) 和 [电机控制器](#)) 均可受益于差分 ADC 较高的性能。本设计中的组件选择方程和说明性文字可根据系统规范和需求进行定制。有关采用单极输入信号的类似设计的更多信息, 请参见标题为 [单极单端输入信号转差分信号](#) 的指导性电路。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	仿真值
瞬态 ADC 输入趋稳 (250ksps)	$< 0.5 \cdot \text{LSB} = 201\mu\text{V}$	134.7 μV
经调节的信号范围 (在 250ksps 时)	$> 99\% \text{ ADC FSR} = > 6.53\text{V}$	6.60V
噪声	43.8 $\mu\text{V} / \sqrt{\text{Hz}}$	44.3 $\mu\text{V} / \sqrt{\text{Hz}}$

设计说明

1. 鉴于 ADS7057 在吞吐量 (2.5Msps)、尺寸 (2.25mm²)、低延时 (逐次逼近型寄存器 (SAR)、架构) 等方面的特性，选择使用了该器件。
2. 根据共模、输出摆幅和线性开环增益规格，确定全差分放大器 (ADC 驱动器) 的线性范围。此内容涵盖在组件选择部分之中。
3. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器的线性范围 (信号调节)。此内容涵盖在组件选择部分之中。
4. 对 C_{filt} ，选用 COG (NPO) 电容器，以最大程度地减少失真。
5. 为实现最佳性能，请考虑使用 0.1% 20ppm/°C 或更高规格的薄膜电阻器来最大程度地减小失真。
6. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了电荷储能电路 R_{filtx} 和 C_{filt} 的选型方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改，则必须选用不同的 RC 滤波器。有关如何选择 RC 滤波器以实现最佳趋稳和交流性能的说明性信息，请参见 [SAR ADC 前端组件选择 \(TI 高精度实验室 培训视频\)](#)。

组件选择

1. 选择一款能驱动该 ADC 的全差分放大器:

THS4551 – 低噪声、精密、150MHz、全差分放大器

- 宽输入共模电压范围:

$$V_{s-} - 0.1V < V_{cm} < V_{s+} - 1.3V$$

- 线性输出 (要求: 各输出的电压为 0V 至 3.3V)

$$V_{s-} + 0.22V < V_{out} < V_{s+} - 0.22V$$

2. 选择一款宽带宽运算放大器:

OPA320 – 精密、零交叉、20MHz、RRIO、运算放大器

- 增益带宽乘积 > 12.5MHz (> 5 倍采样率)

- 输入共模电压 (要求: $\pm 1.65V$) :

$$V_- - 0.1V < V_{cm} < V_+ + 0.1V$$

- 线性输出:

$$V_- + 0.03V < V_{out} < V_+ - 0.03V$$

$$V_- + 0.2V < V_{out} < V_+ - 0.2V$$

- 综合最坏情形的线性范围 (根据 OPA320 配合使用的电源电压计算得出) :

$$-2.3V < V_{out} < 2.3V$$

注:

运算放大器用于保护传感器免遭 ADC 连接或断开采样电容时发生的任何电荷反冲。若传感器输出阻抗高，则可能不需要该放大器。假设传感器使用负电压轨运行，则 OPA320 和 THS4551 均适合使用负电压轨运行。这样也可以通过提供满量程输入范围来确保 ADC 的最高性能。

3. 选择 R_{fx} 和 R_{gx}

- R_{fx} 和 R_{gx} 共同决定了系统的增益大小。在输入范围为 $\pm 1.65V$ 及 ADC 满量程为 $\pm 3.3V$ 的情况下，为该系统选择使用的增益值为 2。

- 选择 $R_{fx} = 2k$ 及 $R_{gx} = 1k$ ，以提供所需增益，同时通过反馈网络限制电流，从而最大程度地减少系统功耗。

4. 选择 R_{sx}

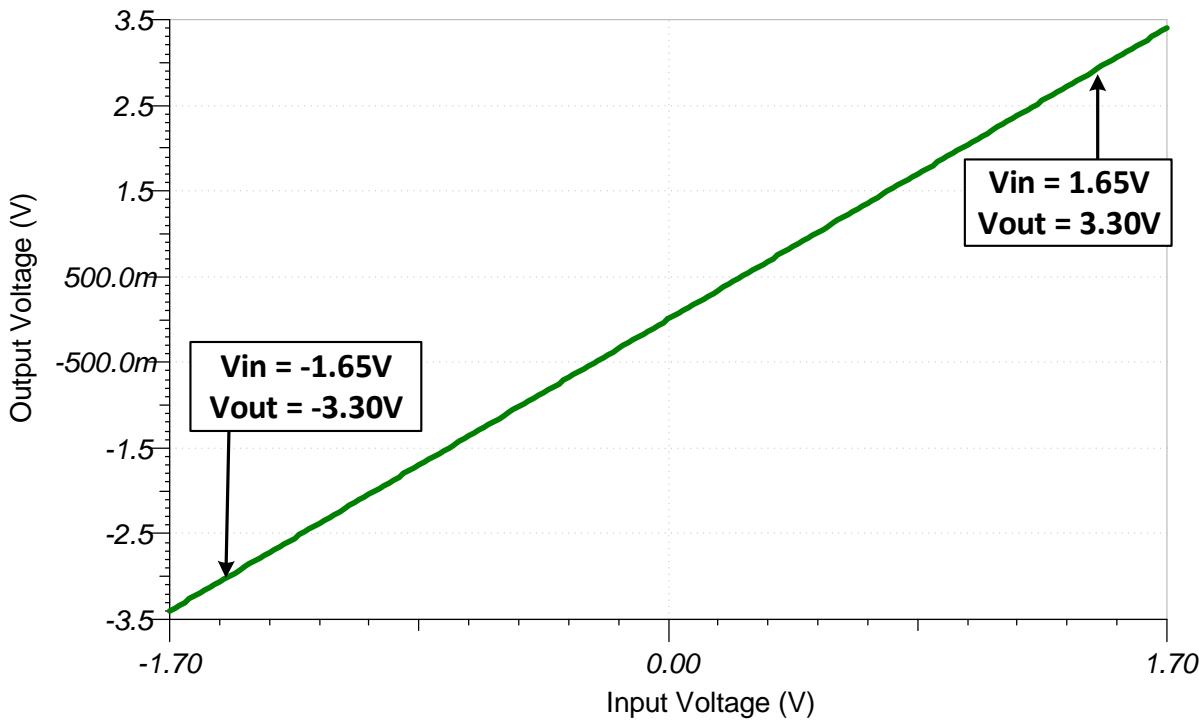
- 为了平缓输出阻抗并提高系统稳定性，在放大器输出端连接小型电阻非常重要（在本案例中，该电阻为 10Ω ）。

5. 选择 R_{filtx} 和 C_{filt} 的值，以实现 250kHz 输入信号和 2.5Msps 采样率的趋稳:

- R_{filt} 和 C_{filt} 值调优** TI 高精度实验室 视频介绍了 R_{filtx} 和 C_{filt} 的选择方法。经证实， 18.2Ω 和 $330pF$ 的最终值可确保在采集窗口时间内趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

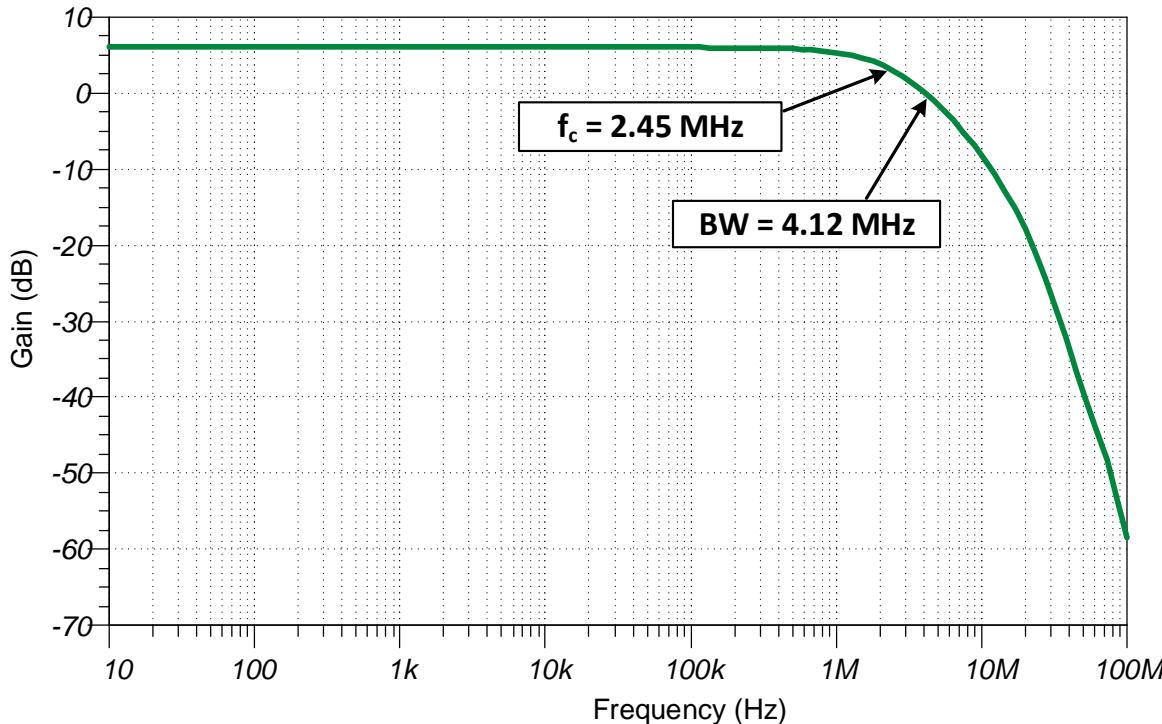
直流传输特性

下图所示为 $\pm 1.65V$ 输入的仿真输出。模拟前端的线性输出为 $\pm 3.3V$ ，与 ADC 的满量程范围 (FSR) 匹配 ($AVDD = 3.3V$)。



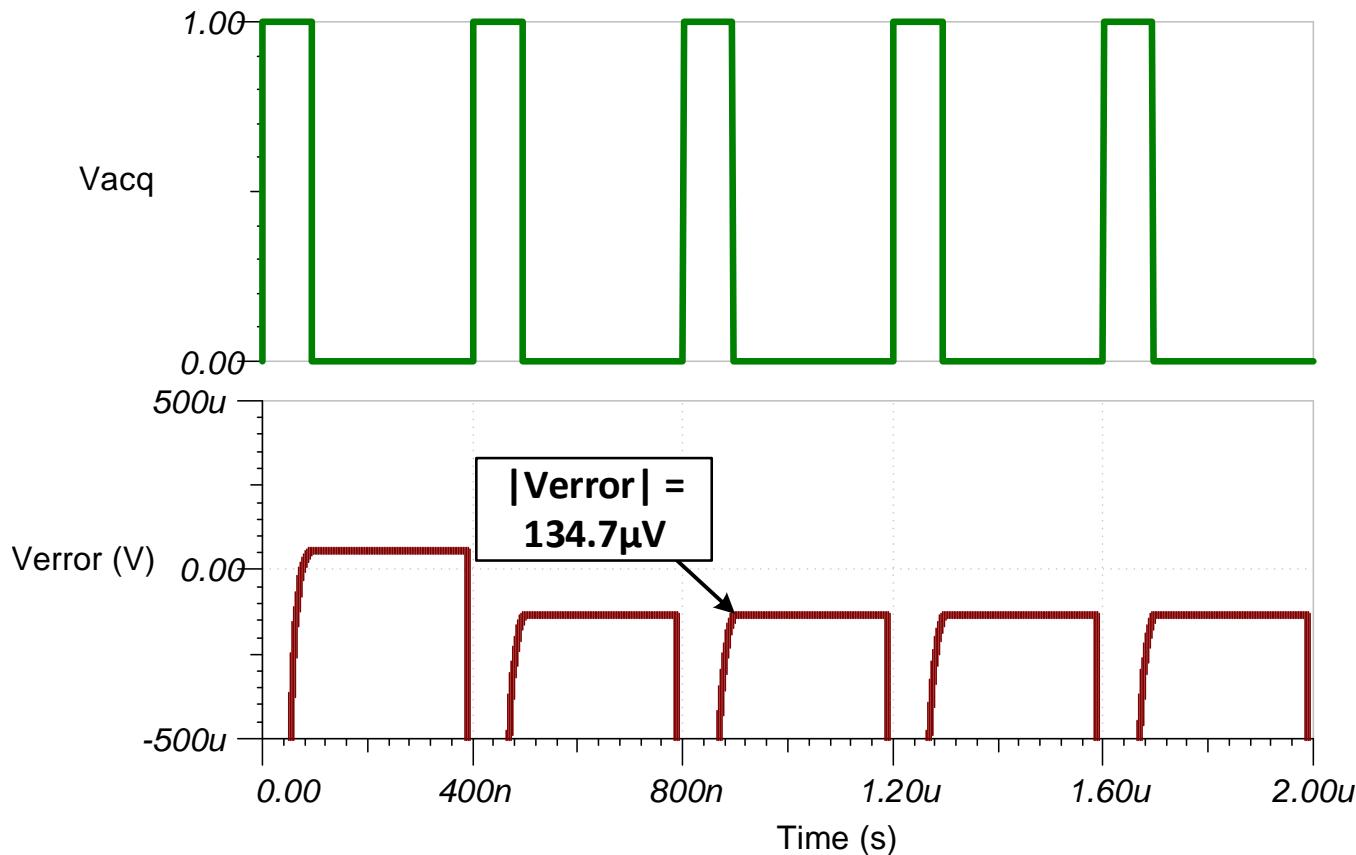
交流传输特性

模拟前端的带宽在 0dB 的增益 (线性增益为 1) 下仿真为 4.12MHz 。此带宽将允许 ADC 的输入充分地向 250ksps 输入信号趋稳。



瞬态 ADC 输入趋稳仿真

以下仿真显示了 ADC 采样保持电容器向 3.3V 直流输入信号趋稳的情况。该仿真显示，模拟前端能够以较大的阶跃输入（0V 至 3.3V）驱动该 ADC，使之能在分配的采集时间（95ns）内趋稳到 LSB 的 $\frac{1}{2}$ （约 200 μ V）以内。有关该主题的具体理论知识，请参见 [SAR ADC 前端组件选择介绍](#)，点击本设计最后的链接，即可下载这些仿真文件。



噪声仿真

本部分概要介绍简化的噪声计算方法，将粗略估算的结果与仿真结果进行比较。该计算中包含电阻器噪声，因为它是系统整体噪声的重要部分。请注意，通过使用较小电阻值的电阻器可以降低电阻器噪声，但会以增加反馈网络的功耗为代价。

$$f_c = \frac{1}{2 \times \pi \times R_{filt} \times C_{filt}} = \frac{1}{2 \times \pi \times 2k\Omega \times 30pF} = 2.65MHz$$

$$E_n = e_{OPA320} \times \sqrt{2 \times K_n \times f_c} = (7nV/\sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 20.2\mu V/\sqrt{Hz}$$

$$E_{n_OPA320} = E_n \times Gain = 20.2\mu V/\sqrt{Hz} \times 2 = 40.4\mu V/\sqrt{Hz}$$

$$E_{n_THS4551} = e_{n_THS4551} \times \sqrt{2 \times K_n \times f_c} = (3.3nV/\sqrt{Hz}) \times \sqrt{2 \times 1.57 \times 2.65MHz} = 9.52\mu V/\sqrt{Hz}$$

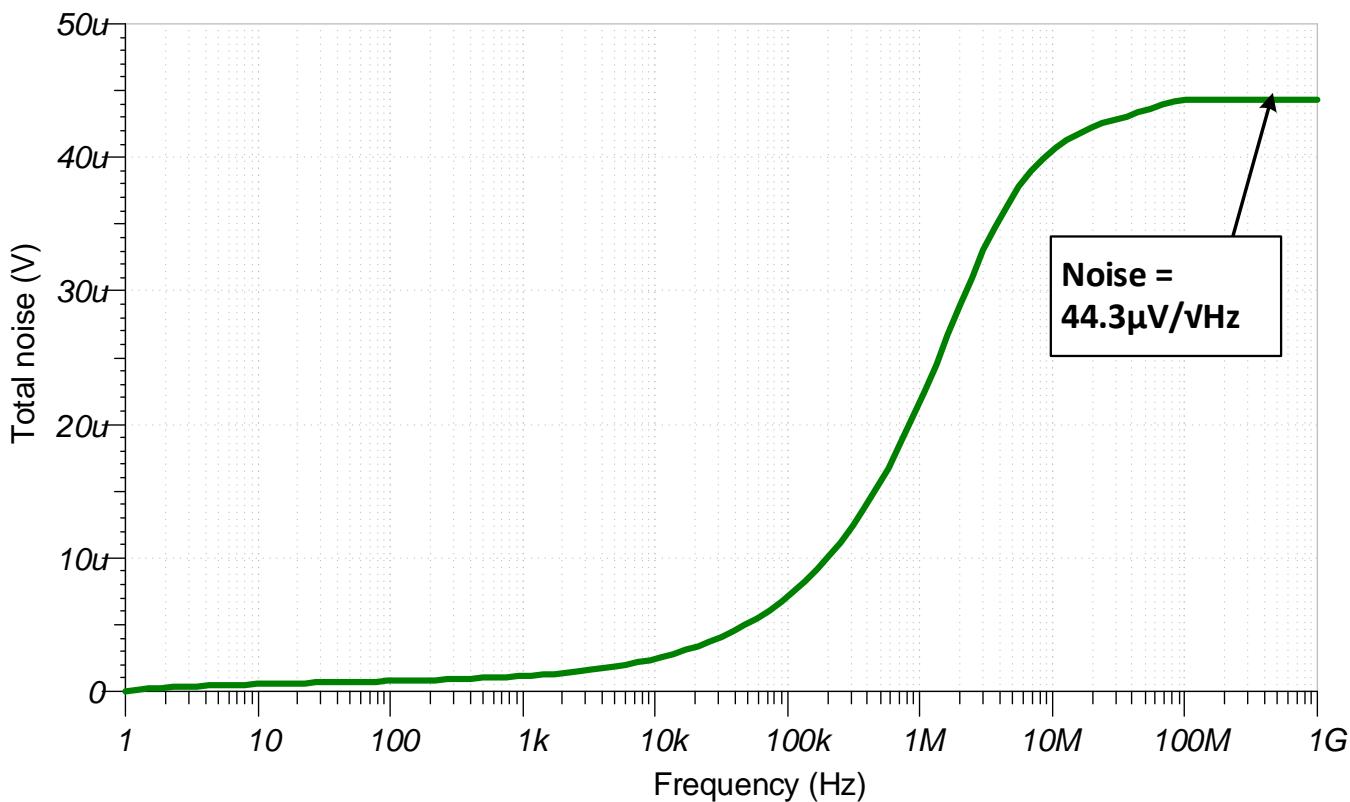
$$E_{Rg} = \frac{\sqrt{4 \times k \times T \times R_g}}{1 \times 10^{-9}} \times \frac{R_f}{R_g} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 1000}}{1 \times 10^{-9}} \times \frac{2000}{1000} \times \sqrt{2} = 11.47\mu V/\sqrt{Hz}$$

$$E_{Rf} = \frac{\sqrt{4 \times k \times T \times R_f}}{1 \times 10^{-9}} \times \sqrt{2} = \frac{\sqrt{4 \times 1.38 \times 10^{-23} \times (273.15 + 25) \times 2000}}{1 \times 10^{-9}} \times \sqrt{2} = 8.11\mu V/\sqrt{Hz}$$

Total noise at output equation:

$$E_n = \sqrt{E_{n_OPA320}^2 + E_{n_THS4551}^2 + E_{Rg}^2 + E_{Rf}^2} = \sqrt{40.4^2 + 9.52^2 + 11.47^2 + 8.11^2} = 43.8\mu V/\sqrt{Hz}$$

请注意，计算结果与仿真结果基本相符。有关该主题的具体理论知识，请参见 [TI 高精度实验室 - ADC 培训视频系列](#)。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS7057	14 位, 2.5Msps, 全差分输入, SPI, 2.25mm ² 封装	www.ti.com.cn/product/cn/ADS7057	www.ti.com.cn/adcs
THS4551	150MHz、3.3nV/Hz 输入电压噪声全差分放大器	www.ti.com.cn/product/cn/THS4551	www.ti.com.cn/opamp
OPA320	高精度、零交叉、20MHz、0.9pA Ib、RRIO 运算放大器	www.ti.com.cn/product/cn/OPA320	www.ti.com.cn/opamp

注: ADS7057 使用 AVDD 作为基准输入。使用高 PSRR LDO (如 [TPS7A47](http://www.ti.com.cn/lit/zip/sbac181)) 作为电源。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接 ([TINA](#)):

该电路的设计文件 – <http://www.ti.com.cn/lit/zip/sbac181>。

相关指导手册的链接

[单极单端输入信号转差分信号](#)

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

使用双运算放大器电路实现单端转差分

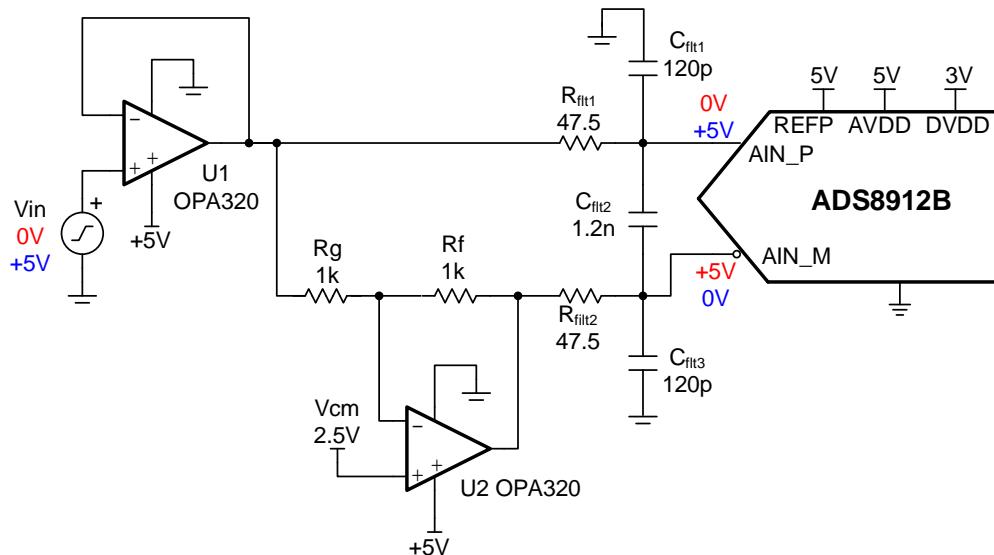
Bryan McKay, Art Kay

输入	ADC 差分输入 (Vdif)	ADC 共模输入 (Vcm)	数字输出 ADS9110
0V	-5V	2.5V	20000 _H
5V	+5V	2.5V	1FFFF _H

电源			
V+ (运算放大器)	AVDD	DVDD	REFP
5V	5V	3V	5V

设计 说明

该电路使用两个 **OPA320** 运算放大器来执行单端至差分转换，以驱动 **ADS8912B** 全差分 ADC。解决该问题的另一种方法是使用全差分放大器 (FDA)。有关 FDA 示例，请参阅《对单极信号采用运算放大器和 FDA 进行单端到差分信号转换》。由于市面上有数千种不同类型的运算放大器，与其使用全差分放大器，不如轻松地选择可满足您的特定要求的运算放大器。例如，大多数 FDA 不像许多精密运算放大器那样具有良好的相对于电源轨的摆幅、失调电压、偏置电流和漂移。另一方面，运算放大器方法在反相和同相路径中具有非对称群延迟。此外，FDA 放大器通常具有更佳的失真和 ADC 驱动特性。一般而言，FDA 方法可实现最佳的 SNR 和 THD，运算放大器方法可实现最佳的直流特性。然而，特定的运算放大器或 FDA 会影响两种拓扑的比较。



规格

规格	目标值	计算值	仿真值
瞬态 ADC 输入趋稳 (1MSPS)	$< 0.5\text{LSB} = 19.1\mu\text{V}$	不适用	$5\mu\text{V}$
输入/输出范围	不适用	不适用	$0.1 < V_{IN} < 4.9\text{V}$ $-4.8\text{V} < V_{OUT} < 4.8\text{V}$
噪声	不适用	$30.5\mu\text{V}_{\text{RMS}}$	$28.4\mu\text{V}_{\text{RMS}}$

设计说明

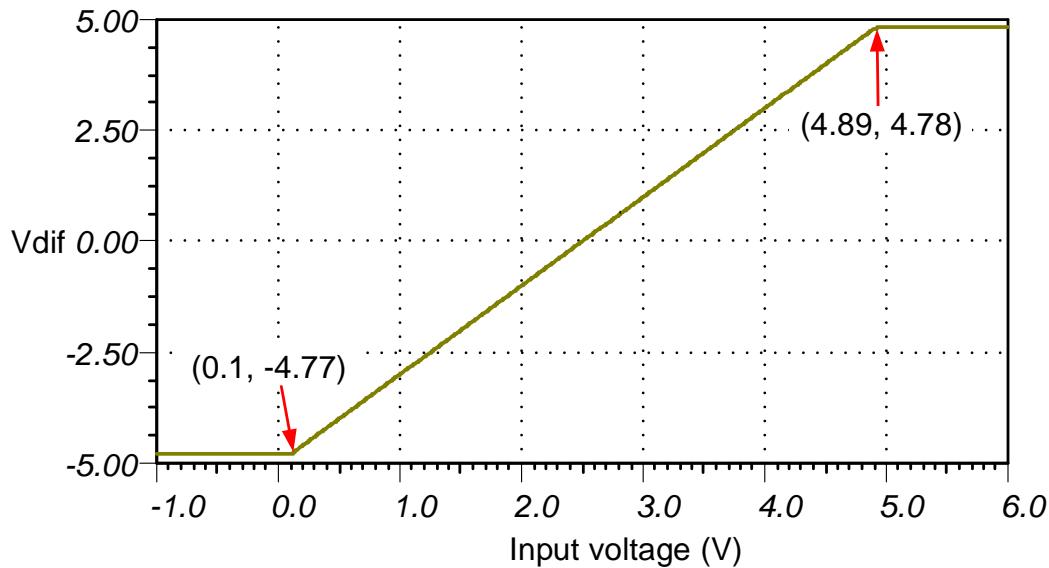
1. 对 R_1 和 R_g 使用 0.1% 电阻器, 以最大限度地降低 U2 上的增益误差和漂移。
2. 为 $C_{\text{filt}1}$ 、 $C_{\text{filt}2}$ 和 $C_{\text{filt}3}$ 选择 COG (NPO) 电容器, 以最大限度地降低失真。
3. [TI 高精度实验室 – ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为本示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果改动此设计, 则需要选择其他的 RC 滤波器。请观看 [《SAR ADC 前端组件选择简介》](#) 培训视频, 了解如何选择 RC 滤波器以实现最佳的趋稳和交流性能。

组件选择

1. 选择运算放大器以满足系统要求。需要考虑的主要规格如下所示：
 - 相对于电源轨的摆幅 - 对于 5V 电源轨，通常使用轨至轨零交叉失真器件（例如 [OPA320](#)、[OPA325](#) 和 [OPA365](#)）。
 - 失调电压和漂移 - 该电路相对于 FDA 方法的一项优势是某些运算放大器可能具有很好的直流性能。
 - 带宽和静态电流 - 该电路相对于 FDA 方法的另一项优势是可提供各种运算放大器带宽和相关的静态电流。对于较低的采样率，低带宽、低电流运算放大器可能是理想的选择。
2. 选择 R_g 和 R_f 以最大程度地降低噪音。该电路的增益始终为 1，因此 $R_g = R_f$ 。此处的主要考虑因素是在保持负载电阻合理的同时最大程度地降低噪声。将电阻器噪声设置为放大器噪声的大约 $\frac{1}{3}$ 。在该示例中， $R_f = R_g = 1\text{k}\Omega$ 可以实现 $2.8\text{nV}/\sqrt{\text{Hz}}$ 的噪声，这大约是 $7\text{nV}/\sqrt{\text{Hz}}$ 运算放大器噪声的 $\frac{1}{3}$ 。此外，最大负载电流为 2.5mA ($5\text{V}/2\text{k}\Omega = 2.5\text{mA}$)，与运算放大器短路限制 (65mA) 相比较低。
3. 确定可在 1kSPS 的采样率下实现趋稳的 R_{filt} 和 C_{filt} 。请观看 [《优化 Rfilt 和 Cfilt 值》](#)，以了解选择 R_{filt} 和 C_{filt} 的算法。经证实， $200\text{k}\Omega$ 和 510pF 的最终值可确保趋稳至远低于最低有效位 (LSB) $\frac{1}{2}$ 的位置。

直流传输特性

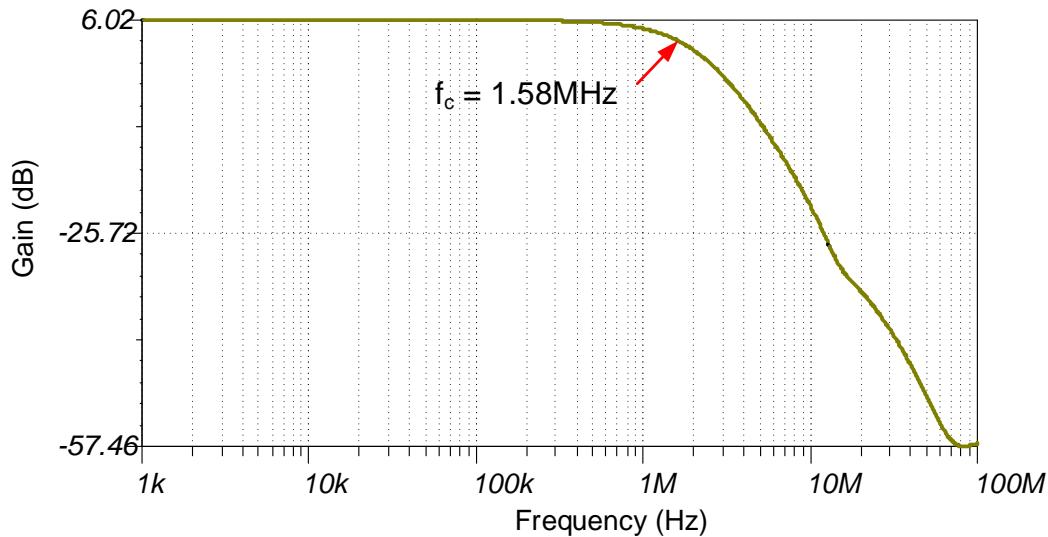
下图显示了该电路的直流传输特性（0V 至 5V 单端输入、-5V 至 +5V 全差分输出）。请注意，线性范围限制在大约相对于两个电源轨 0.1V（Vin 线性范围大约为 0.1V 至 4.9V）。限制来自放大器输出摆幅限制。为了改善线性摆幅，需要调整放大器的负电源和正电源。有关该操作的示例，请参阅 [《低功耗传感器测量：3.3V、1ksps、12 位、单端、双电源电路》](#)。



交流传输特性

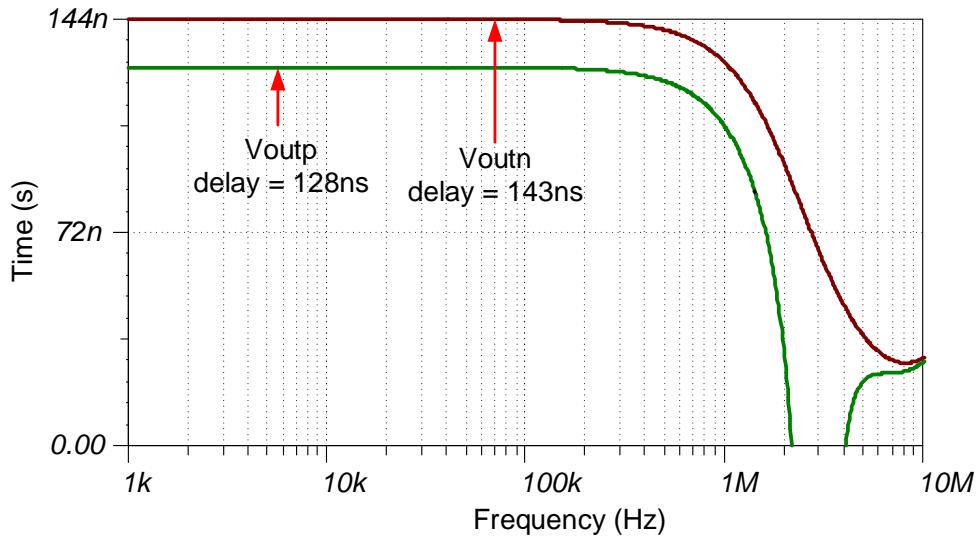
在这种情况下，带宽限制主要由 R_{filt} 、 C_{filt} 值设置。放大器闭环带宽也可能影响总体带宽。请注意，U2 带宽是 U1 带宽的一半，因为其噪声增益是二 ($BW_{U2} = GBW/G_n = 20MHz/2 = 10MHz$)。

$$f_c = \frac{1}{2\pi R \cdot C} = \frac{1}{2\pi(2 \cdot 47.5\Omega) \cdot 1.2nF} = 1.4MHz$$



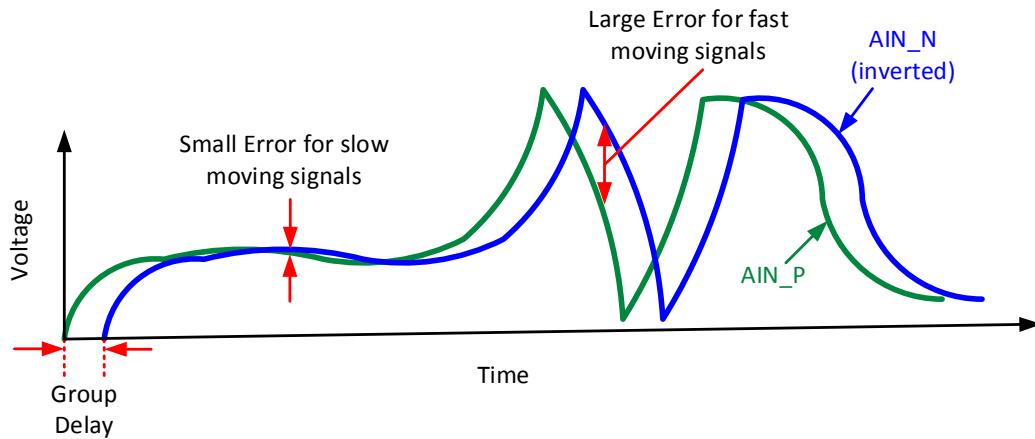
群延迟 (频域)

群延迟是施加的输入信号和输出信号之间的延时时间。所有放大器和滤波器都会具有群延迟。群延迟是该电路的亮点，因为反相和同相路径都具有不同的群延迟。对于较高频率的信号，这可能会产生失真。有关其他详细信息，请参阅时域图中的群延迟。



群延迟 (时域)

下图定性地显示了群延迟如何影响时域信号。该图中的误差被夸大，以强调群延迟的影响。绿色信号表示 AIN_P 上的输出，蓝色信号表示 AIN_N 上的反相输出。理想情况下，两个信号应该跟踪，但群延迟将蓝色信号向右移动。请注意，当信号缓慢移动时，误差相对较小，当它们快速移动时，误差较大。因此，低频信号将具有良好的失真性能，频率较高的信号将具有较低的失真性能。SPICE 不对 THD 进行仿真，因此对于量化值，需要进行测量。不过，如果输入信号周期比通道之间的群延迟大 1,000 倍以上，那么该影响一般可以忽略不计。



噪声仿真

以下噪声计算考虑放大器和电阻器噪声。请注意，来自 U1 的噪声被 U2 反相并添加到差分输出中。由于该噪声是直接相关的，所以它直接相加，而不是通常用于噪声源的平方和根加法。另请注意，输出滤波器近似表示为一阶滤波器，但它是一个更复杂的滤波器。计算得出的噪声与仿真噪声非常接近（计算值 = $30.5\mu V_{RMS}$ ，仿真值 = $28.4\mu V_{RMS}$ ）。

$$e_{nU1} = e_{n320} + e_{n320} \cdot 7 nV/\sqrt{Hz} + 7 nV/\sqrt{Hz} \cdot 14 nV/\sqrt{Hz} \text{ Note these two sources are correlated}$$

$$R_{eq} = \frac{R_f \cdot R_g}{R_f + R_g} = \frac{1k\Omega \cdot 1k\Omega}{1k\Omega + 1k\Omega} = 500\Omega$$

$$e_{nReq} = \sqrt{4K_n \cdot T_K \cdot R_{eq}} = \sqrt{4(1.38 \cdot 10^{-23} J/K) \cdot (298.15) \cdot (500\Omega)} = 2.87 nV/\sqrt{Hz}$$

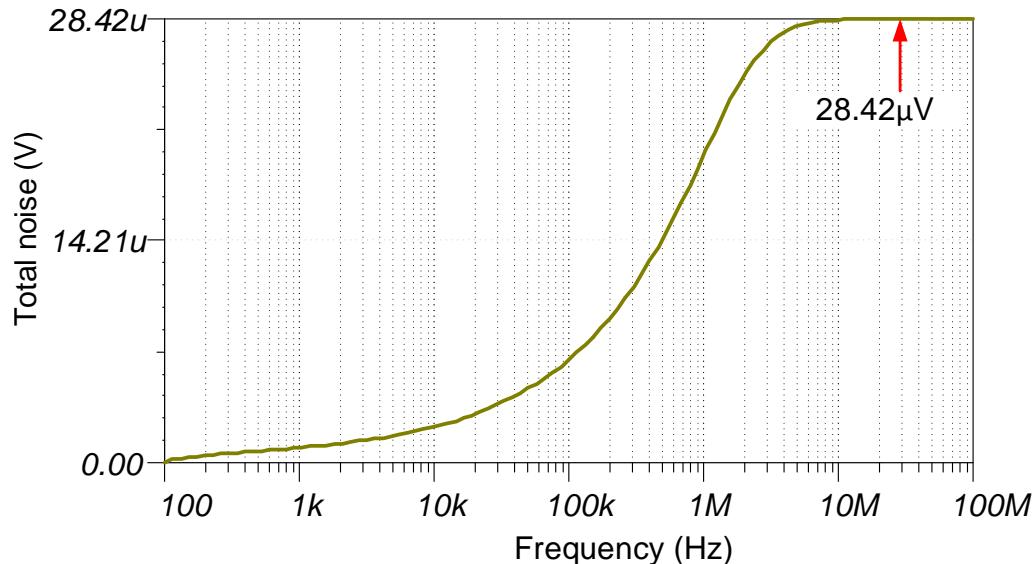
$$e_{nU2} = \sqrt{(e_{nReq} \cdot G_n)^2 + (e_{n320} \cdot G_n)^2} = \sqrt{(2.87 nV/\sqrt{Hz} \cdot 2)^2 + (7 nV/\sqrt{Hz} \cdot 2)^2} = 15.1 nV/\sqrt{Hz}$$

$$e_{nT} = \sqrt{(e_{nU1})^2 + (e_{nU2})^2} = \sqrt{(14 nV/\sqrt{Hz})^2 + (15.1 nV/\sqrt{Hz})^2} = 20.6 nV/\sqrt{Hz}$$

$$f_c = \frac{1}{2\pi R \cdot C} = \frac{1}{2\pi(2 \cdot 47.5\Omega) \cdot 1.2nF} = 1.4MHz$$

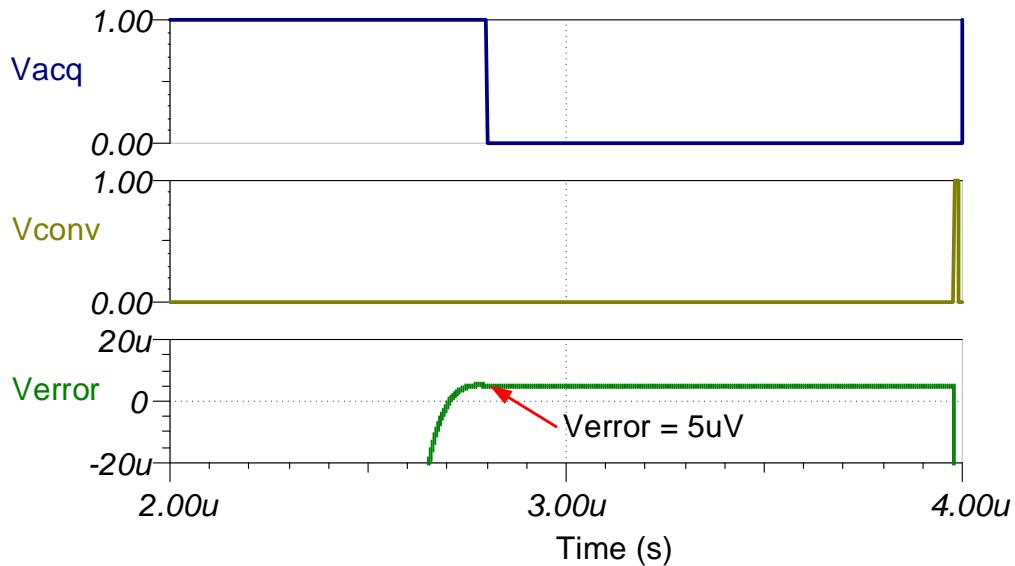
$$E_{nT} = e_{nT} \cdot \sqrt{1.57 \cdot f_c} = 20.6 nV/\sqrt{Hz} \cdot \sqrt{1.57 \cdot 1.4MHz} = 30.5 \mu V_{RMS}$$

计算得出的噪声与仿真噪声非常接近（计算值 = $30.5\mu V_{RMS}$ ，仿真值 = $28.4\mu V_{RMS}$ ）。请观看 [《计算 ADC 系统的总噪声》](#)，了解有关该主题的详细理论。



瞬态 ADC 输入趋稳仿真

以下仿真显示了在 500kSPS 的采样率下趋稳至满量程直流输入信号的情况。该类型的仿真表明已正确选择采样保持反冲电路。请观看 [《SAR ADC 前端组件选择简介》](#)，了解有关该主题的详细理论。



设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS8912	18 位分辨率, 500kSPS 采样率, 集成基准缓冲器, 全差分输入, Vref 输入范围为 2.5V 至 5V。	http://www.ti.com/product/cn/AD8912B	http://www.ti.com/adcs
OPA320	20MHz 带宽, 轨至轨 (具有零交叉失真), VosMax = 150 μ V, VosDriftMax = 5 μ V/C, en = 7nV/ $\sqrt{\text{Hz}}$	http://www.ti.com/product/cn/OPA320	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

该电路的源文件 - <http://www.ti.com/cn/lit/zip/SBAC193>。

真差分、 4×2 多路复用器、模拟前端、同步采样 ADC 电路

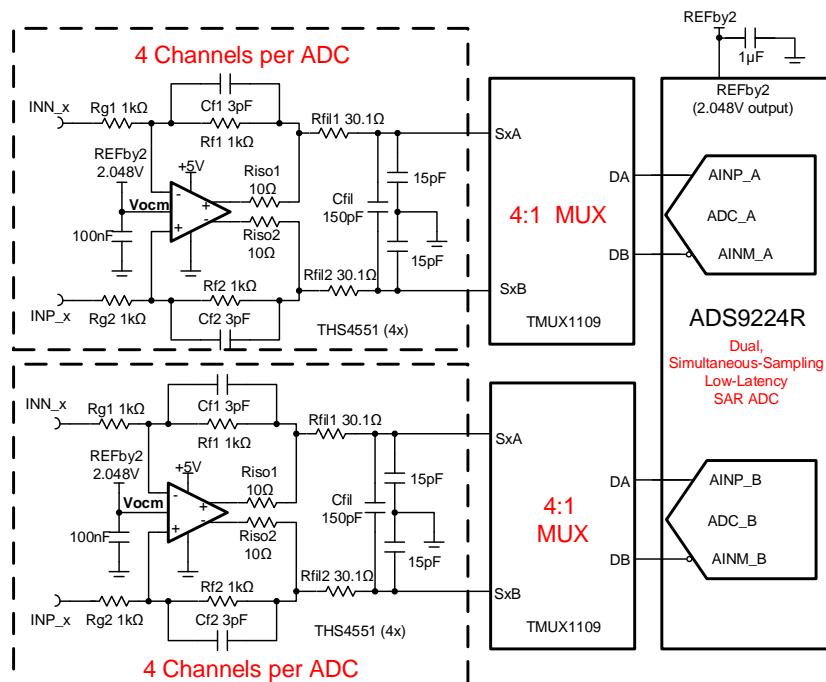
Luis Chioye

输入 (THS4551 输入)	ADC 输入 (THS4551 输出)	数字输出 ADS7042
$VinP = +0.23V, VinN = +3.866V, VinMin(Dif) = -3.636V$	$VoutP = +0.23V, VoutN = 3.866V, Vout(Dif) = -3.636V$	$8E60_H -29088_{10}$
$VinP = +3.866V, VinN = -0.23V, VinMax(Dif) = +3.636V$	$VoutP = 3.866V, VoutN = +0.23V, Vout(Dif) = +3.636V$	$71A0_H +29088_{10}$

电源			
Vcc	Vee	Vref	Vocm
5	0V	4.096V	2.048V

设计 说明

该双同步采样 SAR ADC 和 4×2 通道多路复用模拟前端数据采集解决方案可以测量 $\pm 3.866V$ 范围内的差分电压信号，支持高达 3MSPS 的 ADC 采样率（或 750kSPS/通道的有效采样率）和 16 位的分辨率。该电路由双同步采样 SAR ADC 组成，每个 SAR ADC 连接到两个 4:1 (2x) 多路复用器，每个 ADC 提供 4 个差分输入通道。八个全差分放大器 (FDA) 驱动多路复用 SAR ADC 输入。该电路适用于 **光学模块** 和 **模拟输入模块** 等应用中双同步信号的精确测量。它还可用于 **伺服驱动器控制模块**、**伺服驱动器位置反馈** 和 **伺服驱动器位置传感器** 等电机驱动器应用。



规格

规格	目标值	计算值	仿真值
双通道 ADC 采样速度	3MSPS	3MSPS	3MSPS
采样率/通道 (双通道, 同步)	750kSPS (3MSPS/4)	750kSPS (3MSPS/4)	750kSPS (3MSPS/4)
瞬态 ADC 输入趋稳	<< 1LSB << 125 μ V	不适用	20 μ V
噪声 (ADC 输入端)	50 μ V _{rms}	55.9 μ V _{rms}	51.1 μ V _{rms}

设计说明

1. 由于双通道同步采样和高吞吐量 (3MSPS) 要求, 选择了 ADS9224R。
2. 选择 TMUX1109 4:1 (2x) 多路复用器以针对每个 ADC 支持 4 通道差分输入。
3. 确定 ADC 满量程范围、分辨率和共模范围规格。“组件选择”部分中介绍了该内容。
4. 根据共模和输出摆幅规格, 确定 FDA (THS4551) 的线性范围。“组件选择”部分中介绍了该内容。
5. 为 ADC 输入端的所有滤波电容器选择 COG 电容器, 以最大程度地降低失真。
6. 选择 FDA 增益电阻器 RF1,2、RG1,2。使用 0.1% 20ppm/°C 薄膜电阻器或更佳的电阻器, 以实现良好的精确度、低增益漂移并最大程度地降低失真。
7. [《SAR ADC 前端组件选择简介》](#) 中介绍了选择电荷桶电路 Rfil1、Rfil1 和 Cfil 的方法。这些组件值取决于放大器带宽、数据转换器采样率以及数据转换器设计。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改, 则必须选用不同的 RC 滤波器。
8. THS4551 通常用于高速精密全差分 SAR 应用, 因为它具有足够的带宽使 ADC 输入采样和多路复用器电荷注入产生的电荷反冲瞬态趋稳, 并提供到 SAR ADC 电压范围的共模电平转换。

组件选择

1. Find ADC full-scale input range. In this circuit, ADS9224 internal V_REF= 2.5V

$ADC_{Full-Scale\ Range} = (\pm 1.6384\text{V/V}) \cdot V_{REF} = \pm 4.096\text{V}$ from ADS9224R datasheet

2. Find required ADC common-mode voltage 2.

$$V_{CM} = \frac{+ADC_{Full-Scale\ Range}}{2} = +2.048\text{V}$$
 from ADS9224R datasheet

Use REFby2 Output pin of ADS9224R to connect to FDA (THS4551) VCOM = 2.048V

3. Find FDA absolute output voltage range for linear operation:

$0.23\text{V} < V_{out} < 4.77\text{V}$ from THS4551 output low/high specification for linear operation

4. Find FDA differential output voltage range for linear operation. The general output voltage equations for this circuit:

$$V_{outMin} = \frac{V_{outDifMin}}{2} + V_{cm}$$

$$V_{outMax} = \frac{V_{outDifMax}}{2} + V_{cm}$$

Rearrange the equations and solve for $V_{outDifMin}$ and $V_{outDifMax}$. Find maximum differential output voltage range based on worst case:

$$V_{outDifMax} = 2 \cdot V_{outMax} - 2 \cdot V_{cm} = 2 \cdot (4.096\text{V}) - 2 \cdot (2.048\text{V}) = 4.096\text{V}$$

$$V_{outDifMin} = 2 \cdot V_{outMin} - 2 \cdot V_{cm} = 2 \cdot (0.23\text{V}) - 2 \cdot (2.048\text{V}) = -3.636\text{V}$$

Based on combined worst case, choose $V_{outDifMin} = -3.636\text{V}$ and $V_{outDifMax} = +3.636\text{V}$

5. Set FDA gain to 1 V/V

$$Gain_{FDA} = \frac{R_f}{R_g} = \frac{1.00\text{k}\Omega}{1.00\text{k}\Omega} = 1\text{V/V}$$

6. Select the minimum charge kickback capacitor filter to optimize circuit for fastest settling.

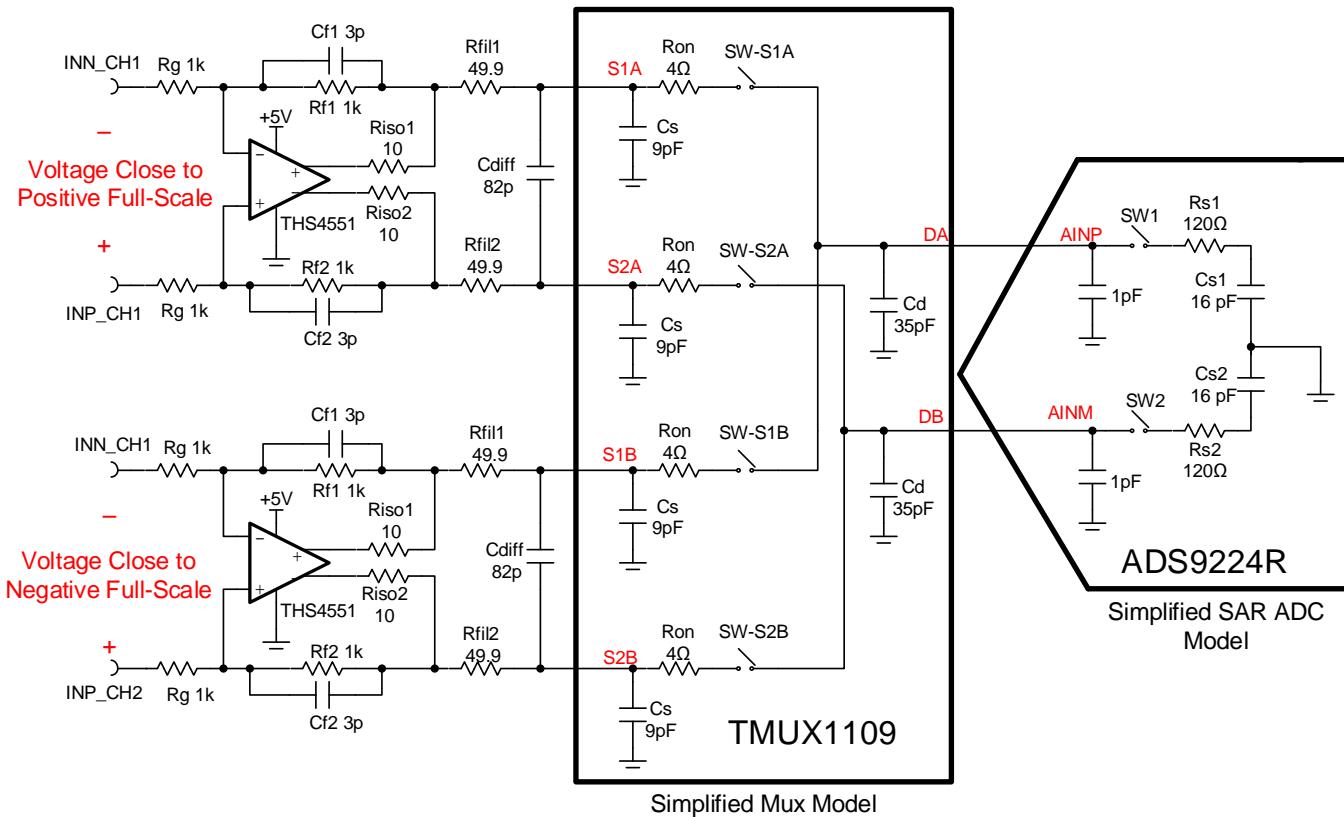
$C_{sh} = 16\text{pF}$ internal sample-and-hold capacitor from ADS9224R datasheet

Select a capacitor 10x larger than $C_{sh} = 150\text{pF}$

7. Optimize RC charge kickback filter resistors R_{f1}, R_{f2} and feedback capacitors C_{f1}, C_{f2} for both settling and stability using TINA simulations. This is covered in the transient settling optimization and stability simulation sections.

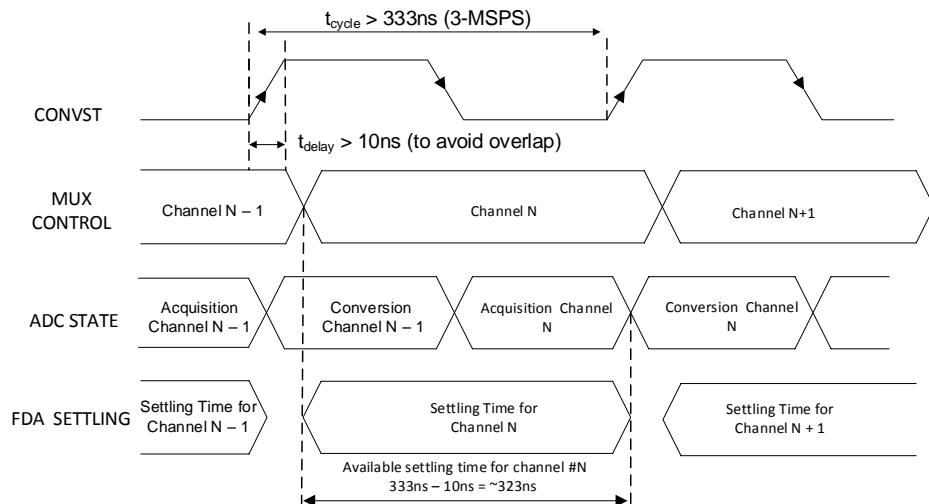
瞬态趋稳优化

TINA 仿真用于优化 RC 反冲滤波器, 以实现稳定性和瞬态趋稳。瞬态仿真包含多路复用器 (TMUX1109) 的两个相邻通道。为了对多路复用器扫描序列期间的最坏情况瞬态趋稳进行仿真, 应将两个相邻的通道分别设置为接近正满量程和负满量程的电压。在多路复用器仿真电路中对多路复用器漏极电容和串联电阻进行了建模。在采集期间, SAR ADC 的采样保持电容器必须在 SAR ADC 的 16 位分辨率范围内趋稳。该仿真电路的简化原理图如下所示:



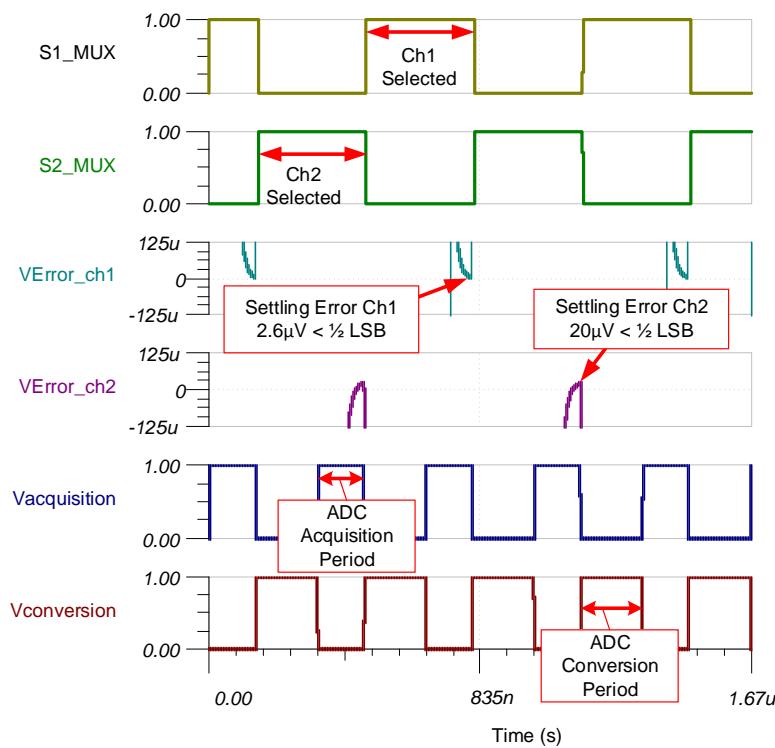
多路复用器和 ADC 控制时序

下图显示了 ADC 转换控制 (CONVST) 和多路复用器通道控制时序。ADS9224R 支持 3MSPS 的最大采样速率或 333ns 的最短周期时间。为了避免在 CONVST 信号的上升沿之前切换通道，在 CONVST 上升沿之后的多路复用器通道控制时序中实现了短暂的延迟。有关该主题的详细理论，请参阅 TI 设计[适用于高电压输入的 16 位、400kSPS、四通道多路复用器数据采集系统参考设计](#)



瞬态趋稳结果

以下 TINA 瞬态仿真显示了在相邻多路复用器通道之间发生满量程阶跃变化后 FDA、多路复用器和 SAR ADC 采样保持的趋稳。该类型的仿真表明已正确选择采样保持反冲电路和 AFE 放大器电路。请观看[《SAR ADC 前端组件选择简介》](#)，了解如何选择 RC 滤波器，以实现最佳的趋稳和交流性能。

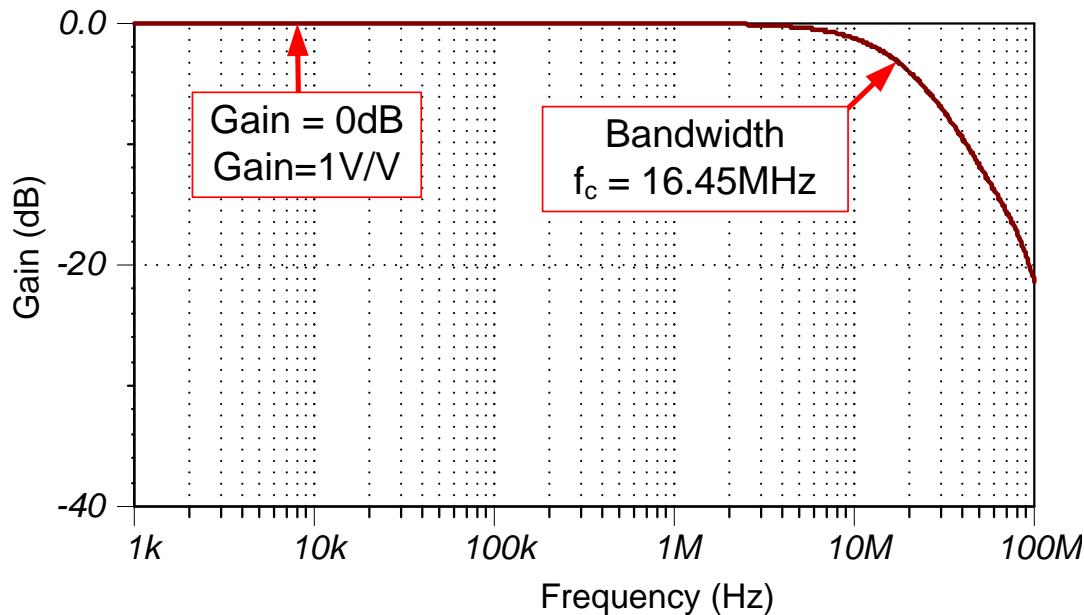


交流传输特性

该电路具有 0dB (1V/V) 的增益和 16.45MHz 的仿真频率带宽。请注意，计算的带宽和仿真的带宽非常接近（计算值 = 17.62MHz，仿真值 = 16.45MHz）。有关带宽计算和仿真的总体概述，请观看 [《运算放大器带宽》](#)。

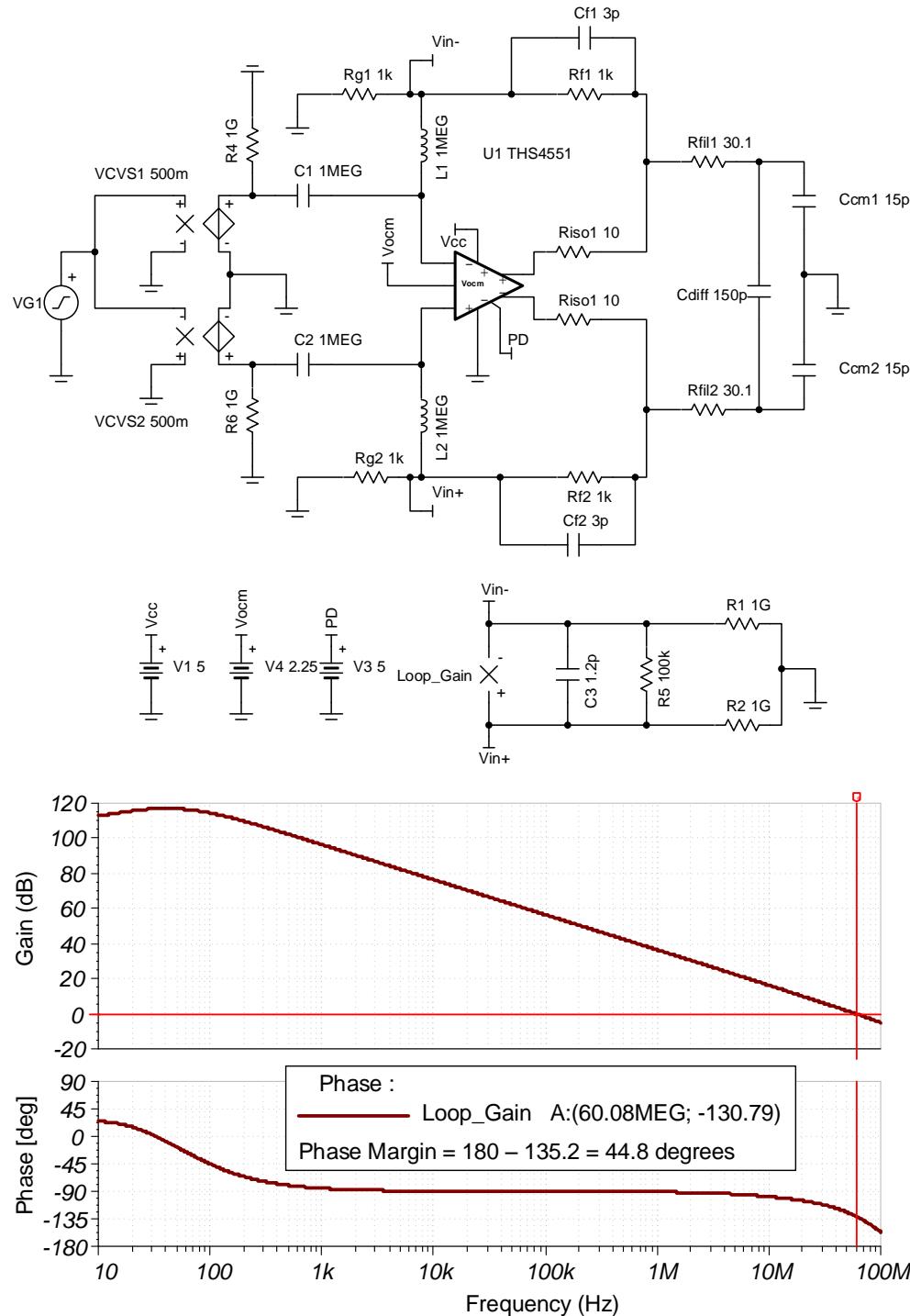
系统带宽由输出滤波器进行设置：

$$f_c = \frac{1}{2\pi(R_{fil1} + R_{fil2})C_{diff}} = \frac{1}{2\pi(30.1\Omega + 30.1\Omega)(150\mu F)} = 17.62\text{MHz}$$



稳定性仿真图

在 TINA 中使用以下电路来测量环路增益并在 TINA 中使用交流分析来验证相位裕度。在反馈环路中使用电阻器 $R_{ISO} = 10\Omega$ 来增大相位裕度。该电路具有良好的稳定性（大约 45 度的相位裕度）。请观看《运算放大器稳定性》，以了解有关该主题的详细理论。



噪声仿真

Simplified noise calculation estimate:

The dominant pole in this data acquisition circuit is in the RC kickback filter:

$$f_c = \frac{1}{2\pi(R_{fil1} + R_{fil2})C_{diff}} = \frac{1}{2\pi(30.1\Omega + 30.1\Omega)(150pF)} = 17.62MHz$$

Noise of THS4551 FDA referred to ADC input

$$\text{Noise Gain: } NG = 1 + R_f / R_g = 1 + \frac{1k\Omega}{1k\Omega} = 2V/V$$

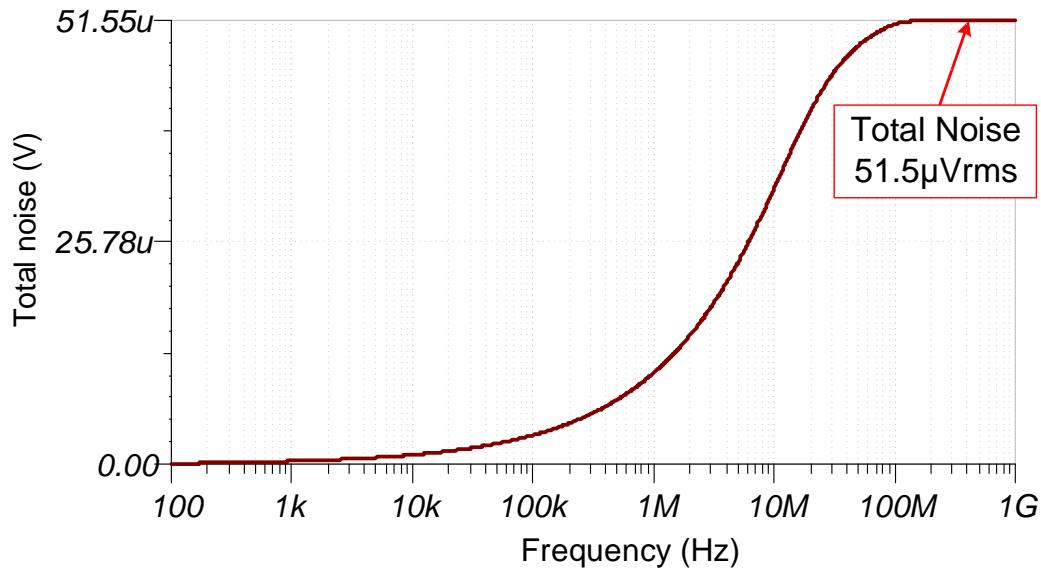
$$e_{noFDA} = \sqrt{(e_{nFDA} \cdot NG)^2 + 2(i_{nFDA} \cdot R_f)^2 + 2(4kTR_f \cdot NG)}$$

$$e_{noFDA} = \sqrt{(3.4nV/\sqrt{Hz} \cdot 2.00V/V)^2 + 2(0.5pA/\sqrt{Hz} \cdot 1k\Omega)^2 + 2(16.56 \cdot 10^{-18} \cdot 2.00V/V)}$$

$$e_{noFDA} = 10.629nV/\sqrt{Hz}$$

$$E_{nFDA} = e_{noFDA} \cdot \sqrt{K_n \cdot f_c} = (10.629nV/\sqrt{Hz})\sqrt{1.57 \cdot 17.62MHz} = 55.90\mu V_{rms}$$

下图显示了 FDA 电路的 TINA 仿真总噪声。请观看 [《计算 ADC 系统的总噪声》](#)，了解有关该主题的详细理论。请注意，计算的噪声和仿真的噪声非常接近（计算值 = $55.9\mu V_{rms}$ ，仿真值 = $51.5\mu V_{rms}$ ）。



设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS9224R	16 位分辨率, SPI, 3MSPS 采样率, 全差分输入, 集成 2.5V 基准, 双通道, 同步采样, 低延迟	http://www.ti.com/product/cn/ADS9224R	http://www.ti.com/adcs
THS4551	150MHz, 3.3nV/√Hz 输入电压噪声, 全差分放大器	http://www.ti.com/product/cn/THS4551	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

请参阅有关低功耗传感器测量的 Tina 文件 - <http://www.ti.com/cn/lit/zip/SBAC219>。

修订历史记录

修订版本	日期	更改
A	2018 年 11 月	缩减了标题字数。 更新了瞬态趋稳优化 部分中的原理图。

采用缓冲式仪表放大器驱动开关电容器 SAR ADC 的电路

Art Kay

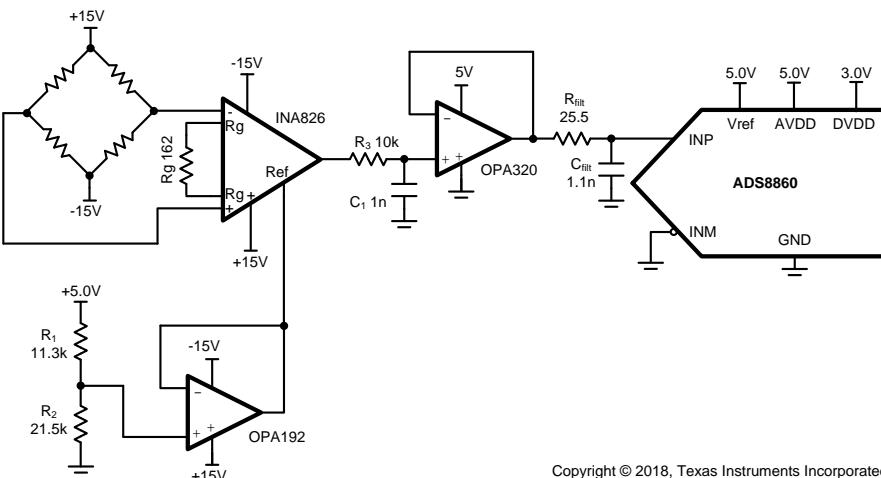
输入	ADC 输入	数字输出 ADS8860
-10mV	输出 = 0.2V	0A3D _H 或 2621 ₁₀
5mV	输出 = 4.8V	F5C3 _H 或 62915 ₁₀

电源					
AVDD	DVDD	V _{ref_INA}	V _{ref}	V _{cc}	V _{ee}
5.0V	3V	3.277V	5.0V	15V	-15V

设计说明

仪表放大器是将低电平传感器输出转换为高电平信号以便驱动 ADC 的常用器件。通常情况下，仪表放大器经过优化而具有低噪声、低失调电压和低漂移。遗憾的是，许多仪表放大器的带宽可能不足以在最大采样速率下实现良好的 ADC 电荷反冲趋稳。本文档介绍如何将宽带宽缓冲器与仪表放大器结合使用来实现高采样速率下的良好趋稳效果。此外，许多仪表放大器针对高压电源进行了优化，并且可能需要将高电压输出（即 $\pm 15V$ ）连接到较低电压的放大器（例如 5V）。此设计展示了在仪表放大器超出运算放大器输入范围的情况下如何使用限流电阻器来保护放大器免受电气过载的影响。一份相关的电路指导手册中介绍了一种不采用宽带宽缓冲器的简化方法（《采用仪表放大器驱动开关电容器 SAR》）。与缓冲式设计相比，这种简化方法的采样速率受限。请注意，以下电路显示了一个桥式传感器，但此方法可用于多种不同的传感器。

该电路实现方案适用于如下一些应用：模拟输入模块、心电图 (ECG)、脉动式血氧计、实验室仪表 和 铁路运输控制单元。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	仿真值
采样速率	1Msps	1Msps, 趋稳至 $-44\mu\text{V}$
失调电压 (ADC 输入)	$40\mu\text{V} \cdot 306.7 = 12.27\text{mV}$	16mV
温漂	$(0.4\mu\text{V}/^\circ\text{C}) \cdot 306.7 = 123\mu\text{V}/^\circ\text{C}$	不适用
噪声	978 μV	586 μV_{RMS}

设计注意事项

1. 仪表放大器的带宽通常太低，无法以高数据速率驱动 SAR 数据转换器（在本示例中，INA826 的带宽为 **10.4kHz**，增益为 **305V/V**）。需要宽带宽的原因是 SAR 具有开关电容器输入，而此输入需要在每个转换周期内充电。此设计中增加了 OPA320 缓冲器来让 ADC 以高数据速率运行 (ADS8860 1Msps)。
2. 选择的增益应能实现与 ADC 输入范围匹配的输入摆幅。使用仪表放大器基准引脚来转换信号失调电压，以便与输入范围匹配。此内容涵盖在组件选择部分之中。
3. 此设计对 INA826 增益进行调整，使运算放大器的输入电压电平处于放大器的正常工作范围内。但是，在加电期间或在断开传感器连接时，输出端可能会驱动到任一电源轨 ($\pm 15\text{V}$)。电阻器 R_3 用于限流。此内容涵盖在本文档的仪表放大器和运算放大器之间的过压保护滤波器部分之中。
4. 驱动大多数仪表放大器的参考输入端都需要使用分压器之后的缓冲放大器。请选择精密电阻器和精密低失调放大器作为缓冲器。请参阅[选择合适的运算放大器](#)了解有关此主题的更多详细信息。
5. 使用[仪表放大器的共模输入范围计算器](#)软件工具检查放大器的共模范围。
6. 选择适合 C_1 和 C_{filt} 的 COG 电容器以最大限度减少失真。
7. 对增益设置电阻器 R_g 使用 **0.1% 20ppm/°C** 或更高规格的薄膜电阻器。该电阻器的误差和漂移将直接转化为增益误差和增益漂移。
8. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。请参阅[SAR ADC 前端组件选择简介](#)了解有关此主题的详细信息。

组件选择

- 查找仪表放大器可用于将输出摆幅设置为 0.2V 至 4.8V 的增益设置电阻器。

$$Gain = \frac{V_{out_max} - V_{out_min}}{V_{in_max} - V_{in_min}} = \frac{4.9V - 0.2V}{5mV - (-10mV)} = 306.7$$

$$Gain = 1 + \frac{49.4k\Omega}{R_g}$$

$$R_g = \frac{49.4k\Omega}{Gain - 1.0} = \frac{49.4k\Omega}{(306.7) - 1.0} = 151.6\Omega \text{ or } 162\Omega \text{ for standard } 0.1\% \text{ resistor}$$

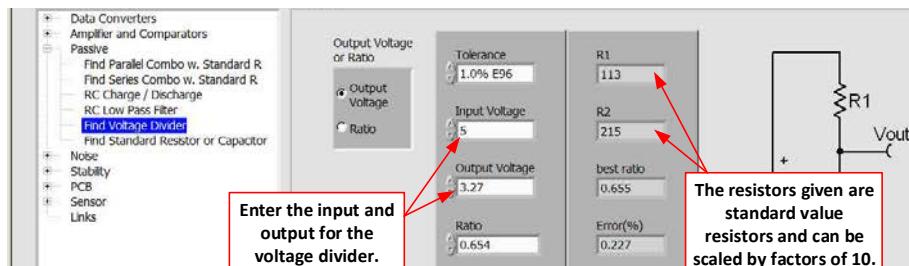
- 查找可将输出摆幅转换到适当电压电平的 INA826 基准电压 (V_{ref})

$$V_{out} = Gain \cdot V_{in} + V_{ref_INA}$$

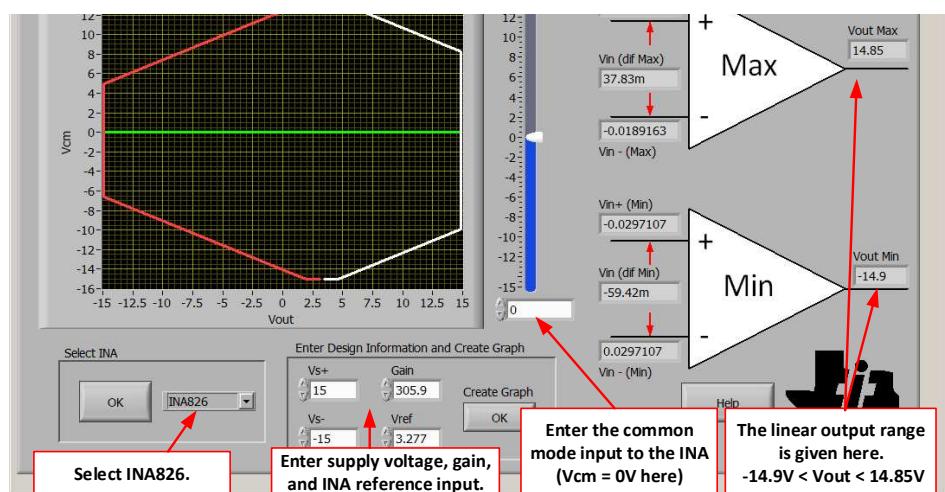
$$V_{ref_INA} = V_{out} - Gain \cdot V_{in} = 4.8V - \left(1 + \frac{49.4k\Omega}{162\Omega}\right) \cdot (5mV) = 3.27V$$

- 选择标准值电阻器来设置 INA826 基准电压 ($V_{ref_INA} = 3.27V$)。使用 [模拟工程师计算器](#) (“Passive\Find Voltage Divider”部分) 找出分压器的标准值。

$$V_{ref_INA} = \frac{R_2}{R_1 + R_2} V_{in_div} = \frac{21.5k\Omega}{11.3k\Omega + 21.5k\Omega} (5V) = 3.277V$$

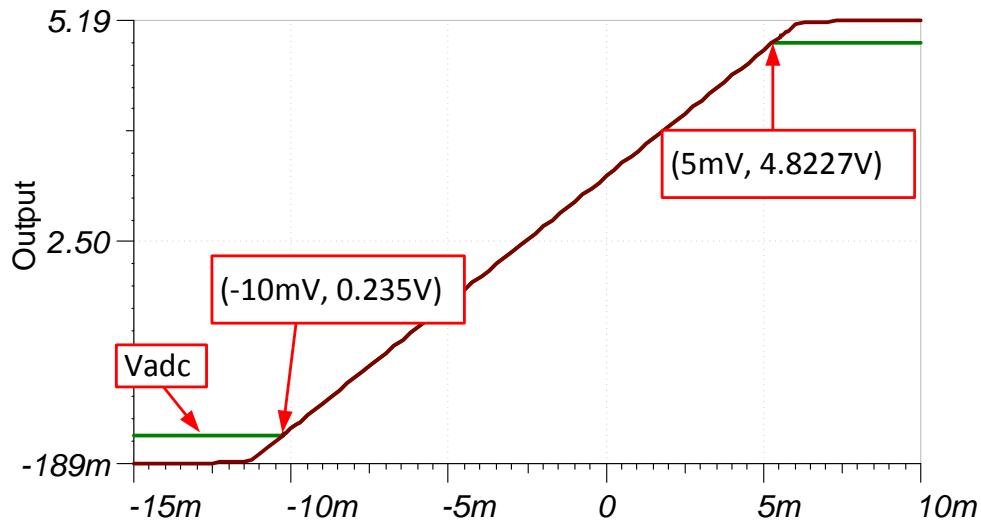


- 使用 [仪表放大器的共模输入范围计算器](#) 确定 INA826 是否违反共模范围。



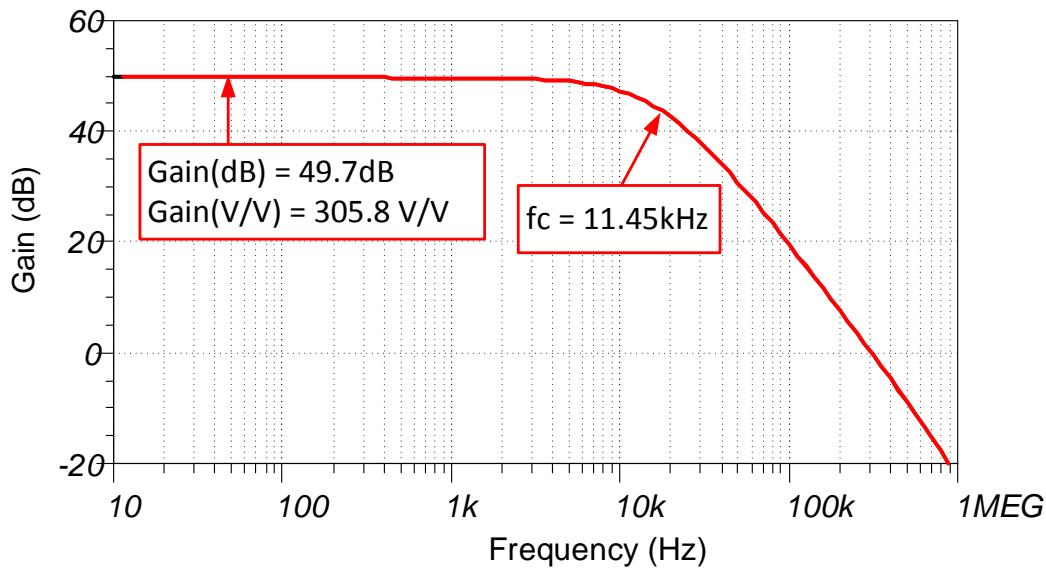
直流传输特性

下图展示了 -5mV 至 $+15\text{mV}$ 输入的线性输出响应。请参阅《使用仪表放大器时确定 SAR ADC 的线性范围》了解有关此主题的详细理论。在 INA826 输出超出运算放大器输入范围的情况下, ESD 二极管将会导通并限制输入。电阻器 R3 通过限制输入电流来保护放大器免受损坏 (请参阅仪表放大器和运算放大器之间的过压保护滤波器部分)。运算放大器输出在 ADS8860 的绝对最大额定值范围内 ($-0.3\text{V} < V_{IN} < \text{REF} + 0.3\text{V}$)。



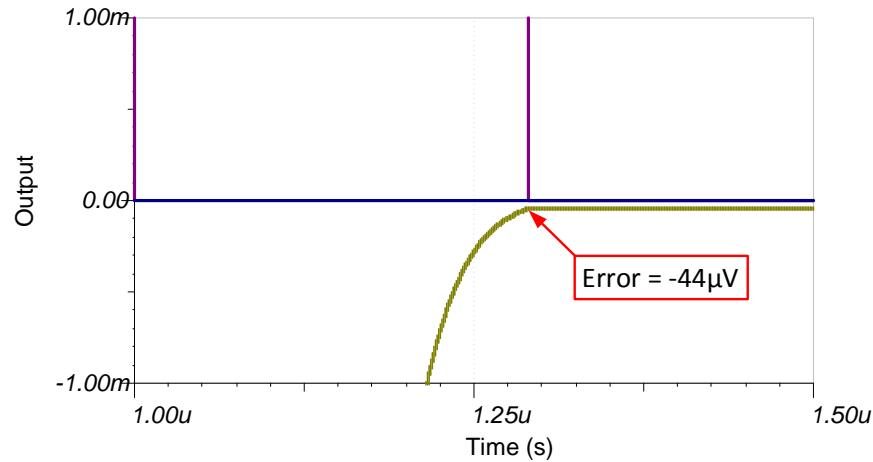
交流传输特性

在该配置中, 带宽被仿真为 11.45kHz 。在这个带宽内不可能全速驱动 SAR 转换器。请参阅 TI 高精度实验室视频系列 [运算放大器: 带宽 1](#) 了解有关此主题的更多详细信息。



瞬态 ADC 输入趋稳仿真

使用 OPA320 缓冲器 (20MHz) 的原因是它能够响应 ADC8860 电荷反冲产生的快速瞬变。这种类型的仿真表明已正确选择采样保持反冲电路。请参阅 [SAR ADC 前端组件选择简介](#) 了解有关此主题的详细理论。



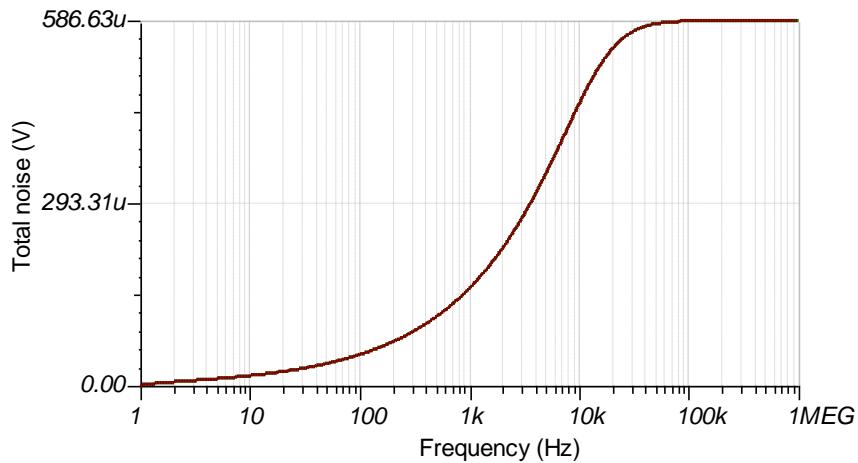
噪声仿真

请使用简化的噪声计算方法进行粗略估算。我们忽略来自 OPA192 的噪声，因为仪表放大器处于高增益状态，所以仪表放大器的噪声占主导地位。

$$E_n = Gain \cdot \sqrt{e_{NI}^2 + \left(\frac{e_{NO}}{Gain} \right)^2} \cdot \sqrt{K_n \cdot f_c}$$

$$E_n = (305.8) \cdot \sqrt{\left(18nV / \sqrt{Hz} \right)^2 + \left(\frac{110nV / \sqrt{Hz}}{305.8} \right)^2} \cdot \sqrt{1.57 \cdot (11.45kHz)} = 738 \mu V / \sqrt{Hz}$$

请注意，计算结果与仿真结果之间匹配良好。请参阅 [TI 高精度实验室 - 运算放大器：噪声 4](#) 了解有关放大器噪声计算的详细理论，并参阅 [计算 ADC 系统的总噪声](#) 了解数据转换器噪声。

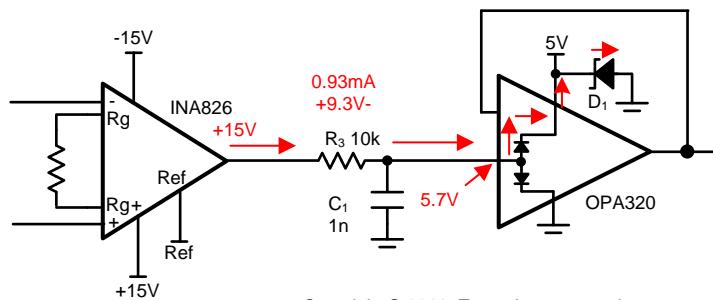


仪表放大器和运算放大器之间的过压保护滤波器

INA826 和 OPA320 之间的滤波器有两个用途。该滤波器可以保护 OPA320 免受过压影响，并可用作噪声滤波器或抗混叠滤波器。INA826 增益应作调整，确保正常情况下输出位于 OPA320 范围内（即 0V 至 5V）。因此，通常不会看到施加到 OPA320 输入端的过压信号。但是，在加电期间或在传感器断开连接的情况下，INA826 输出端可能会处于任一电源轨（即 $\pm 15V$ ）。在过压情况下，电阻器 (R3) 将会限制进入 OPA320 的电流以实现保护。OPA320 上的内部 ESD 二极管在过压事件期间将会导通，并将过压信号引导至正电源或负电源。在以下示例中，过压信号引导至正电源，且瞬态电压抑制器 (D1, SMAJ5.0A) 将会开启以吸收电流。请注意，该电阻器会调整以便将电流限制到 OPA320 绝对最大输入电流 (10mA) 范围内。请参阅 [TI 高精度实验室 - 运算放大器：电气过载 \(EOS\)](#) 了解有关此主题的详细理论。

$$R_3 > \frac{V_{INA} - V_{OpaSupply} - 0.7V}{I_{ABS_MAX_OPA}} = \frac{15V - 5.0V - 0.7V}{10mA} = 9.3k\Omega \text{ choose } 10k\Omega \text{ for margin.}$$

$$C_1 = \frac{1}{2 \cdot \pi \cdot R_3 \cdot f_c} = \frac{1}{2 \cdot \pi \cdot (10k\Omega) \cdot (15kHz)} = 1.06nF \text{ or } 1nF \text{ standard value}$$



Copyright © 2018, Texas Instruments Incorporated

可选输入滤波器

下图显示了常用的仪表放大器输入滤波器。 C_{dif} 过滤差分噪声，而 C_{cm1} 和 C_{cm2} 过滤共模噪声。请注意，建议满足 $C_{dif} \geq 10C_{cm}$ 条件。这样可以防止共模噪声由于组件容差而转换为差分噪声。以下滤波器设计用于 15kHz 的差分截止频率。

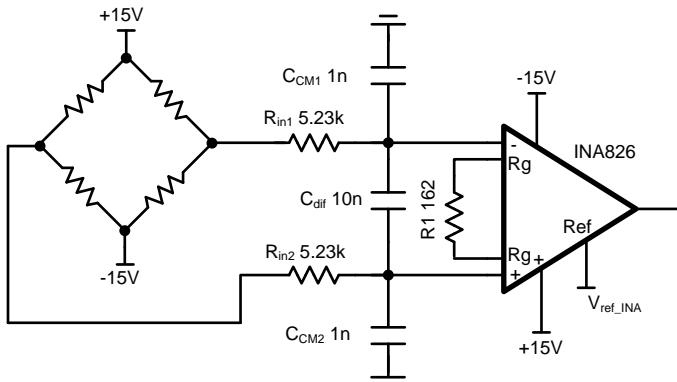
Let $C_{dif} = 1nF$ and $f_{dif} = 15kHz$

$$R_{in} < \frac{1}{4 \cdot \pi \cdot f_{dif} \cdot C_{dif}} = \frac{1}{4 \cdot \pi \cdot (15kHz) \cdot (1nF)} = 5.305k\Omega \text{ or } 5.23k\Omega \text{ for 1\% standard value}$$

$$C_{cm} = \frac{1}{10} \cdot C_{dif} = 100pF$$

$$f_{cm} = \frac{1}{2 \cdot \pi \cdot R_{in} \cdot C_{cm}} = \frac{1}{2 \cdot \pi \cdot (5.23k\Omega) \cdot (100pF)} = 304kHz$$

$$f_{dif} = \frac{1}{4 \cdot \pi \cdot R_{in} \cdot \left(C_{dif} + \frac{1}{2} C_{cm} \right)} = \frac{1}{4 \cdot \pi \cdot (5.23k\Omega) \cdot \left(1nF + \frac{1}{2} \cdot 100pF \right)} = 14.5kHz$$



Copyright © 2018, Texas Instruments Incorporated

设计中采用的器件

器件	主要特性	链接	类似器件
ADS8860	16 位分辨率, SPI, 1Mpsps 采样速率, 单端输入, Vref 输入范围为 2.5V 至 5.0V。	www.ti.com.cn/product/cn/ADS8860	www.ti.com.cn/adcs
OPA192	8kHz 带宽, 轨至轨输出, 450nA 电源电流, 单位增益稳定	www.ti.com.cn/product/cn/OPA192	www.ti.com.cn/opamp
INA826	带宽 1MHz (G=1), 低噪声 18nV/rtHz, 低失调电压 $\pm 40\mu\text{V}$, 低温漂 $\pm 0.4\mu\text{V}/^\circ\text{C}$, 低增益漂移 0.1ppm/ $^\circ\text{C}$ (典型值)	www.ti.com.cn/product/cn/INA826	http://www.ti.com.cn/zh-cn/amplifier-circuit/instrumentation/overview.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](http://www.ti.com/lit/ug/sbaci184)，了解有关 TI 综合电路库的信息。

主要文件链接

此电路的源文件 – <http://www.ti.com/cn/lit/zip/SBAC184>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

采用仪表放大器驱动开关电容器 SAR ADC 的电路

Art Kay, Bryan McKay

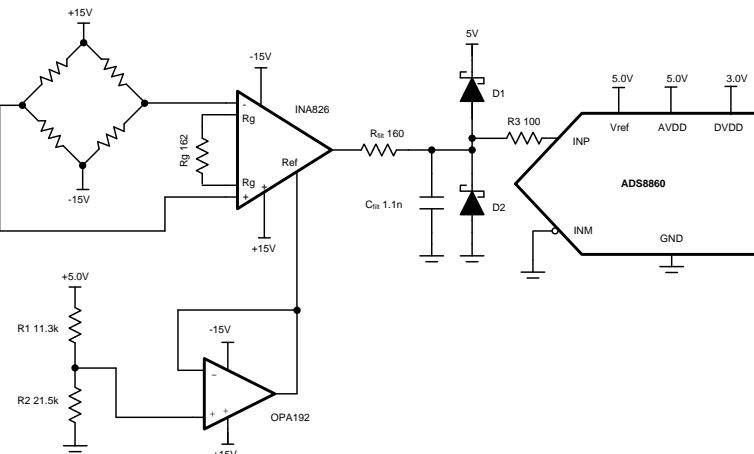
输入	ADC 输入	数字输出 ADS8860
-5mV	Out = 0.2V	0A3D _H 或 2621 ₁₀
15mV	Out = 4.8V	F5C3 _H 或 62915 ₁₀

电源					
AVDD	DVDD	V_{ref_INA}	V_{ref}	V_{cc}	V_{ee}
5.0V	3.0V	3.277V	5.0V	+15V	-15V

设计说明

仪表放大器是将低电平传感器输出转换为高电平信号以便驱动 ADC 的常用器件。通常情况下，仪表放大器经过优化而具有低噪声、低失调电压和低温漂。遗憾的是，许多仪表放大器的带宽可能不足以在最大采样速率下实现良好的 ADC 电荷反冲趋稳。本文档介绍如何调节采样速率，以实现良好的趋稳效果。此外，许多仪表放大器针对高压电源进行了优化。在需要将高电压输出（即 $\pm 15V$ ）连接到较低电压的 ADC（例如 5V）时，可能会需要该器件。本设计展示了如何使用肖特基二极管和串联电阻器来保护 ADC 输入免受过压情况的影响。请注意，以下电路显示了一个桥式传感器，但此方法可用于多种不同的传感器。该电路还有一个修改版本，即 [采用缓冲仪表放大器驱动开关电容器 SAR](#)，该版本展示了如何使用宽带宽缓冲器实现较高的采样速率。

该电路实施适用于所有需要精密信号处理和数据转换的 [PLC 中的桥式传感器和模拟输入模块](#)。



Copyright © 2017, Texas Instruments Incorporated

规格

规格	计算值	仿真值
采样速率	200ksps	200ksps, 趋稳至 $-6\mu\text{V}$
失调电压 (ADC 输入)	$40\mu\text{V} \cdot 306.7 = 12.27\text{mV}$	16mV
失调漂移	$(0.4\mu\text{V}/^\circ\text{C}) \cdot 306.7 = 123\mu\text{V}/^\circ\text{C}$	不适用
噪声	978 μV	874 μV

设计说明

1. 选择的增益应能实现与 ADC 输入范围匹配的输入摆幅。使用仪表放大器基准引脚来转换信号失调电压，以便与输入范围匹配。此内容涵盖在组件选择部分之中。
2. 输入肖特基二极管配置用于防止输入电压超出绝对最大规格。BAT54S 肖特基器件是一个很好的设计选择，因为该器件将两个二极管集成到了一个封装中，且这两个二极管具有低漏电流和低正向电压。此内容涵盖在组件选择部分之中。
3. 在驱动大多数仪表放大器的基准输入端时，都需要在分压器之后配置一个缓冲放大器。请选择精密电阻器和精密低失调放大器作为缓冲器。请参阅《选择合适的运算放大器》，了解有关此主题的更多详细信息。
4. 使用 [仪表放大器的共模输入范围计算器](#) 软件工具检查放大器的共模范围。
5. 选择 C0G 类型的 C_{CM1} 、 C_{CM2} 、 C_{DIF} 和 C_{filt} 电容器，以最大限度减少失真。
6. 对于增益设置电阻器 R_g ，请使用 0.1% 20ppm/ $^\circ\text{C}$ 或更高规格的薄膜电阻器。该电阻器的误差和漂移将直接转化为增益误差和增益漂移。
7. [TI 高精度实验室 – ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{filt} 和 C_{filt} 的方法。虽然这种方法是针对运算放大器设计的，但是修改后亦可用于仪表放大器。请观看《[SAR ADC 前端组件选择简介](#)》，了解有关此主题的详细信息。

组件选择

1. 查找仪表放大器可用于将输出摆幅设置为 0.2V 至 4.8V 的增益设置电阻器。

$$\text{Gain} = \frac{V_{\text{out_max}} - V_{\text{out_min}}}{V_{\text{in_max}} - V_{\text{in_min}}} = \frac{4.9V - 0.2V}{5mV - (-10mV)} = 306.7$$

$$\text{Gain} = 1 + \frac{49.4k\Omega}{R_g}$$

$$R_g = \frac{49.4k\Omega}{\text{Gain} - 1.0} = \frac{49.4k\Omega}{(306.7) - 1.0} = 151.6\Omega \text{ or } 162\Omega \text{ for standard 0.1\% resistor}$$

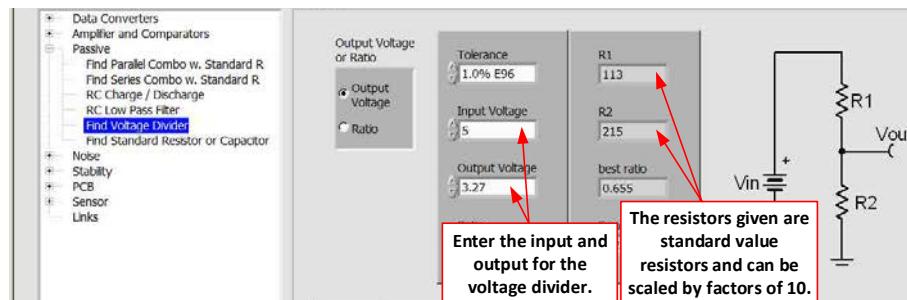
2. 查找可将输出摆幅转换到适当电压电平的 INA826 基准电压 (V_{ref})。

$$V_{\text{out}} = \text{Gain} \cdot V_{\text{in}} + V_{\text{ref_INA}}$$

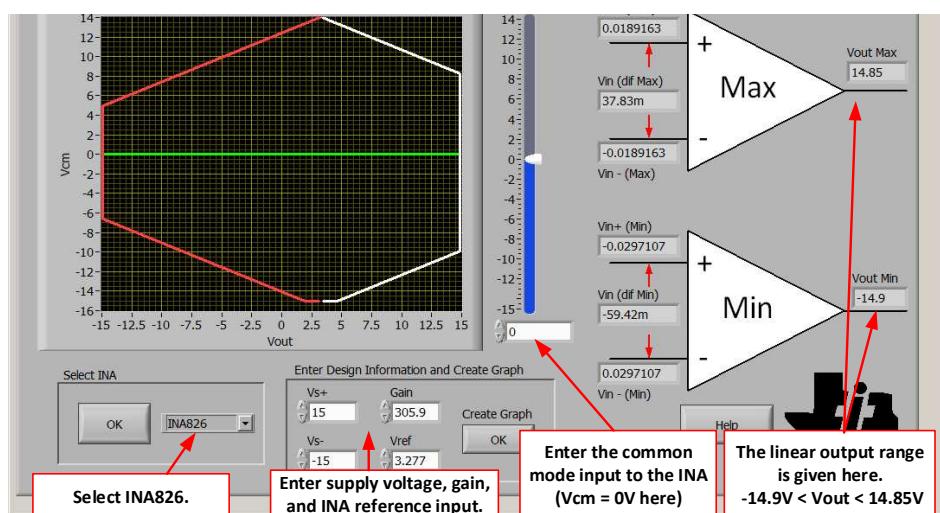
$$V_{\text{ref_INA}} = V_{\text{out}} - \text{Gain} \cdot V_{\text{in}} = 4.8V - \left(1 + \frac{49.4k\Omega}{162\Omega}\right)(5mV) = 3.27V$$

3. 选择标准值电阻器来设置 INA826 基准电压 ($V_{\text{ref}} = 3.27V$)。使用模拟工程师计算器 (“Passive\Find Voltage Divider”部分) 找出分压器的标准值。

$$V_{\text{ref_INA}} = \frac{R_2}{R_1 + R_2} V_{\text{in_div}} = \frac{21.5k\Omega}{11.3k\Omega + 21.5k\Omega}(5V) = 3.27V$$

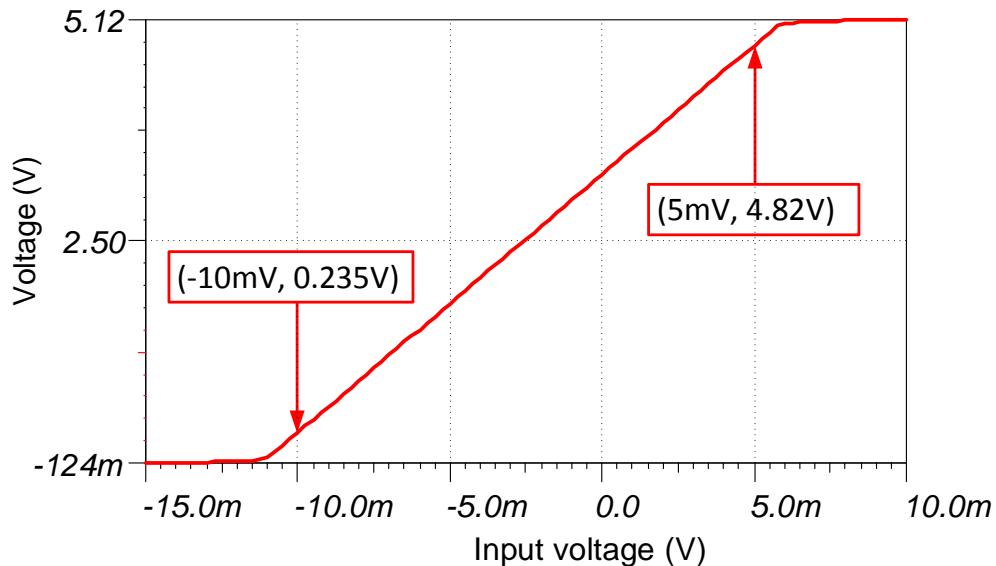


4. 使用仪表放大器的共模输入范围计算器 确定 INA826 是否违反共模范围。



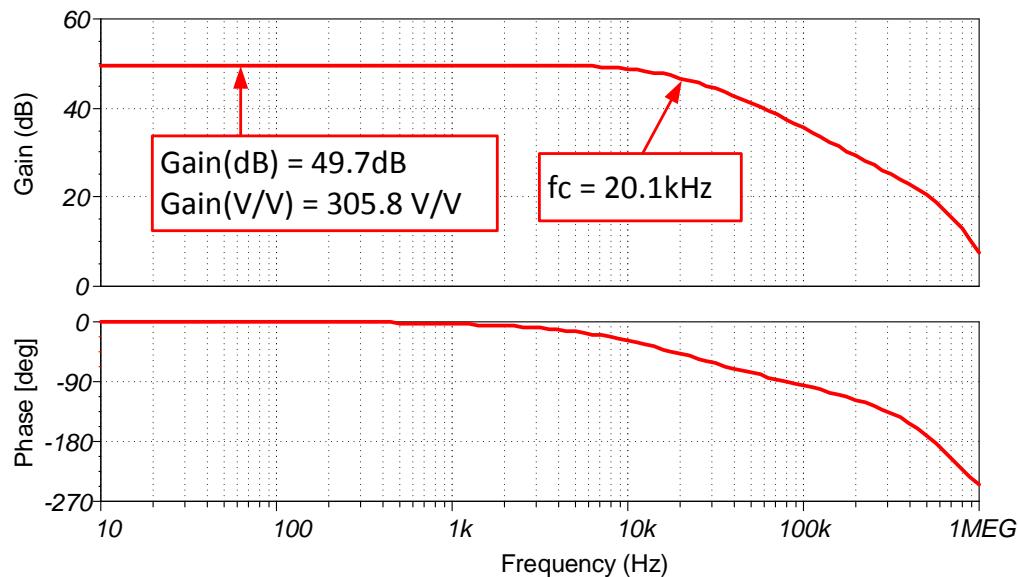
直流传输特性

下图展示了 -5mV 至 $+15\text{mV}$ 输入的线性输出响应。请观看《[使用仪表放大器时确定 SAR ADC 的线性范围](#)》，了解有关此主题的详细理论。请注意，该设计故意使用肖特基二极管将输出范围限制为 -0.12V 至 5.12V ，以保护 ADS8860。请注意，之所以使用肖特基二极管是因为低正向压降（通常小于 0.3V ）会使得输出限值非常接近 ADC 电源电压。ADS8860 的绝对最大额定值为 $-0.3\text{V} < \text{Vin} < \text{REF} + 0.3\text{V}$ 。



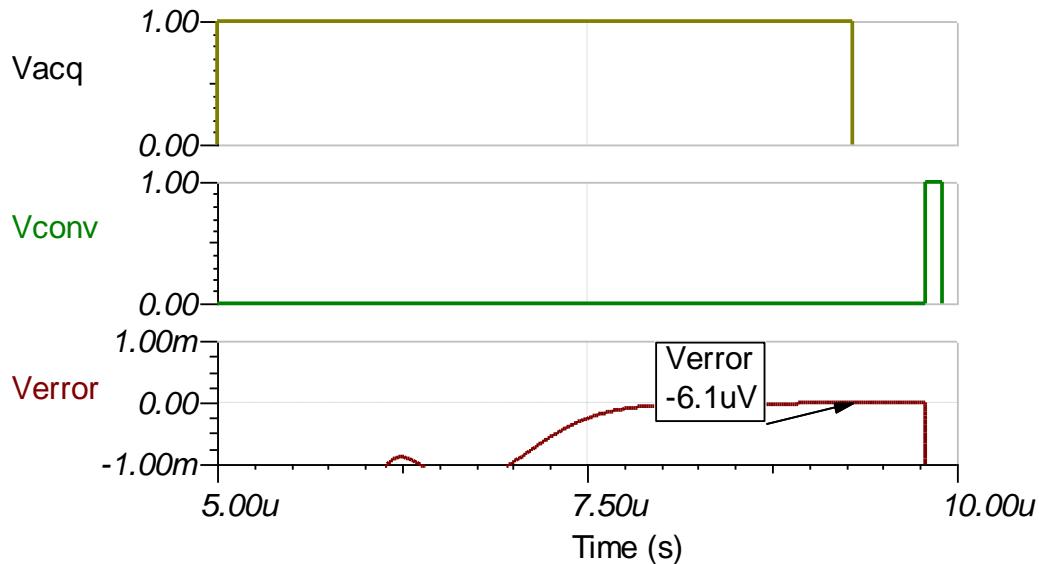
交流传输特性

带宽仿真为 20.1kHz ，增益为 49.7dB （线性增益为 305.8 ）。请观看《[运算放大器：带宽 1](#)》视频系列，了解有关此主题的更多详情。



瞬态 ADC 输入趋稳仿真

以下仿真显示了趋稳至 $+15\text{mV}$ 直流输入信号的情况。这种类型的仿真表明已正确选择采样保持反冲电路。请观看 [《SAR ADC 前端组件选择简介》](#)，了解有关此主题的详细理论。



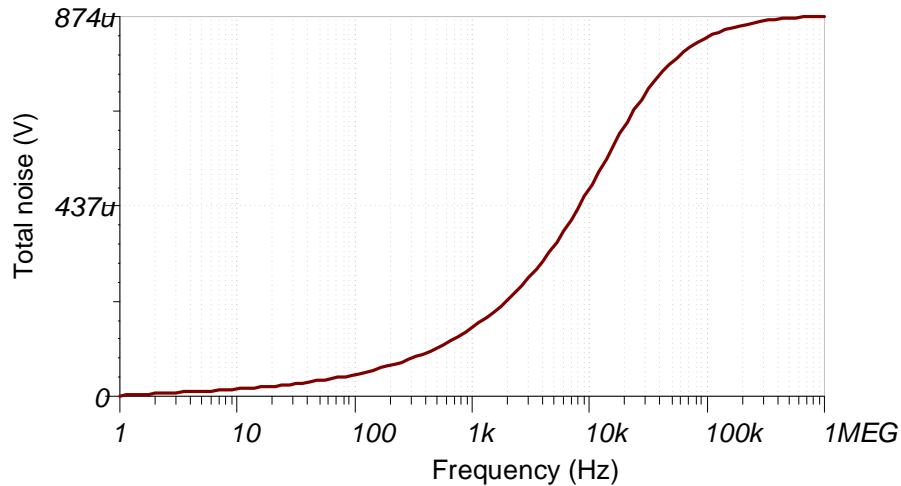
噪声仿真

以下简化噪声计算方法用于进行粗略估算。我们忽略来自 OPA192 的噪声，因为仪表放大器处于高增益状态，所以仪表放大器的噪声占主导地位。

$$E_n = \text{Gain} \cdot \sqrt{e_{\text{NI}}^2 + \left(\frac{e_{\text{NO}}}{\text{Gain}} \right)^2 \cdot \sqrt{K_n f_c}}$$

$$E_n = (305.8) \cdot \sqrt{(18\text{nV}/\sqrt{\text{Hz}})^2 + \left(\frac{110\text{nV}/\sqrt{\text{Hz}}}{305.8} \right)^2} \cdot \sqrt{1.57(20.1\text{kHz})} = 978\mu\text{V}/\sqrt{\text{Hz}}$$

请注意，计算结果与仿真结果之间匹配良好。请观看 [《TI 高精度实验室 - 运算放大器：噪声 4》](#)，了解有关放大器噪声计算的详细理论，并观看 [《计算 ADC 系统的总噪声》](#)，了解数据转换器噪声。



可选输入滤波器

下图显示了常用的仪表放大器输入滤波器。 C_{dif} 过滤差分噪声，而 C_{cm1} 和 C_{cm2} 过滤共模噪声。请注意，建议满足 $C_{dif} \geq 10C_{cm}$ 条件。这样可以防止共模噪声由于组件容差而转换为差分噪声。以下滤波器旨在实现 15kHz 的差分截止频率。

Let $C_{dif} = 1nF$ and $f_{dif} = 15kHz$

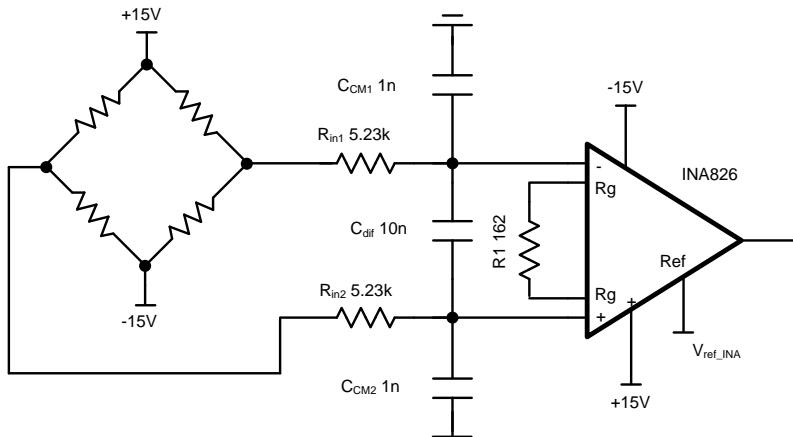
$$R_{in} < \frac{1}{4 \cdot \pi \cdot f_{dif} \cdot C_{dif}} = \frac{1}{4 \cdot \pi \cdot (15kHz) \cdot (1nF)} = 5.305k\Omega \text{ or } 5.23k\Omega \text{ for 1\% standard value}$$

$$C_{cm} \cdot \frac{1}{10} \cdot C_{dif} = 100pF$$

$$f_{cm} \cdot \frac{1}{2 \cdot \pi \cdot R_{in} \cdot C_{cm}} = \frac{1}{2 \cdot \pi \cdot (5.23k\Omega) \cdot (100pF)} = 304kHz$$

$$f_{dif} \cdot \frac{1}{4 \cdot \pi \cdot R_{in} \cdot \left(C_{dif} + \frac{1}{2} C_{cm} \right)} = \frac{1}{4 \cdot \pi \cdot (5.23k\Omega) \cdot \left(1nF + \frac{1}{2} \cdot 100pF \right)} = 14.5kHz$$

(1)



Copyright © 2017, Texas Instruments Incorporated

设计中采用的器件

器件	主要特性	链接	类似器件
ADS8860	16 位分辨率, SPI, 1Msps 采样速率, 单端输入, Vref 输入范围为 2.5V 至 5.0V。	www.ti.com/product/cn/ADS8860	www.ti.com.cn/adcs
OPA192	带宽 10MHz, 轨至轨输入和输出, 低噪声 5.5nV/rtHz, 低失调电压 $\pm 5\mu V$, 低失调漂移 $\pm 0.2\mu V/C$ (均为典型值)	www.ti.com/product/cn/OPA192	www.ti.com.cn/opamp
INA826	带宽 1MHz (G = 1), 低噪声 18nV/rtHz, 低失调电压 $\pm 40\mu V$, 低失调漂移 $\pm 0.4\mu V/C$, 低增益漂移 0.1ppm/ $^{\circ}C$ (均为典型值)	www.ti.com/product/cn/INA826	http://www.ti.com.cn/zh-cn/amplifier-circuit/instrumentation/overview.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

此设计的源文件 - <http://www.ti.com/lit/zip/sbac184>.

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

采用高增益仪表放大器驱动 ADC 的电路

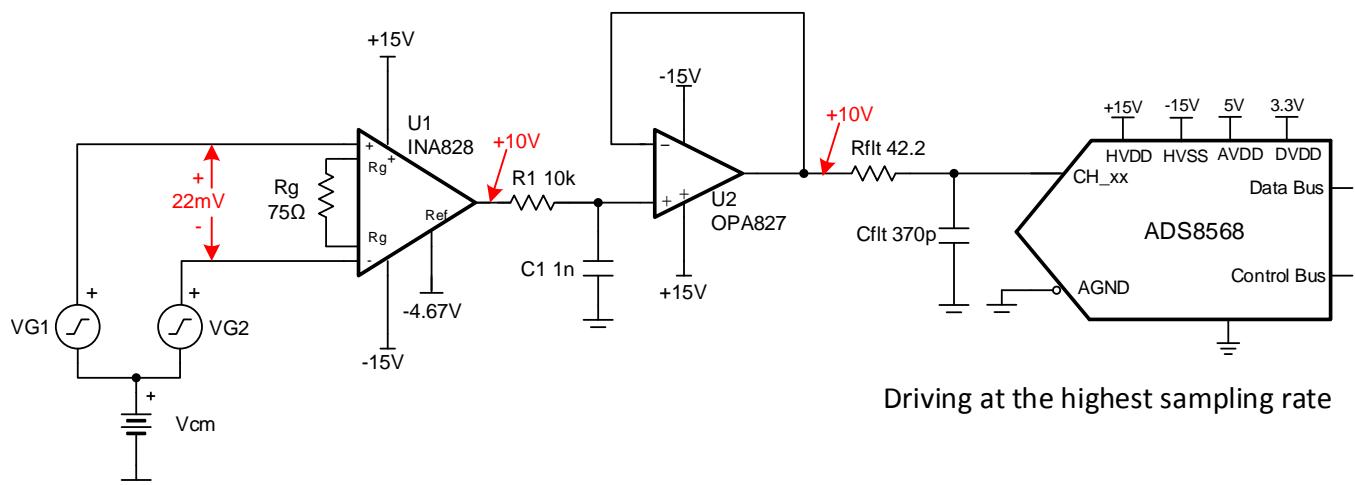
Dale Li, Art Kay

输入	ADC 输入	数字输出 ADS8568
$V_{inDiffMin} = -8mV$	$CH_x = -10V$	8000H
$V_{inDiffMax} = +22mV$	$CH_x = +10V$	7FFFH

电源			
AVDD	Vee	Vdd	
5.0V	3.3V	+15V	-15V

设计说明

仪表放大器针对低噪声、低失调电压、低漂移、高 CMRR 和高精度进行了优化，但这些仪表放大器可能无法驱动精密 ADC，以在 ADC 采集期间正确地使信号趋稳。该设计展示了一个有关如何设置增益和失调电压漂移以放大低电平非对称输入信号的示例。此外，高增益会限制 INA828 仪表放大器带宽，因此使用 OPA827 运算放大器作为缓冲器，以便可以实现 ADS8568 的最大采样率。相关的电路指导手册（《采用仪表放大器驱动高电压 SAR ADC》）中介绍了一种不采用宽带宽缓冲器的简化方法，与本文档中的缓冲式设计相比，该简化方法具有有限的采样率。此外，《采用缓冲式仪表放大器驱动高电压 SAR ADC》也分析了该采用单位增益的设计。该电路实施适用于所有需要精密信号处理和数据转换的 PLC 中的桥式传感器和模拟输入模块。



规格

规格	目标值	计算值	仿真值
瞬态趋稳误差	>0.5LSB (152 μ V)	不适用	0.36 μ V
噪声		1.1mV	1.14mV
系统失调电压误差		33.6mV	不适用
系统失调电压漂移		334 μ V/ $^{\circ}$ C	不适用
系统增益误差		0.53%	不适用
系统增益漂移		54.2ppm/ $^{\circ}$ C	不适用

设计说明

1. 仪表放大器的带宽通常不足以以较高的数据速率驱动 SAR 数据转换器。当仪表放大器处于高增益状态时尤其如此。因此，需要使用宽带宽驱动器，因为采用开关电容器输入结构的 SAR ADC 具有需要在每次采集期间充满电的输入电容器。此设计中增加了 [OPA827](#) 缓冲器，从而使 ADC 能够以最大采样率运行 ([ADS8568](#) 510kSPS，对于并行接口)。
2. 使用 [仪表放大器的共模输入范围计算器](#) 软件工具检查放大器的共模范围。
3. 选择适合 C_1 和 C_{filt} 的 COG 电容器，以最大程度地降低失真。
4. 增益设置电阻器 R_g 应为 0.1% 20ppm/ $^{\circ}$ C 薄膜电阻器或更佳的电阻器，以实现低增益误差和低增益漂移。
5. [TI 高精度实验室](#) 视频系列介绍了选择驱动器放大器以及电荷桶电路 R_{filt} 和 C_{filt} 的方法。有关详细信息，请观看 [《SAR ADC 前端组件选择简介》](#)。
6. 设置运算放大器和仪表放大器之间滤波器的截止频率，以实现抗混叠并最大程度地降低噪声。有关混叠和抗混叠滤波器的更多详细信息，请观看 [《混叠和抗混叠滤波器》](#)。
7. 由于仪表放大器的高增益，直流误差（失调电压、增益和漂移）的影响很大。校准是最大程度地降低这些误差的好方法。有关校准的更多详细信息，请观看 [《了解和校准 ADC 系统的失调电压和增益》](#)。

组件选择

- 根据差分输入信号和 [ADS8568](#) 满量程输入范围确定增益。

$$G = \frac{V_{out} - V_{out}}{V_{in} - V_{in}} = \frac{10V - (-10V)}{22mV - (-8mV)} = 666.7$$

$$R_g = \frac{50k\Omega}{G-1} = \frac{50k\Omega}{666.7} = 75.1\Omega$$

$R_g = 75.1\Omega$ standard value

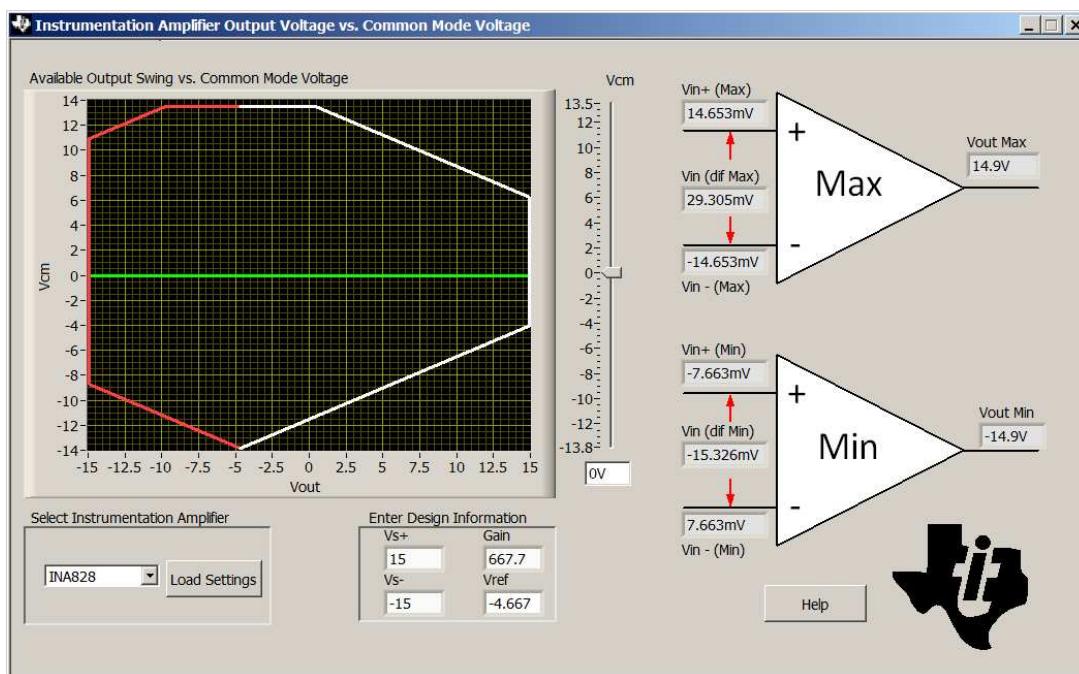
$$G = 1 + \frac{50k\Omega}{R_g} = 667.7$$

- 该设计中的输入信号是 $\pm 10V$ 高电压信号，因此应将 [INA828](#) 的增益设置为 1，不需要增益电阻器 (R_g)。

$$V_{out} = G \cdot V_{in} + V_{ref}$$

$$V_{ref} = V_{out} - G \cdot V_{in} = 10V - 667.7 \cdot 22mV = -4.667V$$

- 使用 [仪表放大器的共模输入范围计算器](#) 确定 INA826 是否超出共模范围。下图中的共模计算器指示对于 0V 共模输入，输出摆幅为 $\pm 14.9V$ 。

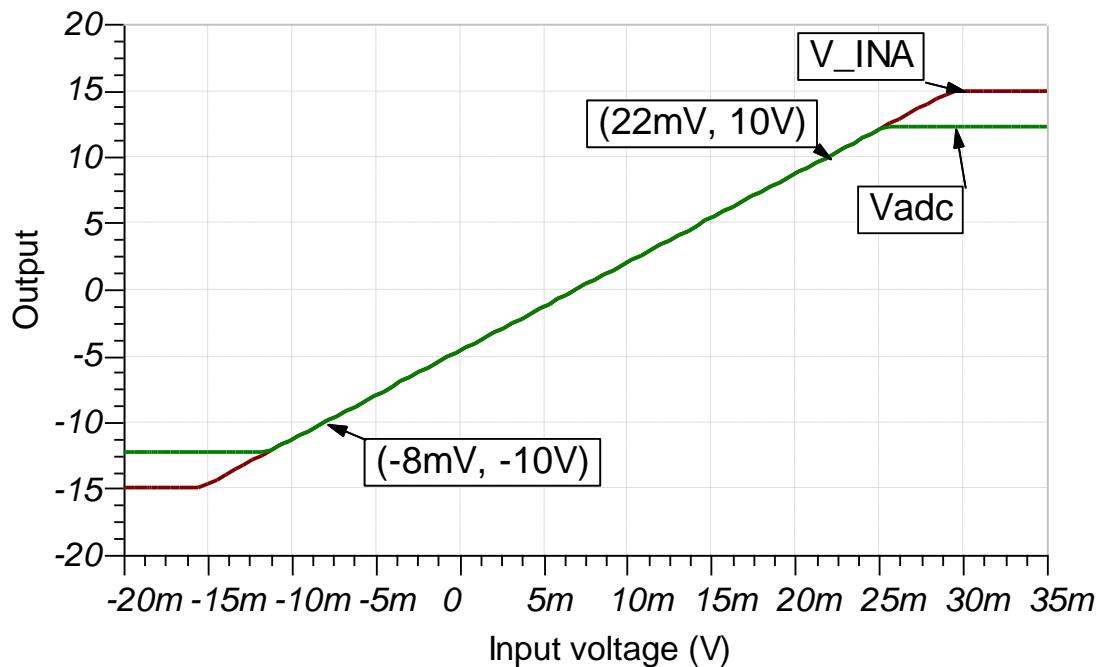


- 使用 [TINA SPICE](#) 和 [《SAR ADC 前端组件选择简介》](#) 视频中所述的方法确定 C_{filt} 和 R_{filt} 的值。本文档中所示的 R_{filt} 和 C_{filt} 值适用于这些电路；不过，如果您使用其他放大器，则必须使用 [TINA SPICE](#) 来确定新值。
- 根据您的系统要求（在该示例中为 $f_{cRC} = 15.9kHz$ ）选择 INA828 和 OPA827 之间的 RC 滤波器。

$$f_{cRC} = \frac{1}{2\pi \cdot R_1 \cdot C_1} = \frac{1}{2\pi \cdot (10k\Omega) \cdot (1pF)} = 15.9kHz$$

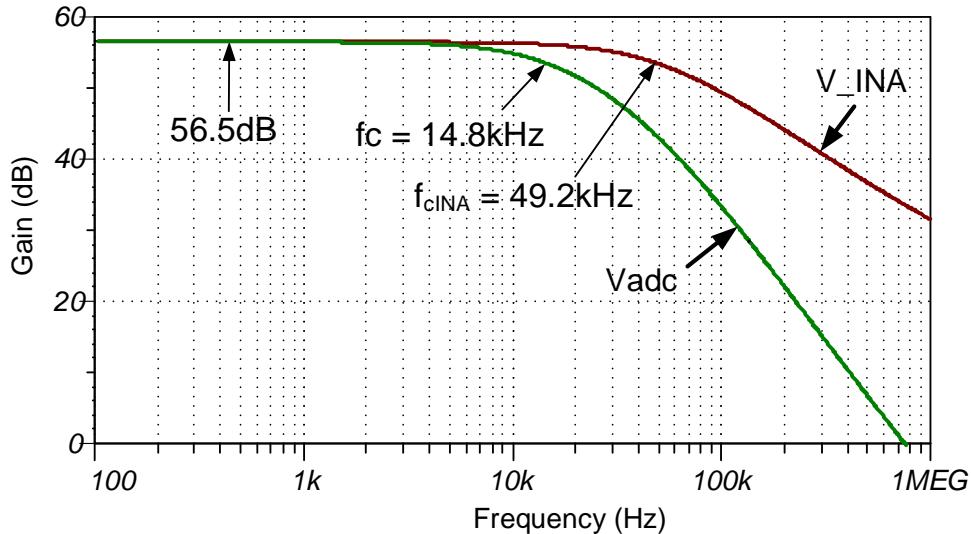
直流传输特性

下图展示了 $-10V$ 至 $+10V$ 差分输入的线性输出响应。请观看《[使用仪表放大器时确定 SAR ADC 的线性范围](#)》，了解有关该主题的详细理论。该 ADC 的满量程范围 (FSR) 处于仪表放大器的线性范围内。



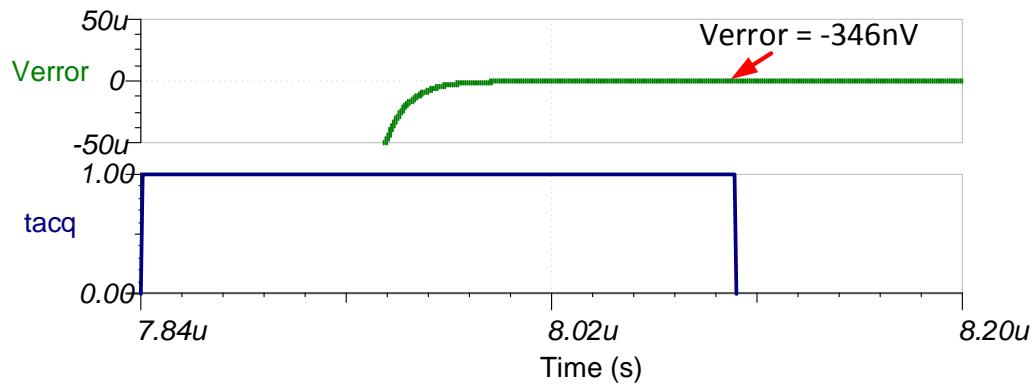
交流传输特性

该设计的带宽被仿真为 14.8kHz ，增益为 56.4dB (667.7V/V)。带宽限制由组合 RC 滤波器 ($f_{cRC} = 15.9\text{kHz}$) 和仪表放大器 ($f_{cINA} = 49.2\text{kHz}$) 设置。



瞬态 ADC 输入趋稳仿真 (510kSPS)

之所以使用 OPA827 缓冲器 (22MHz GBW)，是因为它能够响应 ADS8568 的电荷反冲产生的快速瞬态。该运算放大器缓冲器使系统能够实现 ADS8568 的最大采样率 (510kSPS)。以下仿真显示了使用 INA828 和 OPA827 缓冲器以及 ADS8568 趋稳至满量程直流输入信号的情况。该类型的仿真表明已正确选择采样保持反冲电路，满足所需的 $\frac{1}{2}$ LSB (152 μ V)。请观看《[SAR ADC 前端组件选择简介](#)》，了解有关该主题的详细理论。



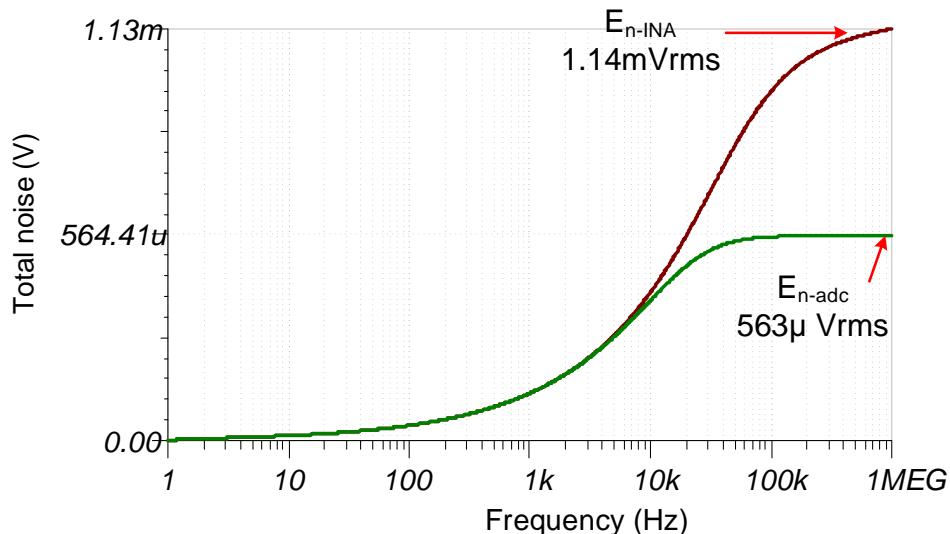
噪声仿真

该部分概要介绍如何使用简化的噪声计算方法进行粗略估算。我们在该计算中忽略了 OPA827 产生的噪声，因为 INA828 的噪声占主导地位，也忽略了电阻器噪声，因为它在高于 15.92kHz 的频率下会衰减。

$$E_n = Gain \cdot \sqrt{e_{NI}^2 + \left(\frac{e_{NO}}{Gain} \right)^2} \cdot \sqrt{K_n \cdot f_c}$$

$$E_n = 667.7 \cdot \sqrt{\left(7nV / \sqrt{Hz} \right)^2 + \left(\frac{90nV / \sqrt{Hz}}{667.7} \right)^2} \cdot \sqrt{1.57 \cdot 14.8kHz} = 595\mu V_{rms}$$

请注意，计算值与仿真值之间匹配良好（仿真值 = 563 μ V_{RMS}，计算值 = 595 μ V_{RMS}）。请观看《[TI 高精度实验室 - 运算放大器：噪声 4](#)》，了解有关放大器噪声计算的详细理论，并观看《[计算 ADC 系统的总噪声](#)》，了解数据转换器噪声。



增益误差和失调电压估算：

以下失调电压和失调电压漂移计算将由仪表放大器主导，因为它具有高增益。增益误差计算包括 ADC 和仪表放大器的增益误差。对于失调电压和增益误差，使用最大室温值。有关系统增益和失调电压误差的详细信息，请观看 [《误差分析背后的统计数据》](#)。

System Offset Calculation:

$$V_{osi} = 50 \mu V, V_{oso} = 250 \mu V \text{ max at room temp}$$

$$G = 667.7 V/V$$

$$V_{osRTI} = V_{osi} + \frac{V_{oso}}{G} = 50 \mu V + \frac{250 \mu V}{667.7} = 50.4 \mu V$$

$$V_{osRTO} = G \cdot V_{osRTI} = 667.7 \cdot 50.4 \mu V = 33.6 mV$$

$V_{os(\text{System})} \approx 33.6 mV$ total system offset is dominated by INA828 offset

System Offset Drift Calculation:

$$V_{osDrift(INA828RTI)} = 0.5 \mu V/\text{ }^{\circ}\text{C}$$

$$V_{osDrift(INA828RTO)} = G \cdot V_{osDrift(INA828RTI)} = 667.7 \cdot 0.5 \mu V/\text{ }^{\circ}\text{C} = 334 \mu V/\text{ }^{\circ}\text{C}$$

$V_{osDrift(\text{System})} \approx 334 \mu V/\text{ }^{\circ}\text{C}$ the INA drift dominates because of the high gain.

System Gain Error Calculation:

$$GE_{ina} \pm 0.15\%, \text{ max room temp INA828}$$

$$GE_{Rg} \pm 0.1\%, \text{ Rg Tolerance}$$

$$GE_{ADS8568} \pm 0.5\%, \text{ max room temp ADS8568}$$

$$GE_{total} = \sqrt{(GE_{ina})^2 + (GE_{Rg})^2 + (GE_{ADS8568})^2} = \sqrt{(0.15\%)^2 + (0.1\%)^2 + (0.5\%)^2} = 0.53\%$$

System Gain Drift Calculation:

$$\frac{\Delta GE_{INA}}{\Delta T} \approx 50 ppm/\text{ }^{\circ}\text{C}$$

$$\frac{\Delta GE_{Rg}}{\Delta T} \approx 20 ppm/\text{ }^{\circ}\text{C}$$

$$\frac{\Delta GE_{ADS8568}}{\Delta T} \approx 6 ppm/\text{ }^{\circ}\text{C}$$

$$\frac{\Delta GE_{System}}{\Delta T} \approx \sqrt{(50 ppm/\text{ }^{\circ}\text{C})^2 + (20 ppm/\text{ }^{\circ}\text{C})^2 + (6 ppm/\text{ }^{\circ}\text{C})^2} = 54.2 ppm/\text{ }^{\circ}\text{C}$$

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS8568	16 位分辨率, SPI, 500kSPS 采样率, 单端输入, 同步采样, 内部基准, 高达 $\pm 12V$ 的可编程范围	http://www.ti.com/product/cn/ADS8568	http://www.ti.com/adcs
INA828	带宽 1MHz (G=1), 低噪声 $18nV/\sqrt{Hz}$, 低失调电压 $\pm 40\mu V$, 低失调电压漂移 $\pm 0.4\mu V/^\circ C$, 低增益漂移 $0.1ppm/^\circ C$ (均为典型值)	http://www.ti.com/product/cn/INA828	http://www.ti.com/inas
OPA827	增益带宽 22MHz, 低噪声 $4nV/\sqrt{Hz}$, 低失调电压 $\pm 75\mu V$, 低失调电压漂移 $\pm 0.1\mu V/^\circ C$ (均为典型值)	http://www.ti.com/product/cn/OPA827	http://www.ti.com/opamp

主要文件链接

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

该电路的源文件 - <http://www.ti.com/cn/lit/zip/SBAC215>。

低输入偏置电流前端 SAR ADC 电路

Mike Stout

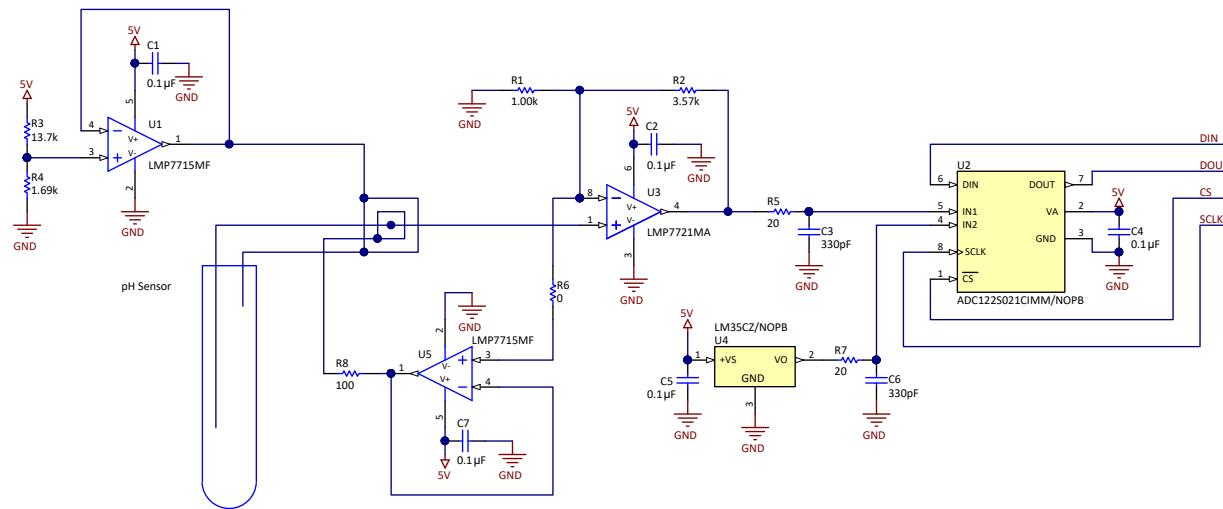
输入	ADC 输入	数字输出 ADC122S021
$V_{inMin} = 0.03V$	IN1 = 0.14	115 = 0x073
$V_{inMax} = 1.07V$	IN1 = 4.88	3998 = 0xF9E
$V_{inMin} = 0V$	IN2 = 0V	0 = 0x000
$V_{inMax} = 1V$	IN2 = 1V	819 = 0x333

电源	
V+、VA	V-
5V	0V

设计 说明

本设计展示了如何使用低 I_{bias} 放大器来驱动 SAR ADC。具有高输出阻抗的传感器需要具有低输入偏置电流的放大器，以便最大限度减小误差。可能会用到这类传感器的应用示例包括 [气体检测仪](#)、[血液气体分析仪](#) 和 [空气质量探测器](#)。在本设计中，所使用的传感器为 pH 探针。pH 探针的输出阻抗可达 $10M\Omega$ 至 $1000M\Omega$ 。如果将输出阻抗为 $10M\Omega$ 的 pH 探针与具有 $3nA$ 输入偏置电流的运算放大器搭配使用，则由于该运算放大器的输入偏置电流导致的误差将会是 $30mV$ 。使用组件选择部分中所述的输入信号幅度和增益时， $30mV$ 相当于大约 2.9% 的误差。如果使用的是输入偏置电流为 $3fA$ 的运算放大器，那么误差会降低至 $30nV$ 。

pH 传感器的输出不会快速改变，因此设计中可使用速度较慢的 ADC。来自 pH 传感器的值会随温度变化而变化，所以设计中选用了双通道 ADC，以便使用其中一个通道来监控温度。本设计中所使用的 ADC122S021 是一款双通道 12 位 ADC，其采样速率最高可达 $200ksps$ 。



规格

规格	计算值	仿真值	测得值
Ibias	20fA	118fA	20fA

设计说明

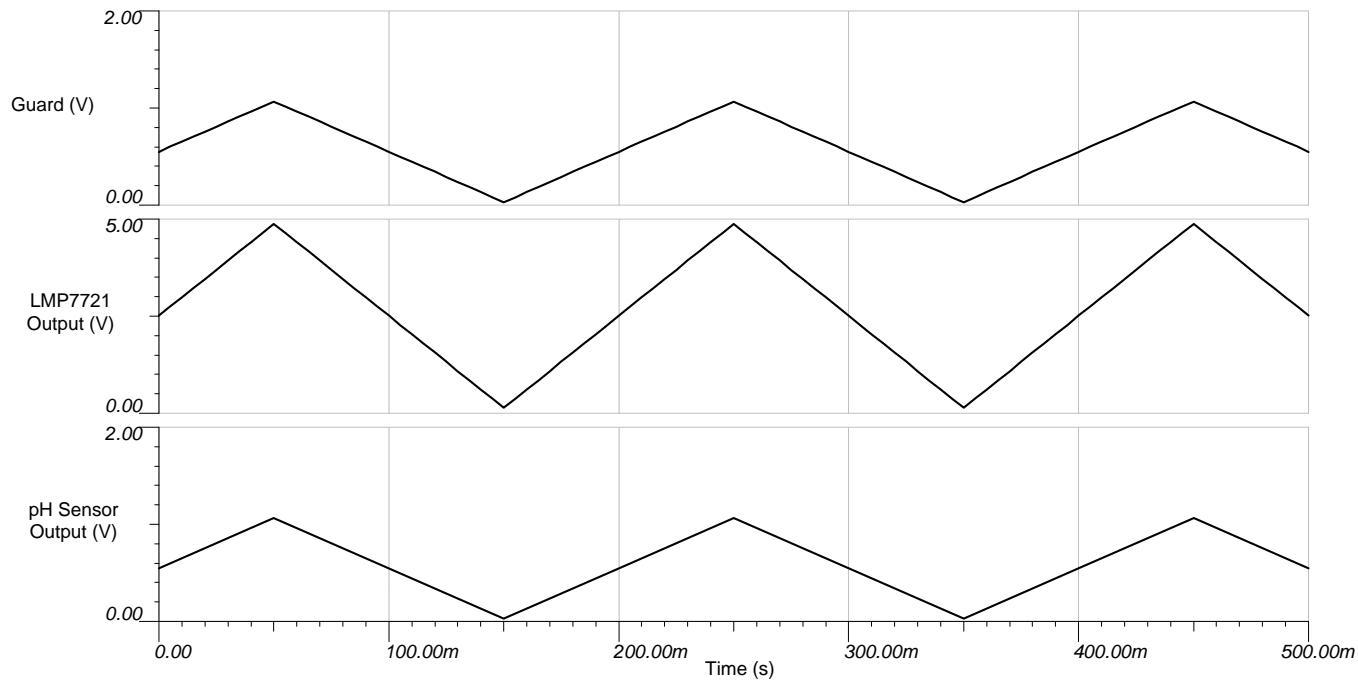
1. 使用 COG (NPO) 型 C3 和 C6 电容器。
2. 每个 IC 都应拥有一个 $0.1\mu\text{F}$ 的旁路电容器。
3. PCB 布局非常重要。请参阅 [《LMP7721 多功能评估板用户指南》](#)。
4. PCB 必须清洁干净。请参阅 [《LMP7721 多功能评估板用户指南》](#)。
5. 如需了解有关低漏电设计的更多信息, 请参阅 [《设计具有低漏电流的飞安级电路》](#)。

组件选择

1. pH 传感器的输出电压会随温度变化而变化。其在 0°C 下的输出为 54.2mV/pH , 在 25°C 下的输出为 59.16mV/pH , 在 100°C 下的输出为 74.04mV/pH 。这意味着, 100°C 时 pH 传感器在其偏置点两边的最大摆幅为 $\pm 518.3\text{mV}$ 。LMP7721 的最大输出应限制在 $\pm 2.4\text{V}$ 范围内, 以便能够留出一定的余量。这会将 LMP7721 的增益设置为:
 $2.4\text{V} / 0.5183\text{V} = 4.6\text{V/V}$
 $R2 = 3.57\text{k}\Omega$ 和 $R1 = 1\text{k}\Omega$ 这两个设置电阻器将会设置该增益。
2. 由于 LMP7721 的输入必须在 0V 到 5V 范围内, 因此需将 pH 传感器偏置至接地电平之上。分压器配置中的 $R3 = 13.7\text{k}\Omega$ 和 $R4 = 1.69\text{k}\Omega$ 电阻器会将 U1 的输入设置为:
 $5\text{V} \cdot 1.69\text{k}\Omega / (1.69\text{k}\Omega + 13.7\text{k}\Omega) = 549\text{mV}$
U1 的增益为 1V/V , 因此 pH 传感器的偏置电压也会是 549mV 。由于 pH 传感器可以从偏置点向下摆动 -518.3mV , 因此这可以确保 LMP7721 的输入高于接地。LMP7721 的输出将会集中在:
 $0.549\text{V} \cdot 4.6\text{V/V} = 2.52\text{V}$
而且, 其输出可以从该中心点上下摆动 $\pm 2.4\text{V}$ 。
3. U5 用于设置防护环的电压。它的增益被设置为 1V/V , 输入则是 LMP7721 的 $-\text{IN}$ 引脚上的信号。
4. LMP7721 的输出与 ADC122S021 SAR ADC 的某个输入相连。ADC 的采样电容器为 33pF , 放置在 ADC 引脚旁边的外部电容器需要是该值的 10 倍, 即 330pF 。设计中以串连方式添加了一个 20Ω 的小型电阻器, 以便将该电容器与 LMP7721 隔开。
5. 由于 pH 传感器的输出会随温度变化而变化, 所以将温度传感器 LM35 连接到了 ADC122S021 的通道 2。该温度传感器的输出上使用了一个 330pF 的电容器以及一个 20Ω 的串连电阻器。

直流传输特性

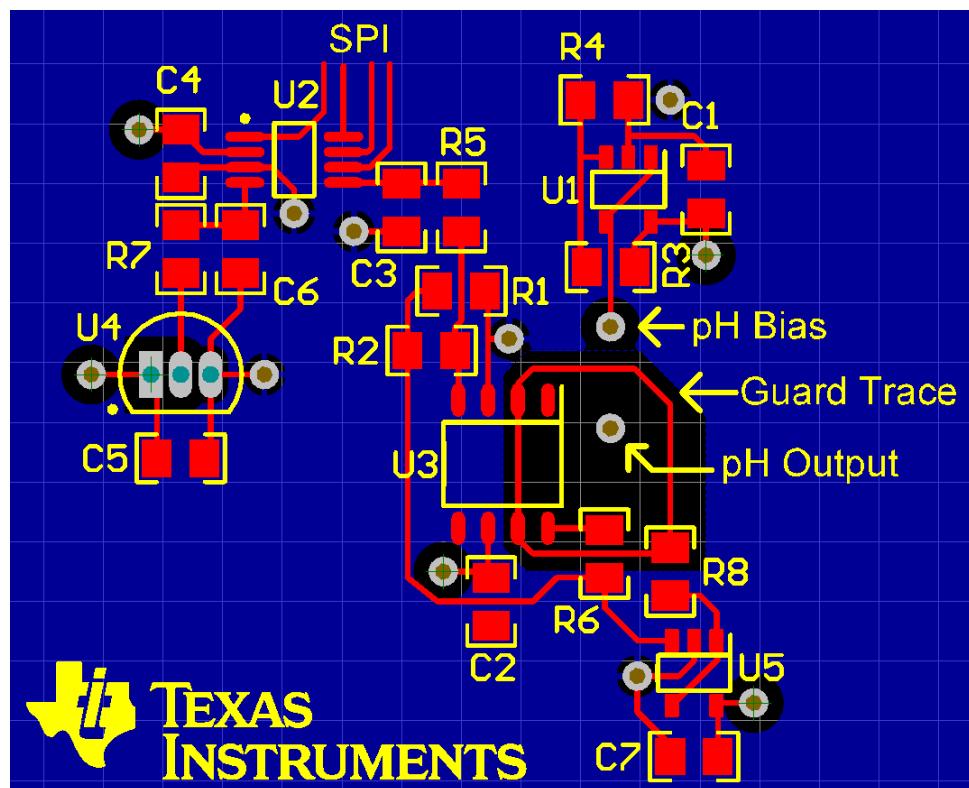
下图展示了 LMP7721 的 pH 传感器输入、防护电压和 LMP7721 输出。这些数据都是在 100°C 情况下测得的，此时 pH 传感器具有最大的输出摆幅。



布局

PCB 布局对于低 I_{bias} 电路而言至关重要。当两条迹线之间存在电压电势时，迹线之间会发生电流泄漏。这便是配置防护迹线的原因。我们将防护迹线的电压设置为接近输入电压，以最大限度地减少 LMP7721 输入与外界之间的漏电。LMP7721 有两个未使用的引脚（引脚 2 和引脚 7），它们可用于简化防护迹线的布局。

下图展示了一个示例布局。 pH 传感器的输出与 LMP7721 的 $+IN$ 输入借助该防护迹线（其电压接近输入电压）与电路的其他部分隔开。这将会最大限度地减少 LMP7721 输入上的电流泄漏。 pH 传感器的偏置在防护迹线之外。偏置点与电路其他部分之间的电流泄漏并不重要。阻焊层不得覆盖防护迹线内的区域。如果电路板上有接地平面（在底部）或其他内部平面，则这些平面中处于保护区下方的区域应为“保留区”。



设计中采用的器件

器件	主要特性	链接	类似器件
ADC122S021	12 位, SPI, 双通道, 50ksps 至 200ksps, 单端输入	www.ti.com/product/cn/adc122s021	www.ti.com.cn/adcs
LMP7721	3fA 的超低输入偏置电流, 25°C 时的额定限制为 $\pm 20\text{fA}$, 失调电压 $\pm 26\mu\text{V}$, GBW 17MHz	www.ti.com/product/cn/lmp7721	www.ti.com.cn/opamps
LMP7715	输入失调电压 $\pm 150\mu\text{V}$, 输入偏置电流 100fA, 输入电压噪声 5.8nV/ $\sqrt{\text{Hz}}$, 增益带宽积 17MHz	www.ti.com/product/cn/lmp7715	www.ti.com.cn/opamps
LM35	直接在摄氏度下进行校准, $+ 10\text{mV/}^{\circ}\text{C}$ 线性比例因数, 可确保 0.5°C 的精度 (在 25°C 下), 额定温度为 -55°C 至 150°C 的整个范围	www.ti.com/product/cn/lm35	http://www.ti.com/zh-cn/sensors/temperature-sensors/overview.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

适用于 3V 单端 ADC 的高侧电流分流 监控器电路

Art Kay

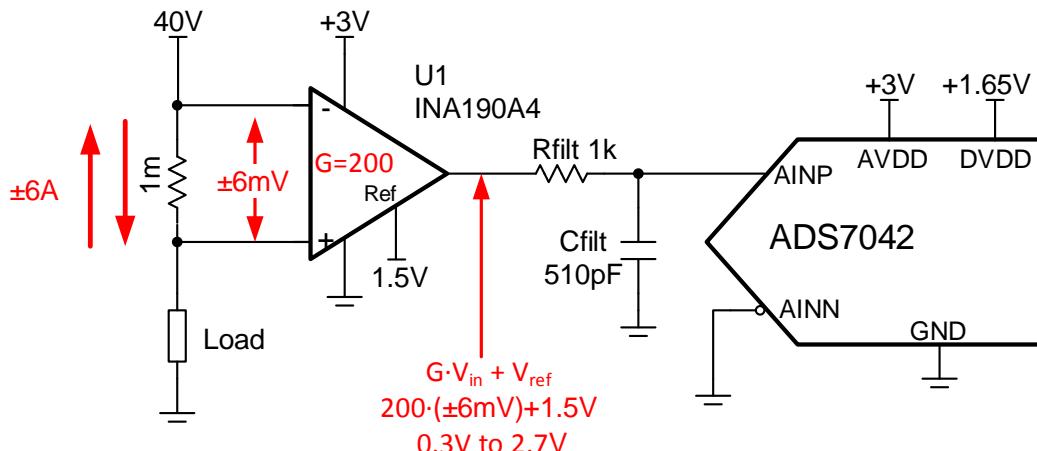
输入	ADC 输入	数字输出 ADS7042
-6A	0.3V	19A _H , 410 _d
+6A	2.7V	E66 _H , 3686 _d

电源		
AVDD/V_{REF}	DVDD	V_{sup}
3.0V	1.65V	40V

设计说明

电流分流监控器是经过优化的放大器，可在非常宽的共模范围内读取小分流电压。该示例应用使用 **INA190A4** 将 $\pm 6A$ 电流转换为 ADC 的 0V 至 3V 范围。请注意，这是具有 40V 共模范围的高侧电流测量。

《利用电流检测放大器解决当今电流检测设计难题》中介绍了有关电流检测的详细理论。与其他电流分流器件相比，INA190 具有极低的失调电压、偏置电流和漂移。凭借该出色的直流性能，可以在不影响精度的情况下实现更小的输入电压范围，因为与输入信号相比，失调电压较小。使用小分流电阻器是一个优点，因为在给定的电流水平下，对于较小的电阻器，分流器中消耗的功率较小。**ADS7042** 是具有 3V 模拟输入范围的 12 位 1MSPS SAR ADC。可以针对其他数据转换器和输入范围修改本文档中所示的设计。该设计可用于各种需要监控电流的应用，如笔记本电脑、手机和电池管理。



规格

规格	目标值	计算值	仿真值
瞬态趋稳	< 0.5LSB = 366μV	不适用	0.94μV
噪声	不适用	3.5mVrms	3.16mV
带宽	不适用	33kHz	35kHz

设计说明

1. 分流电阻器 R_{SENSE} 的容差会转换为增益误差。根据您的误差预算选择容差。请注意, INA190A4 的最大指定增益误差为 0.3%, 电阻器的常见容差为 0.5% 至 1.0%。
2. “组件选择”部分中介绍了分流电阻器选择。目标是在保持良好精度的同时最大程度地降低功率耗散。
3. 为 C_{FILT} 使用 COG 电容器, 以最大程度地降低失真。
4. 示例设计用于双向电流源 (例如 $\pm 6A$)。对于单向电流源 (例如 0A 至 12A), 可以采用类似的方法。主要区别在于基准输入引脚会接地, 而不是连接到 $1/2V_{REF}$ 。

组件选择

1. Choose Rsense Resistor and find Gain for the current sense amplifier (bidirectional current)

$$R_{sh} < \frac{P_{max}}{(I_{max})^2} = \frac{50mW}{(6A)^2} = 1.38m\Omega$$

Choose $R_{sh} = 1m\Omega$

$$\pm V_{out(rang)} = \pm \frac{V_{REF}}{2} = \pm \frac{3V}{2} = \pm 1.5V$$

$$G_{INA} = \frac{\pm V_{out(rang)}}{I_{load(max)} \cdot R_{sh}} = \frac{\pm 1.5V}{6A \cdot 1m\Omega} = 250V/V$$

Select INA190A4, $G = 200V/V$, Common Mode Range: $-0.2V$ to $40V$

2. Calculate the current sense amplifier output range

$$V_{INA_outmax} = G_{INA} \cdot (I_{load(max)} \cdot R_{sh}) + \frac{V_{REF}}{2} = 200V/V \cdot (6A \cdot 1m\Omega) + \frac{3V}{2} = 2.7V$$

$$V_{INA_outmin} = G_{INA} \cdot (I_{load(min)} \cdot R_{sh}) + \frac{V_{REF}}{2} = 200V/V \cdot (-6A \cdot 1m\Omega) + \frac{3V}{2} = 0.3V$$

3. Find the INA190 output swing from the data sheet.

Swing to Positive Rail = $3V - 40mV = 2.96V$

Swing to Negative Rail = $1mV$

The output is scaled for $0.3V$ to $2.7V$, so this design has significant margin.

If desired, a larger shunt resistor could be used to expand the usable range.

4. Offset Error impact on system error.

$$OutputOffsetINA = V_{os} \cdot Gain = 15\mu V \cdot 200 = 3mV$$

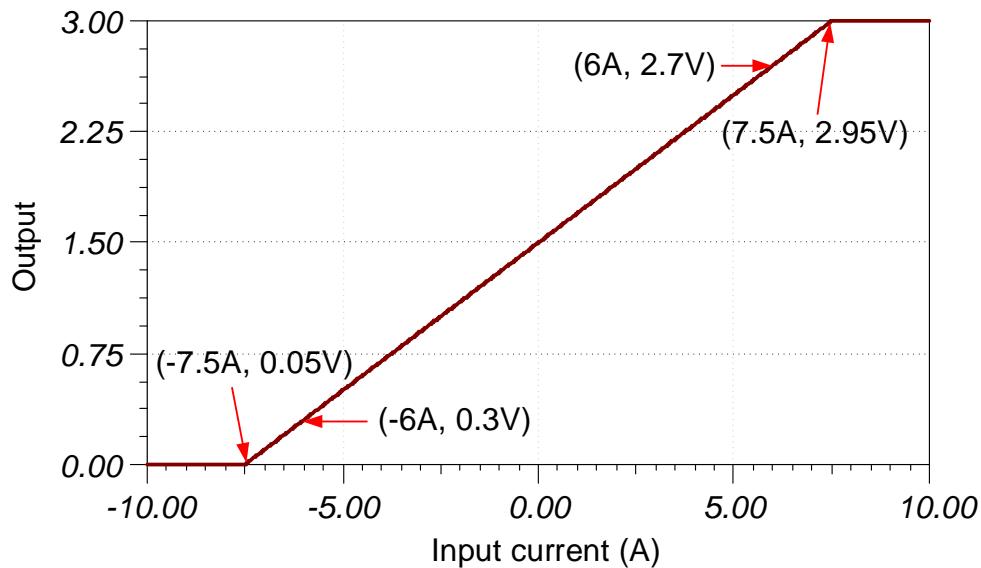
$$OffsetADS7042 = 3LSB \cdot 366\mu V/LSB = 1.1mV$$

$$TotalOffsetRSS = \sqrt{(3mV)^2 + (1.1mV)^2} = 3.2mV$$

$$Error(\%FSR) = \frac{3.2mV}{3V} \cdot 100 = 0.11\% \text{ of FSR}$$

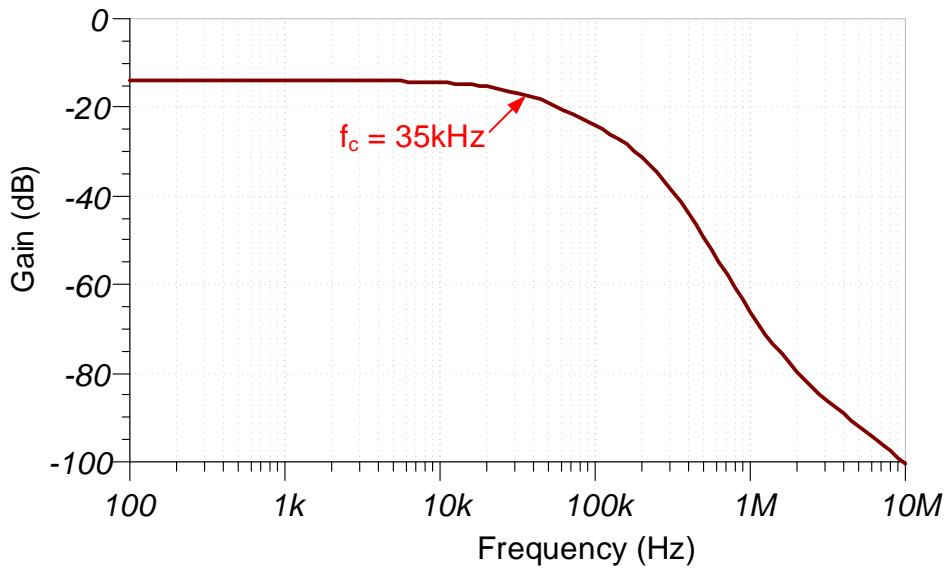
直流传输特性

下图展示了 -7.5A 至 $+7.5\text{A}$ 输入的线性输出响应。所需的线性范围为 $\pm 6\text{A}$ ，因此该电路符合设计裕度的要求。



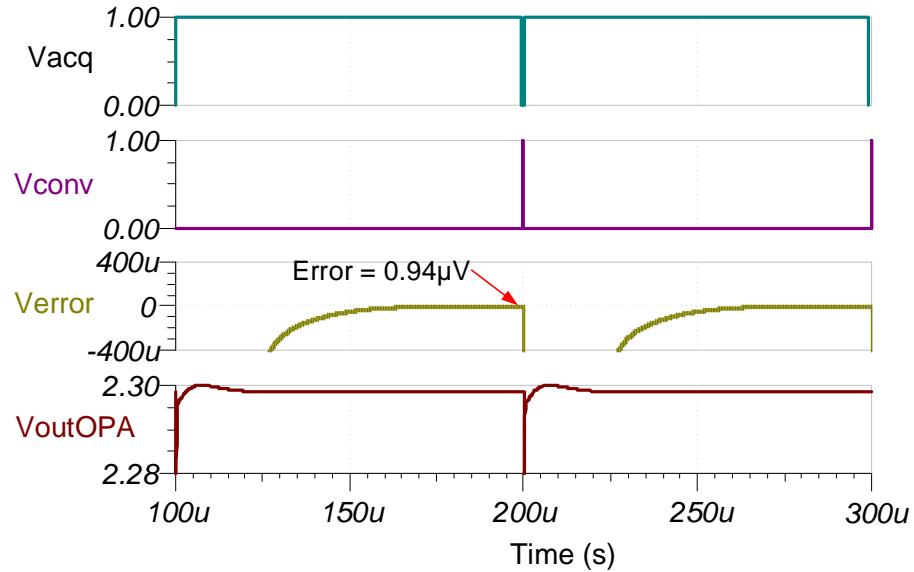
交流传输特性

数据表中指定的INA190A4带宽为33kHz，这与仿真的35kHz带宽非常接近。输入ADC滤波器旨在最大程度地降低电荷反冲，并且不限制带宽($f_{c(ADC\ filter)} = 312\text{kHz}$)。请观看[《TI高精度实验室-运算放大器：带宽1》](#)，了解有关该主题的更多详细信息。



瞬态 ADC 输入趋稳仿真

针对 100kHz 采样率, 为接近满量程的输入 ($V_{inADC} = 2.3V$) 执行了瞬态 ADC 仿真。请注意, 需要调整采样率, 因为 INA190 没有足够的带宽来响应 ADC 在最大采样率下的瞬态电荷反冲。请观看 [《SAR ADC 前端组件选择简介》](#), 了解有关该主题的详细理论。



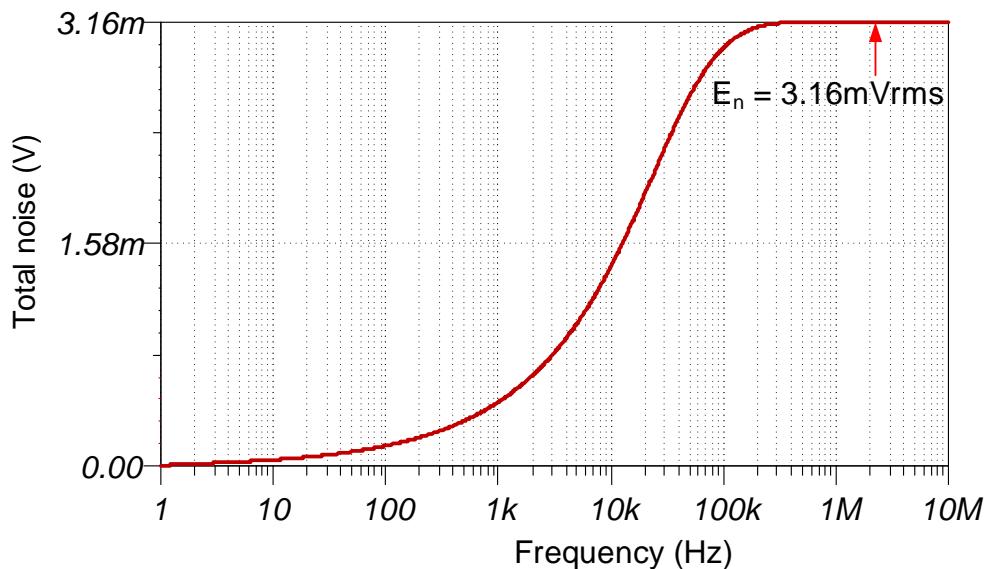
噪声仿真

噪声手工计算如下所示。该计算假设滤波器是一阶滤波器, 但带宽模拟检查会显示更复杂的响应。

$$E_n = G_n \cdot e_n \cdot \sqrt{K_n \cdot f_c}$$

$$E_n = 200 \cdot 75 nV/\sqrt{Hz} \cdot \sqrt{1.57 \cdot 35kHz} = 3.5mVrms$$

请注意, 计算结果与仿真结果之间匹配良好。请观看 [《TI 高精度实验室 - 运算放大器: 噪声 4》](#), 了解有关放大器噪声计算的详细理论, 并观看 [《计算 ADC 系统的总噪声》](#), 了解数据转换器噪声。



设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS7042	12 位分辨率, SPI, 1MSPS 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	http://www.ti.com/product/cn/ADS7042	http://www.ti.com/adcs
INA190	低电源电压 (1.7V 至 5.5V), 宽共模范围 (-0.2V 至 40V), 低失调电压 ($V_{os} < 15\mu V$ 最大值), 低偏置电流 (500pA 典型值)。	http://www.ti.com/product/cn/INA190	http://www.ti.com/zh-cn/amplifier-circuit/current-sense/analog-output/products.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/cn/lit/zip/sbac230>。

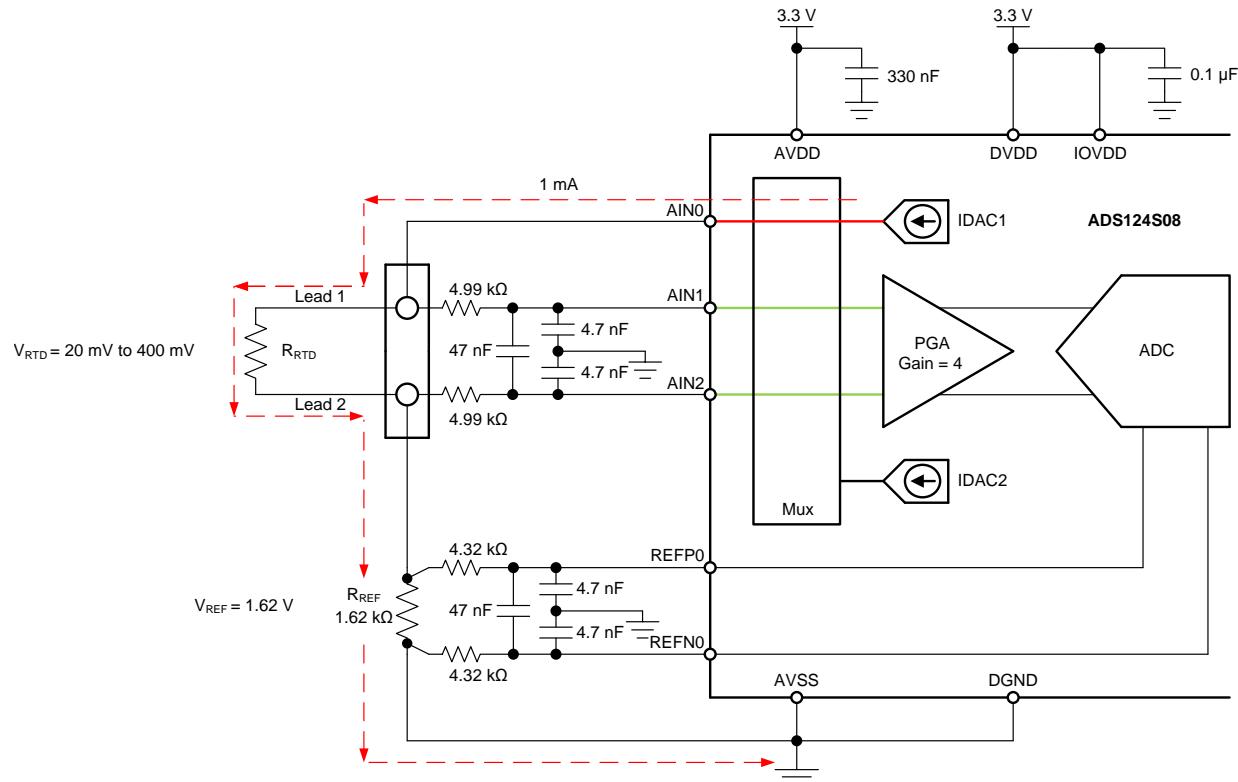
具有低侧基准的双线 PT100 RTD 测量电路

Joseph Wu

电源		
AVDD	AVSS、DGND	DVDD、IOVDD
3.3V	0V	3.3V

设计说明

该指导设计介绍了如何使用 [ADS124S08](#) 对双线 RTD 进行温度测量。此设计针对 PT100 型 RTD 使用比例测量，温度测量范围为 -200°C 至 850°C 。该设计包含 ADC 配置寄存器设置以及用于配置和读取器件的伪代码。该电路可用于 [适用于 PLC 的模拟输入模块、实验室仪表和工厂自动化](#) 等应用。有关使用各种 RTD 接线配置进行精确 ADC 测量的更多信息，请参阅 [《RTD 测量基本指南》](#)。



设计说明

1. 为模拟和数字电源使用电源去耦电容器。必须使用连接到 AVSS 的至少为 330nF 的电容器对 AVDD 进行去耦。必须使用连接到 DGND 的至少为 0.1μF 的电容器对 DVDD 和 IOVDD（在未与 DVDD 连接时）进行去耦。有关电源建议的详细信息，请参阅《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表。
2. 不要使用与 ADC 输入和 IDAC 电流源输出相同的引脚使激励电流流过输入滤波电阻器。与串联电阻发生反应的激励电流会增加测量误差。
3. REFOUT 和 REFCOM 之间需要一个 1μF 电容器，以启用 IDAC 电流的内部基准。
4. 使用具有高精度和低漂移的精密基准电阻器。由于测量是比例式的，因此精度取决于该基准电阻器的误差。0.01% 的电阻器会产生类似于 ADC 的增益误差。
5. 如果可能，使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。
6. 使用标准电容器值和 1% 电阻器值选择 ADC 输入和基准输入的输入滤波。《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》应用报告中提供了这些滤波器的示例设计和分析。
7. 该设计显示了与 ADC 多路复用器的三个输入引脚的连接。其余的模拟输入可用于 RTD、热电偶或其他测量。
8. 双线 RTD 测量是 RTD 测量中精度最低的，因为无法消除引线电阻误差。有关使用更精确的 RTD 接线配置进行测量的更多信息，请参阅《RTD 测量基本指南》。

组件选择

1. 确定 RTD 的工作范围。

例如，如果温度测量范围是 -200°C 至 850°C，那么 PT100 RTD 具有大约 20Ω 至 400Ω 的范围。基准电阻器必须大于最大 RTD 值。基准电阻和 PGA 增益决定了测量的正满量程范围。

2. 确定 IDAC 激励电流和基准电阻器的值。

该设计中的激励电流源选择为 1mA。这可以最大程度地增大 RTD 电压的值，同时使 RTD 的自发热保持在低水平。对于小型薄膜元件，RTD 自发热系数的典型范围为 2.5mW/°C，对于较大的线绕元件，该范围为 65mW/°C。在最大 RTD 电阻值下激励电流为 1mA 时，RTD 中的功率耗散小于 0.4mW，并将自发热导致的测量误差保持在 0.01°C 以内。

在选择 IDAC 电流大小之后，设置 $R_{REF} = 1620\Omega$ 。这会将基准设为 1.62V，最大 RTD 电压为 400mV。基准电压用于电平转换，以使输入测量接近中位电压，从而使测量处于 PGA 输入工作范围之内。使用这些值，可以将 PGA 增益设置为 4，这样最大 RTD 电压就接近正满量程范围而不超过它。

基准电阻器 R_{REF} 必须是具有高精度和低漂移的精密电阻器。 R_{REF} 中的任何误差都会在 RTD 测量中反映相同的误差。REFP0 和 REFN0 引脚显示为作为开尔文连接与 R_{REF} 电阻器相连，以获得最精确的基准电压测量值。这可以消除作为基准电阻测量产生的误差的串联电阻。

在使用最大 RTD 电阻的情况下，可以使用以下公式来计算 ADC 输入电压。

$$V_{AIN1} = I_{IDAC1} \cdot (R_{RTD} + R_{REF}) = 1mA \cdot (400\Omega + 1620\Omega) = 2.02V$$

$$V_{AIN2} = I_{IDAC1} \cdot R_{REF} = 1mA \cdot 1620\Omega = 1.62V$$

$$V_{INMAX} = 1mA \cdot 400\Omega = 400mV$$

3. 验证设计是否处于 ADC 的工作范围之内。

首先，验证当增益为 4 并且 AVDD 为 3.3V、AVSS 为 0V 时 V_{AIN1} 和 V_{AIN2} 是否处于 PGA 的输入范围内。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表中所示，绝对输入电压必须满足以下条件：

$$AVSS + 0.15V + [|V_{INMAX}| \cdot (Gain - 1)/2] < V_{AIN1}, V_{AIN2} < AVDD - 0.15V - [|V_{INMAX}| \cdot (Gain - 1)/2]$$

$$0V + 0.15V + [|V_{INMAX}| \cdot (Gain - 1)/2] < V_{AIN1}, V_{AIN2} < 3.3V - 0.15V - [|V_{INMAX}| \cdot (Gain - 1)/2]$$

$$0.75 < V_{AIN1}, V_{AIN2} < 2.55V$$

由于在 AIN1 和 AIN2 上看到的最大和最小输入电压（2.02V 和 1.62V）介于 0.75V 和 2.55V 之间，因此输入处于 PGA 工作范围之内。

第二, 验证 IDAC 输出引脚上的电压是否处于电流源顺从电压范围之内。IDAC 引脚是 AIN0, 其电压与 AIN1 相同。在最大电压下, V_{AIN0} 为

2.02V。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表中的电气特性表所示, 对于 1mA 的 IDAC 电流, IDAC 的输出电压必须介于 AVSS 和 AVDD - 0.6V 之间。在该示例中, 当 AVDD = 3.3V 时, IDAC 输出必须满足以下条件:

$$AVSS < V_{AIN0} = V_{AIN1} < AVDD - 0.6V$$

$$0V < V_{AIN0} < 2.7V$$

结合之前的结果, IDAC 的输出顺从性得到满足。

4. 选择 ADC 输入和基准输入的差分和共模滤波值。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 1/10。由于电容器选择, 共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。虽然串联滤波电阻器会提供一定程度的输入保护, 但应使输入电阻器保持低于 10kΩ, 以便为 ADC 提供适当的输入采样。

在进行输入滤波的情况下, 差分信号以低于共模信号的频率衰减, 后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减, 这会表现为差分输入噪声。差分信号的带宽较低, 从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在此设计中, 将数据速率选择为 20SPS (使用 ADS124S08 的低延迟滤波器)。此滤波可提供低噪声测量以及单周期稳定, 并且能够抑制 50Hz 和 60Hz 线路噪声。对于 ADC 输入滤波, 可以通过以下公式近似计算差分滤波和共模滤波的带宽频率。

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1/[2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{REF})]$$

对于 ADC 输入滤波, $R_{IN} = 4.99k\Omega$, $C_{IN_DIFF} = 47nF$, $C_{IN_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz, 将共模滤波器带宽设置为 5kHz。

类似地, 可以通过以下公式近似计算基准输入滤波的带宽。

$$f_{REF_DIFF} = 1/[2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1/[2 \cdot \pi \cdot C_{REF_CM} \cdot (R_{REF} + R_{IN_REF})]$$

对于基准输入滤波, $R_{IN_REF} = 4.32k\Omega$, $C_{REF_DIFF} = 47nF$, $C_{REF_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz, 将共模滤波器带宽设置为 5.7kHz。可能无法匹配 ADC 输入和基准输入滤波。不过, 保持带宽接近可能会降低测量中的噪声。

有关输入滤波的组件选择的深入分析, 请参阅《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》应用报告。

测量转换

RTD 测量通常是比例测量。使用比例测量，无需将 ADC 输出代码转换为电压。这意味着输出代码仅将测量值作为与基准电阻器值的比例进行提供，不需要激励电流的精确值。唯一的要求是流经 RTD 和基准电阻器的电流相等。

下面显示了针对 24 位 ADC 的测量转换公式：

$$\text{Output Code} = 2^{23} \cdot \text{Gain} \cdot (V_{\text{RTD}}/V_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (I_{\text{IDAC1}} \cdot R_{\text{RTD}})/(I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (R_{\text{RTD}}/R_{\text{REF}}) \quad (1)$$

$$R_{\text{RTD}} = R_{\text{REF}} \cdot [\text{Output Code}/(\text{Gain} \cdot 2^{23})] \quad (2)$$

ADC 将测量值转换为 RTD 等效电阻。由于 RTD 响应的非线性，电阻到温度的转换需要通过公式或查找表进行计算。有关 RTD 电阻到温度转换的更多信息，请参阅 [《RTD 测量基本指南》](#)。

寄存器设置

使用 ADS124S08 且具有低侧基准的双线 PT100 RTD 测量电路的配置寄存器设置

寄存器地址	寄存器名称	正在设置	说明
02h	INPMUX	12h	选择 $AIN_P = AIN1, AIN_N = AIN2$
03h	PGA	0Ah	启用 PGA，增益 = 4
04h	DATARATE	14h	连续转换模式，低延迟滤波器，20SPS 数据速率
05h	REF	02h	启用正负基准缓冲器，选择 REFPO 和 REFNO 基准输入，内部基准始终开启
06h	IDACMAG	07h	IDAC 大小设置为 1mA
07h	IDACMUX	F0h	IDAC1 设置为 AIN0，禁用 IDAC2
08h	VBIAS	00h	VBIAS 未用于任何输入
09h	SYS	10h	正常工作模式

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在连续转换模式下从 **ADS124S0x** 获取后续读数。专用的 **DRDY** 引脚指示新转换数据的可用性。显示的伪代码中未使用 **STATUS** 字节和 **CRC** 数据验证。[ADS124S08 产品文件夹](#) 中提供了 **ADS124S08 固件示例代码**。

```
Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
  Send 06;    // RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
  Send 42    // WREG starting at 02h address
  05    // Write to 6 registers
  12    // Select AINP = AIN1 and AINN = AIN2
  0A    // PGA enabled, Gain = 4
  14    // Continuous conversion mode, low-latency filter, 20-SPS data rate
  02    // Positive and negative reference buffers enabled,
        // REFPO and REFNO reference selected, internal reference always on
  07    // IDAC magnitude set to 1 mA
  F0;    // IDAC1 set to AIN0, IDAC2 disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
  Send 22    // RREG starting at 02h address
  05    // Read from 6 registers
  00 00 00 00 00 00;    // Send 6 NOPs for the read
Set CS high;
Set CS low;
  Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
  Wait for DRDY to transition low;
  Set CS low;
    Send 12    // Send RDATA command
    00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
  Set CS high;
}
Set CS low;
  Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;
```

RTD 电路比较表

RTD 电路拓扑	优势	劣势
双线 RTD, 低侧基准	最经济	精度最低, 无引线电阻消除
三线 RTD, 低侧基准, 两个 IDAC 电流源	允许引线电阻消除	对 IDAC 电流失配敏感, 可以通过交换 IDAC 电流并对两次测量求平均值来消除失配
三线 RTD, 低侧基准, 一个 IDAC 电流源	允许引线电阻消除	需要进行两次测量, 第一次用于 RTD 测量, 第二次用于引线电阻消除
三线 RTD, 高侧基准, 两个 IDAC 电流源	允许引线电阻消除, 对 IDAC 失配的敏感度低于使用低侧基准	需要额外的电阻器以用于偏置, 增加的电压可能与低电源操作不兼容
四线 RTD, 低侧基准	精度最高, 无引线电阻误差	最昂贵

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS124S08	适用于精密传感器测量且具有 PGA 和电压基准的 24 位、4kSPS、12 通道 $\Delta-\Sigma$ ADC	www.ti.com.cn/product/cn/ADS124S08	指向类似器件的链接
ADS114S08 ⁽¹⁾	适用于精密传感器测量且具有 PGA 和电压基准的 16 位、4kSPS、12 通道 $\Delta-\Sigma$ ADC	www.ti.com.cn/product/cn/ADS114S08	指向类似器件的链接

⁽¹⁾ ADS114S08 是 ADS124S08 的16位版本, 可用于类似的应用。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS124S08 评估模块](#)
- 德州仪器 (TI), [《ADS1x4S08 评估模块用户指南》](#)
- 德州仪器 (TI), [ADS1x4S08 固件示例代码](#)
- 德州仪器 (TI), [《RTD 测量基本指南应用报告》](#)
- 德州仪器 (TI), [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波应用报告》](#)

如需 TI 工程师的直接支持, 请使用 **E2E** 社区

e2echina.ti.com

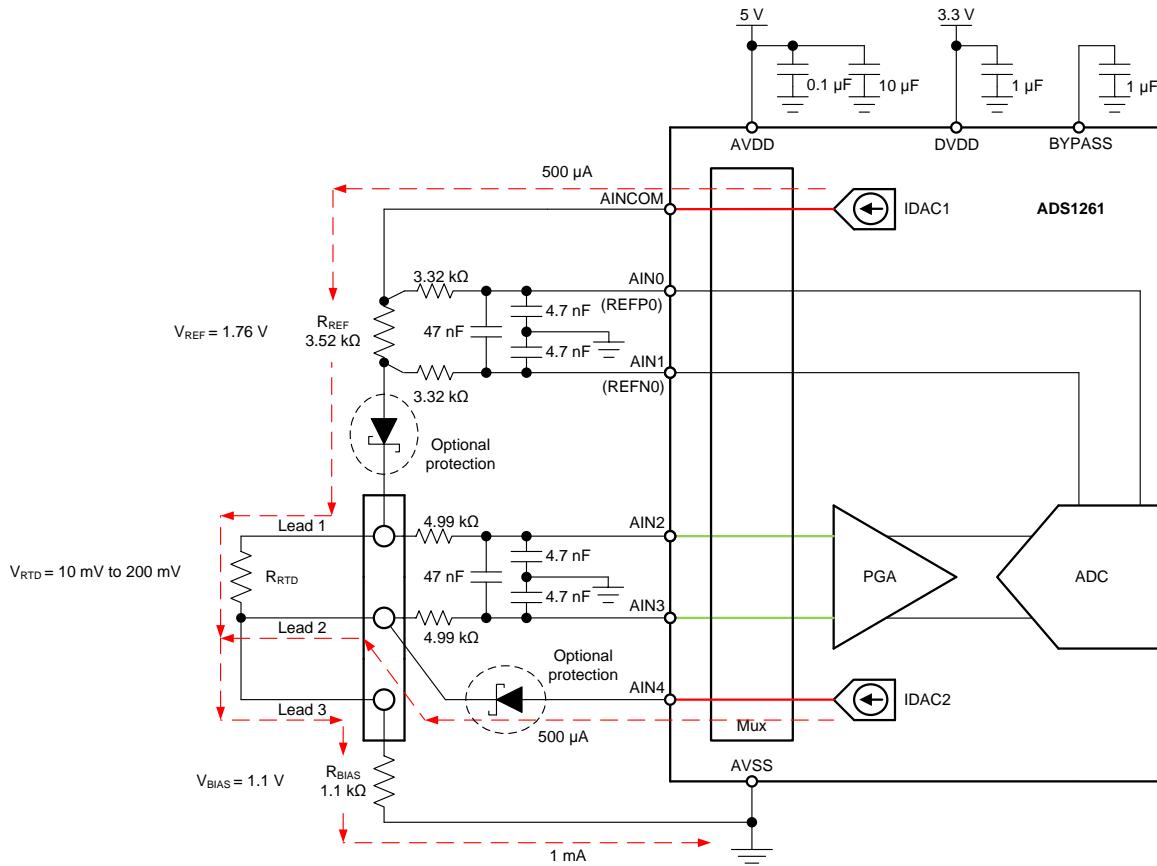
具有高侧基准和两个 IDAC 电流源的三线 PT100 RTD 测量电路

Joseph Wu, Chris Hall

电源		
AVDD	AVSS、DGND	DVDD
5V	0V	3.3V

设计说明

该指导设计介绍了如何使用 [ADS1261](#) 对三线 RTD 进行温度测量。该设计采用比例测量和高侧基准，使用两个用于 PT100 型 RTD 的匹配激励电流源，温度测量范围为 -200°C 至 850°C 。该设计包含 ADC 配置寄存器设置以及用于配置和读取器件的伪代码。该电路可用于 [适用于 PLC 的模拟输入模块](#)、[实验室仪表](#) 和 [工厂自动化](#) 等应用。有关使用各种 RTD 接线配置进行精确 ADC 测量的更多信息，请参阅 [《RTD 测量基本指南》](#)。



设计说明

1. 为模拟和数字电源使用电源去耦电容器。在 AVDD 和 AVSS (接地) 之间放置 $0.1\mu\text{F}$ 和 $10\mu\text{F}$ 电容器。在 DVDD 和接地平面之间连接一个 $1\mu\text{F}$ 电容器。在 BYPASS 和接地平面之间连接一个 $1\mu\text{F}$ 电容器。有关电源建议的详细信息, 请参阅 [《具有 PGA 和监控器的 ADS126x 高精度、5 通道和 10 通道、40kSPS、24 位 Δ-Σ ADC》](#) 数据表。
2. 不要使用与 ADC 输入和 IDAC 电流源输出相同的引脚使激励电流流过输入滤波电阻器。与串联电阻发生反应的激励电流会增加测量误差。
3. REFOUT 和 REFCOM 之间需要一个 $10\mu\text{F}$ 电容器, 以启用 IDAC 电流的内部基准。
4. 使用具有高精度和低漂移的精密基准电阻器。由于测量是比例式的, 因此精度取决于该基准电阻器的误差。0.01% 的电阻器会产生类似于 ADC 的增益误差。
5. 如果可能, 使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。
6. 使用标准电容器值和 1% 电阻器值选择 ADC 输入和基准输入的输入滤波。《[使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波](#)》中提供了这些滤波器的示例设计和分析。
7. 该设计显示了与 ADC 多路复用器的六个输入引脚的连接。其余的模拟输入可用于其他测量, 例如使用交流激励的桥测量。
8. 由于消除了引线电阻, 因此与类似的[双线 RTD 测量](#)相比, 三线测量可以提供更高的精度。为该设计使用高侧基准能够显著降低可在[使用低侧基准的三线 RTD 测量](#)中看到的 IDAC 电流失配导致的误差。有关使用其他 RTD 接线配置进行测量的更多信息, 请参阅 [《RTD 测量基本指南》](#)。

组件选择

1. 确定 RTD 的工作范围。

例如, 如果温度测量范围是 -200°C 至 850°C , 那么 PT100 RTD 具有大约 20Ω 至 400Ω 的范围。基准电阻器必须大于最大 RTD 值。基准电阻和 PGA 增益决定了测量的正满量程范围。

2. 使用两个匹配的 IDAC 电流源来消除引线电阻误差。

使用两个匹配的 IDAC 电流源来消除引线电阻。假设引线 1 和引线 2 的电阻相同, 并且 IDAC1 和 IDAC2 的电流相同, 则可以消除引线电阻误差。可以通过 AIN2 和 AIN3 上的测量电压来显示该消除情况。

IDAC1 通过引线 1 将电流驱动到基准电阻器 R_{REF} 和 RTD 中。IDAC2 将电流驱动到引线 2 中。首先, 假设电路中显示的输入保护没有电压降。可以通过以下公式计算 AIN2 和 AIN3 上的电压。

$$V_{\text{AIN2}} = I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}}) + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})$$

$$V_{\text{AIN3}} = I_{\text{IDAC2}} \cdot R_{\text{LEAD2}} + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})$$

ADC 的测量值是 AIN2 和 AIN3 之间的差值, 即对前面两个公式执行减法所得的值。

$$V_{\text{AIN2}} - V_{\text{AIN3}} = [I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}} + R_{\text{BIAS}}) + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})] - [I_{\text{IDAC2}} \cdot R_{\text{LEAD2}} + (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot (R_{\text{LEAD3}} + R_{\text{BIAS}})]$$

因此, R_{LEAD3} 和 R_{BIAS} 项会消失。

$$V_{\text{AIN2}} - V_{\text{AIN3}} = I_{\text{IDAC1}} \cdot (R_{\text{LEAD1}} + R_{\text{RTD}}) - I_{\text{IDAC2}} \cdot R_{\text{LEAD2}}$$

如果 R_{LEAD1} 和 R_{LEAD2} 相等并且 I_{IDAC1} 和 I_{IDAC2} 相等 (成为 I_{IDAC}), 那么引线电阻误差会消除, 从而得到以下公式:

$$V_{\text{AIN2}} - V_{\text{AIN3}} = I_{\text{IDAC}} \cdot R_{\text{RTD}}$$

3. 确定 IDAC 激励电流和基准电阻器的值。

该设计中的激励电流源选择为 $500\mu\text{A}$ 。这可以最大程度地增大 RTD 电压的值，同时使 RTD 的自发热保持在低水平。对于小型薄膜元件，RTD 自发热系数的典型范围为 $2.5\text{mW}/^\circ\text{C}$ ，对于较大的线绕元件，该范围为 $65\text{mW}/^\circ\text{C}$ 。在最大 RTD 电阻值下激励电流为 $500\mu\text{A}$ 时，RTD 中的功率耗散小于 0.4mW ，并将自发热导致的测量误差保持在 0.005°C 以内。

在选择 IDAC 电流大小之后，设置 $R_{\text{REF}} = 3.52\text{k}\Omega$ 。使用 $500\mu\text{A}$ 激励电流将基准设置为 1.76V ，最大 RTD 电压为 200mV 。使用这些值，可以将 PGA 增益设置为 8，这样最大 RTD 电压就接近正满量程范围而不超过它。

基准电阻器 R_{REF} 必须是具有高精度和低漂移的精密电阻器。 R_{REF} 中的任何误差都会在 RTD 测量中反映相同的误差。**REFP** 和 **REFN** 引脚 (AIN0 和 AIN1) 显示为作为开尔文连接与 R_{REF} 电阻器相连，以获得最精确的基准电压测量值。这可以消除作为基准电阻测量产生的误差的串联电阻。

请注意，对于高侧基准，流经基准电阻器和 RTD 的电流是相同的。对于 **具有低侧基准的三线 RTD 测量**，IDAC 电流失配是导致误差的一个重要原因。在此设计中，失配只会导致引线电阻器消除中的较小误差，而不是 RTD 测量中的较大增益误差。

4. 设置 R_{BIAS} 并验证设计是否处于 ADC 的工作范围之内。

设置基准电阻、IDAC 电流大小和 ADC 增益之后，选择用于设置输入测量的偏置电压的 R_{BIAS} 电阻。通常，选择 R_{BIAS} 以将输入设置为中间电源电压。不过，基准电阻器、RTD 电阻、偏置电阻器和电路中使用的任何可选输入保护上的电压降总和很大。 R_{BIAS} 输入偏移应足够高，以使 RTD 测量电压保持在 PGA 输入范围之内，但不应太高，以便激励电流输出引脚处于 IDAC 的顺从电压之内，这一点很重要。

将 R_{BIAS} 设置为 $1.1\text{k}\Omega$ 可满足该要求。在使用 400Ω 的最大 RTD 电阻的情况下，可以使用以下公式来计算 ADC 输入电压。对于该计算，可以忽略微小的引线电阻。

$$V_{\text{AIN2}} = (I_{\text{IDAC1}} \cdot R_{\text{RTD}}) + [(I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot R_{\text{BIAS}}] = 1.3\text{V}$$

$$V_{\text{AIN3}} = (I_{\text{IDAC1}} + I_{\text{IDAC2}}) \cdot R_{\text{BIAS}} = 1\text{mA} \cdot 1.1\text{k}\Omega = 1.1\text{V}$$

$$V_{\text{INMAX}} = 500\mu\text{A} \cdot 400\Omega = 200\text{mV}$$

首先，验证当增益为 8 并且 AVDD 为 5V 、AVSS 为 0V 时 AIN2 和 AIN3 上的电压是否处于 PGA 的输入范围内。如 **具有 PGA 和监控器的 ADS126x 高精度、5 通道和 10 通道、40kSPS、24 位 Δ - Σ ADC** 数据表中所示，绝对输入电压必须满足以下条件：

$$AVSS + 0.3\text{V} + [|V_{\text{INMAX}}| \cdot (Gain - 1)/2] < V_{\text{AIN2}}, V_{\text{AIN3}} < V_{\text{AVDD}} - 0.3\text{V} - [|V_{\text{INMAX}}| \cdot (Gain - 1)/2]$$

$$0.3\text{V} + [|0.2\text{V}| \cdot (8 - 1)/2] < V_{\text{AIN2}}, V_{\text{AIN3}} < 5\text{V} - 0.3\text{V} - [|0.2\text{V}| \cdot (8 - 1)/2]$$

$$1\text{V} < V_{\text{AIN2}}, V_{\text{AIN3}} < 4\text{V}$$

由于在 AIN2 和 AIN3 上看到的最大和最小输入电压 (1.1V 和 1.3V) 介于 1V 和 4V 之间，因此输入处于 PGA 工作范围之内。

第二，验证 IDAC 输出引脚电压是否在顺从电压范围内。当 RTD 电压达到最大值时，IDAC 电流输出电压最高且最受输出顺从性的限制，如以下公式所示。和以前一样，我们可以忽略引线电阻的低电压贡献。

$$V_{\text{IDAC1}} = V_{\text{BIAS}} + V_{\text{RTD}} + V_{\text{D}} + V_{\text{REF}}$$

$$V_{\text{IDAC1}} = 1\text{V} + 0.2\text{V} + 0.3\text{V} + 1.76\text{V} = 3.26\text{V}$$

对于输入保护肖特基二极管 (V_{D})，最大 RTD 电压为 200mV ，假设电压降为 300mV 。

《具有 PGA 和监控器的 ADS126x 高精度、5 通道和 10 通道、40kSPS、24 位 Δ - Σ ADC》数据表电流源部分下的电气特性表中列出了 IDAC 电流顺从范围。以下公式提供了 IDAC 电流顺从范围。

$$AVSS < V_{\text{IDAC1}} < AVDD - 1.1\text{V}$$

在该示例设计中，AVDD 为 5V ，因此以上公式可简化为：

$$0\text{V} < V_{\text{IDAC1}} < 3.9\text{V}$$

根据前面的公式，IDAC1 引脚的输出顺从性得到满足。由于 IDAC2 引脚的电压始终低于 IDAC1 电压，因此两个电流源都处于顺从范围内。

原理图中显示了两个可选的输入保护二极管。这些低 V_F 二极管为 IDAC 电流源提供了输入故障保护，可以使用串联电阻代替。如果使用串联电阻，那么对于验证 IDAC 输出引脚顺从电压的公式，增加的 0.3V 二极管电压将替换为新串联电阻上的 I_{IDAC} 产生的电压。

第三，验证基准电压是否处于 ADC 的基准电压输入范围内。对于 ADS1261，《具有 PGA 和监控器的 ADS126x 高精度、5 通道和 10 通道、40kSPS、24 位 Δ-Σ ADC》数据表的建议运行条件中显示了差分基准输入电压范围，如以下公式所示。

$$0.9V < V_{REFP} - V_{REFN} < AVDD - AVSS$$

$$0.9V < 1.76V < 5V$$

此外，以下公式验证绝对负基准输入电压和绝对正基准输入电压。计算表明基准电压处于 ADC 基准的输入范围之内。

$$AVSS - 0.05V < V_{REFN} = V_{BIAS} + V_{RTD} + V_D < V_{REFP} - 0.9V$$

$$-0.05V < 1.5V < 4.1V$$

$$V_{REFN} < V_{REFP} = V_{BIAS} + V_{RTD} + V_D + V_{REF} < AVDD + 0.05V$$

$$1.5V < 3.26V < 5.05V$$

5. 选择 ADC 输入和基准输入的差分和共模输入滤波值。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 1/10。由于电容器选择，共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。虽然串联滤波电阻器会提供一定程度的输入保护，但应使输入电阻器保持低于 $10k\Omega$ ，以便为 ADC 提供适当的输入采样。

在进行输入滤波的情况下，差分信号以低于共模信号的频率衰减，后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减，这会表现为差分输入噪声。差分信号的带宽较低，从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在此设计中，将数据速率选择为 20SPS（使用 ADS1261 的低延迟滤波器）。此滤波可提供低噪声测量以及单周期稳定，并且能够抑制 50Hz 和 60Hz 线路噪声。对于 ADC 输入滤波，可以通过以下公式近似计算差分滤波和共模滤波的带宽频率。

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1/[2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{BIAS})]$$

对于 ADC 输入滤波， $R_{IN} = 4.99k\Omega$ ， $C_{IN_DIFF} = 47nF$ ， $C_{IN_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 5.4kHz。

类似地，可以通过以下公式近似计算基准输入滤波的带宽。

$$f_{REF_DIFF} = 1/[2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1/[2 \cdot \pi \cdot C_{REF_CM} \cdot [R_{IN_REF} + (1/2 \cdot R_{REF}) + R_{RTD} + R_{BIAS}]]$$

对于基准输入滤波， $R_{IN_REF} = 3.32k\Omega$ ， $C_{REF_DIFF} = 47nF$ ， $C_{REF_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 5.3kHz。在设计中，并不总是可以匹配 ADC 输入和基准输入滤波。不过，保持带宽接近可能会降低测量中的噪声。

有关输入滤波的组件选择的深入分析，请参阅《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》。

测量转换

RTD 测量通常是比例测量。使用比例测量，无需将 ADC 输出代码转换为电压。这意味着输出代码仅将测量值作为与基准电阻器值的比例进行提供，不需要激励电流的精确值。唯一的要求是流经 RTD 和基准电阻器的电流相等。

下面显示了针对 24 位 ADC 的测量转换公式：

$$\text{Output Code} = 2^{23} \cdot \text{Gain} \cdot (V_{\text{RTD}}/V_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (I_{\text{IDAC1}} \cdot R_{\text{RTD}})/(I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{Gain} \cdot (R_{\text{RTD}}/R_{\text{REF}})$$

$$R_{\text{RTD}} = R_{\text{REF}} \cdot [\text{Output Code}/(\text{Gain} \cdot 2^{23})]$$

ADC 将测量值转换为 RTD 等效电阻。由于 RTD 响应的非线性，电阻到温度的转换需要通过公式或查找表进行计算。有关 RTD 电阻到温度转换的更多信息，请参阅 [《RTD 测量基本指南》](#)。

寄存器设置

使用 ADS1261 且具有高侧基准和两个 IDAC 电流源的 3 线 RTD 测量的配置寄存器设置

寄存器地址	寄存器名称	正在设置	说明
02h	模式0	24h	20SPS, FIR 数字滤波器
03h	MODE1	01h	正常模式，连续转换，转换之间具有 50μs 的延迟
04h	MODE2	00h	禁用 GPIO
05h	MODE3	00h	无断电，无 STATUS 或 CRC 字节，禁用超时
06h	REF	1Ah	启用内部基准，REFP = AIN0, REFN = AIN1
0Dh	IMUX	4Ah	IDAC2 = AIN4, IDAC1 = AINCOM
0Eh	IMAG	44h	IMAG2 = IMAG1 = 500μA
0Fh	保留	00h	保留
10h	PGA	03h	启用 PGA，增益 = 8
11h	INPMUX	34h	选择 AIN _P = AIN2, AIN _N = AIN3
12h	INPBIAS	00h	禁用 VBIAS 电压和烧毁电流源

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在连续转换模式下从 ADS1261 获取后续读数。专用的 **DRDY** 引脚指示新转换数据的可用性。显示的伪代码中未使用 STATUS 字节和 CRC 数据验证。[ADS1261 产品文件夹](#) 中提供了 ADS1261 [示例代码](#)。

```

Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
  Send 06;    //RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
  Send 42    // WREG starting at 02h address
  04    // Write to 5 registers
  24    // 20SPS, FIR digital filter
  01    // Normal mode, Continuous conversion, 50µs delay between conversions
  00    // GPIOs disabled
  00    // No power-down, no STATUS or CRC byte, timeout disabled
  1A;    // Internal reference enabled, REFP = AIN0, REFN = AIN1
Set CS high;
Set CS low;    // Configure the device, IDACs
  Send 4D    // WREG starting at 0Dh address
  05    // Write to 6 registers
  4A    // IMUX2 = AIN4, IMUX1 = AINCOM
  44    // IMAG2 = IMAG1 = 500µA
  00    // RESERVED
  03    // PGA enabled, Gain = 8
  34    // Select AINP = AIN2 and AINN = AIN3
  00;   // VBIAS voltages and burn-out current sources disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
  Send 22    // RREG starting at 02h address
  10    // Read from 17 registers
  00 00 00 00 00 00 00 00 00 00 00 00 00 00 00 00;    // Send 17 NOPs for the read
Set CS high;
Set CS low;
  Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
  Wait for DRDY to transition low;
  Set CS low;
    Send 12    // Send RDATA command
    00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
  Set CS high;
}
Set CS low;
Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;

```

RTD 电路比较表

RTD 电路拓扑	优势	劣势
双线 RTD, 低侧基准	最经济	精度最低, 无引线电阻消除
三线 RTD, 低侧基准, 两个 IDAC 电流源	允许引线电阻消除	对 IDAC 电流失配敏感, 可以通过交换 IDAC 电流并对两次测量求平均值来消除失配
三线 RTD, 低侧基准, 一个 IDAC 电流源	允许引线电阻消除	需要进行两次测量, 第一次用于 RTD 测量, 第二次用于引线电阻消除
三线 RTD, 高侧基准, 两个 IDAC 电流源	允许引线电阻消除, 对 IDAC 失配的敏感度低于使用低侧基准	需要额外的电阻器以用于偏置, 增加的电压可能与低电源操作不兼容
四线 RTD, 低侧基准	精度最高, 无引线电阻误差	最昂贵

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS1261	具有 PGA、Vref、2 个 IDAC 和交流激励且适用于工厂自动化的 24 位、40kSPS、10 通道 Δ - Σ ADC	http://www.ti.com.cn/product/cn/ADS1261	指向类似器件的链接 指向类似的 16 位器件的链接

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS1261 评估模块](#)
- 德州仪器 (TI), [《ADS1261 和 ADS1235 评估模块用户指南》](#)
- 德州仪器 (TI), [ADS1261 示例 C 代码软件](#)
- 德州仪器 (TI), [《RTD 测量基本指南》](#)
- 德州仪器 (TI), [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》](#)

如需 TI 工程师的直接支持, 请使用 **E2E 社区**:

e2echina.ti.com

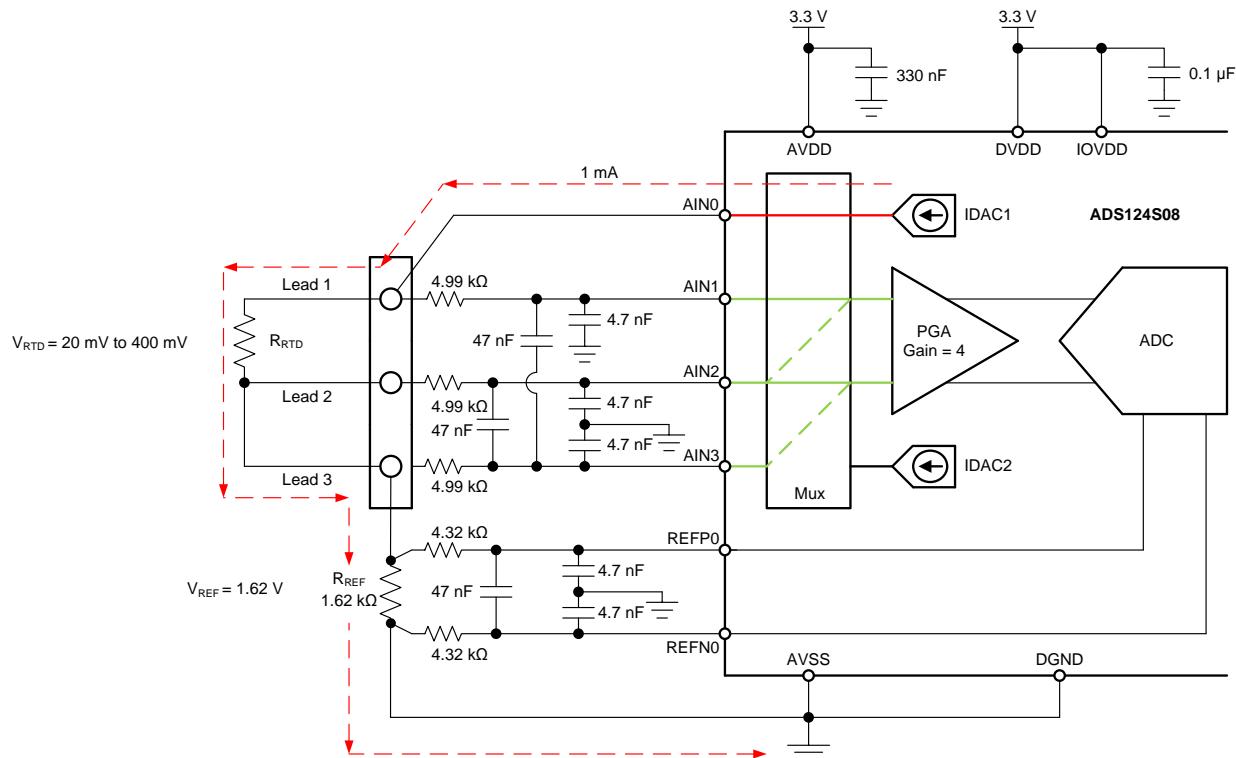
具有低侧基准和一个 IDAC 电流源的三线 PT100 RTD 测量电路

Joseph Wu

电源		
AVDD	AVSS、DGND	DVDD、IOVDD
3.3V	0V	3.3V

设计说明

该指导设计介绍了如何使用 **ADS124S08** 对具有低侧基准的三线 RTD 进行温度测量。与 [具有低侧基准的三线 PT100 RTD 测量电路](#) 和 [具有单个测量的两个 IDAC 电流源](#) 相比，该设计使用单 IDAC 激励电流源和二次测量值，以消除阻误差。此设计针对 PT100 型 RTD 使用比例测量，温度测量范围为 -200°C 至 850°C 。该设计包含 ADC 配置寄存器设置和用于配置和读取器件的伪代码。该电路可用于 [适用于 PLC 的模拟输入模块](#)、[实验室仪表](#) 和 [工厂自动化](#) 等应用。有关使用各种 RTD 接线配置进行精确 ADC 测量的更多信息，请参阅 [《RTD 测量基本指南》](#)。



设计说明

1. 为模拟和数字电源使用电源去耦电容器。必须使用连接到 AVSS 的至少为 330nF 的电容器对 AVDD 进行去耦。必须使用连接到 DGND 的至少为 0.1μF 的电容器对 DVDD 和 IOVDD（在未与 DVDD 连接时）进行去耦。有关电源建议的详细信息，请参阅《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表。
2. 不要使用与 ADC 输入和 IDAC 电流源输出相同的引脚使激励电流流过输入滤波电阻器。与串联电阻发生反应的激励电流会增加测量误差。
3. REFOUT 和 REFCOM 之间需要一个 1μF 电容器，以启用 IDAC 电流的内部基准。
4. 使用具有高精度和低漂移的精密基准电阻器。由于测量是比例式的，因此精度取决于该基准电阻器的误差。0.01% 的电阻器会产生类似于 ADC 的增益误差。
5. 如果可能，使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。
6. 使用标准电容器值和 1% 电阻器值选择 ADC 输入和基准输入的输入滤波。《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》中提供了这些滤波器的示例设计和分析。
7. 该设计显示了与 ADC 多路复用器的四个输入引脚的连接。其余的模拟输入可用于 RTD、热电偶或其他测量。
8. 与类似的两线 RTD 测量相比，三线 RTD 测量更为精确，并且与使用匹配 IDAC 电流源的三线 RTD 测量相比，能更好地防止 IDAC 电流失配。有关使用其他 RTD 接线配置进行测量的更多信息，请参阅《RTD 测量基本指南》。

组件选择

1. 确定 RTD 的工作范围。

例如，如果温度测量范围是 -200°C 至 850°C，那么 PT100 RTD 具有大约 20Ω 至 400Ω 的范围。基准电阻器必须大于最大 RTD 值。基准电阻和 PGA 增益决定了测量的正满量程范围。

2. 确定 IDAC 激励电流和基准电阻器的值。

开始使用激励电流涌入 RTD 引线 1、流经 RTD、再通过引线 3 的设计。此时请忽略引线电阻误差，以使从 AIN1 到 AIN2 的测量仅测量 RTD 电阻。

该设计中的激励电流源选择为 1mA。这可以最大程度地增大 RTD 电压的值，同时使 RTD 的自发热保持在低水平。对于小型薄膜元件，RTD 自发热系数的典型范围为 2.5mW/°C，对于较大的线绕元件，该范围为 65mW/°C。在最大 RTD 电阻值下激励电流为 1mA 时，RTD 中的功率耗散小于 0.4mW，并将自发热导致的测量误差保持在 0.01°C 以内。

在选择 IDAC 电流大小之后，设置 $R_{REF} = 1620\Omega$ 。这会将基准设为 1.62V，最大 RTD 电压为 400mV。基准电压用于电平转换，以使输入测量接近中位电压，从而使测量处于 PGA 输入工作范围之内。使用这些值，可以将 PGA 增益设置为 4，这样最大 RTD 电压就接近正满量程范围而不超过它。

基准电阻器 R_{REF} 必须是具有高精度和低漂移的精密电阻器。 R_{REF} 中的任何误差都会在 RTD 测量中反映相同的误差。REFP0 和 REFN0 引脚显示为作为开尔文连接与 R_{REF} 电阻器相连，以获得最精确的基准电压测量值。这可以消除作为基准电阻测量产生的误差的串联电阻。

在使用最大 RTD 电阻的情况下，可以使用以下公式来计算 ADC 输入电压。对于该计算，可以忽略微小的引线电阻。

$$V_{AIN1} = I_{IDAC1} \cdot (R_{RTD} + R_{REF}) = 1mA \cdot (400\Omega + 1620\Omega) = 2.02V$$

$$V_{AIN2} = I_{IDAC1} \cdot R_{REF} = 1mA \cdot 1620\Omega = 1.62V$$

$$V_{INMAX} = 1mA \cdot 400\Omega = 400mV$$

3. 验证设计是否处于 ADC 的工作范围之内。

首先，验证当增益为 4 并且 AVDD 为 3.3V、AVSS 为 0V 时 V_{AIN1} 和 V_{AIN2} 是否处于 PGA 的输入范围内。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表中所示，绝对输入电压必须满足以下条件：

$$AVSS + 0.15V + [|V_{INMAX}| \cdot (增益 - 1) / 2] < V_{AIN1}, V_{AIN2} < AVDD - 0.15V - [|V_{INMAX}| \cdot (增益 - 1) / 2]$$

$$0V + 0.15V + [|V_{INMAX}| \cdot (增益 - 1) / 2] < V_{AIN1}, V_{AIN2} < 3.3V - 0.15V - [|V_{INMAX}| \cdot (增益 - 1) / 2]$$

$$0.75V < V_{AIN1}, V_{AIN2} < 2.55V$$

由于在 AIN1 和 AIN2 上看到的最大和最小输入电压 (2.02V 和 1.62V) 介于 0.75V 和 2.55V 之间, 因此输入处于 PGA 工作范围之内。

第二, 验证 IDAC 输出引脚上的电压是否处于电流源顺从电压范围之内。IDAC 引脚是 AIN0, 其电压与 AIN1 相同。在最大电压下, V_{AIN0} 为 2.02V。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表中的电气特性表所示, 对于 1mA 的 IDAC 电流, IDAC 的输出电压必须介于 AVSS 和 AVDD - 0.6V 之间。在该示例中, 当 AVDD = 3.3V 时, IDAC 输出必须满足以下条件:

$$\begin{aligned} AVSS < V_{AIN0} &= V_{AIN1} < AVDD - 0.6V \\ 0V < V_{AIN0} &< 2.7V \end{aligned}$$

结合之前的结果, IDAC 的输出顺从性得到满足。

4. 使用两个不同的值来测量 RTD 电阻, 消除引线电阻误差。

对 ADC 的第一次测量跨越 AIN1 和 AIN2, 包括引线电阻。

$$\text{测量 1} = V_{AIN1} - V_{AIN2} = I_{IDAC1} \cdot (R_{RTD} + R_{LEAD1})$$

由于 IDAC 电流不通过引线 2, 其电阻不在测量范围内。然后, ADC 的输入多路复用器准备好进行跨越 AIN2 和 AIN3 的第二次测量。它可以测量通过引线 3 电阻的压降。

$$\text{测量 2} = V_{AIN2} - V_{AIN3} = I_{IDAC1} \cdot R_{LEAD3}$$

从测量 1 中减去测量 2 可得出以下结果。

$$\text{测量 1} - \text{测量 2} = [I_{IDAC1} \cdot (R_{RTD} + R_{LEAD1})] - (I_{IDAC1} \cdot R_{LEAD3})$$

如果引线电阻相等, 则可以忽略引线电阻误差, 得出最终结果。

$$\text{测量 1} - \text{测量 2} = I_{IDAC1} \cdot R_{RTD}$$

5. 选择 ADC 输入和基准输入的差分和共模滤波值。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 1/10。由于电容器选择, 共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。虽然串联滤波电阻器会提供一定程度的输入保护, 但应使输入电阻器保持低于 10kΩ, 以便为 ADC 提供适当的输入采样。

在进行输入滤波的情况下, 差分信号以低于共模信号的频率衰减, 后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减, 这会表现为差分输入噪声。差分信号的带宽较低, 从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在此设计中, 将数据速率选择为 20SPS (使用 ADS124S08 的低延迟滤波器)。此滤波可提供低噪声测量以及单周期稳定, 并且能够抑制 50Hz 和 60Hz 线路噪声。对于 ADC 输入滤波, 可以通过以下公式近似计算差分滤波和共模滤波的带宽频率。

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1/[2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{REF})]$$

对于 ADC 输入滤波, $R_{IN} = 4.99k\Omega$, $C_{IN_DIFF} = 47nF$, $C_{IN_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz, 将共模滤波器带宽设置为 5kHz。

类似地, 可以通过以下公式近似计算基准输入滤波的带宽。

$$f_{REF_DIFF} = 1/[2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1/[2 \cdot \pi \cdot C_{REF_CM} \cdot (R_{REF} + R_{IN_REF})]$$

对于基准输入滤波, $R_{IN_REF} = 4.32k\Omega$, $C_{REF_DIFF} = 47nF$, $C_{REF_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz, 将共模滤波器带宽设置为 5.7kHz。可能无法匹配 ADC 输入和基准输入滤波。不过, 保持带宽接近可能会降低测量中的噪声。

有关输入滤波的组件选择的深入分析, 请参阅《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》。

测量转换

RTD 测量通常是比例测量。使用比例测量，无需将 ADC 输出代码转换为电压。这意味着输出代码仅将测量值作为与基准电阻器值的比例进行提供，不需要激励电流的精确值。唯一的要求是流经 RTD 和基准电阻器的电流相等。

下面显示了针对 24 位 ADC 的测量转换公式。首先，测量 1 的结果已显示。

$$\begin{aligned} \text{输出代码 } 1 &= 2^{23} \cdot \text{增益} \cdot [(V_{\text{RTD}} + V_{\text{LEAD1}})/V_{\text{REF}}] = 2^{23} \cdot \text{增益} \cdot [I_{\text{IDAC1}} \cdot (R_{\text{RTD}} + R_{\text{LEAD1}})] / (I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{增益} \cdot [(R_{\text{RTD}} \\ &+ R_{\text{LEAD1}})/R_{\text{REF}}] \\ R_{\text{RTD}} + R_{\text{LEAD1}} &= R_{\text{REF}} \cdot [\text{输出代码} / (\text{增益} \cdot 2^{23})] \end{aligned}$$

然后测量 2 的结果已显示。

$$\begin{aligned} \text{输出代码 } 2 &= 2^{23} \cdot \text{增益} \cdot (V_{\text{LEAD3}}/V_{\text{REF}}) = 2^{23} \cdot \text{增益} \cdot (I_{\text{IDAC1}} \cdot R_{\text{LEAD3}}) / (I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{增益} \cdot (R_{\text{LEAD3}}/R_{\text{REF}}) \\ R_{\text{LEAD3}} &= R_{\text{REF}} \cdot [\text{输出代码} / (\text{增益} \cdot 2^{23})] \end{aligned}$$

如果假设引线电阻相等，则用测量 1 的结果减去测量 2 的结果，可得出等效的 RTD 电阻。

$$R_{\text{RTD}} = R_{\text{REF}} \cdot [(\text{输出代码 } 1 - \text{输出代码 } 2) / (\text{增益} \cdot 2^{23})]$$

ADC 将测量值转换为 RTD 等效电阻。由于 RTD 响应的非线性，电阻到温度的转换需要通过公式或查找表进行计算。有关 RTD 电阻到温度转换的更多信息，请参阅 [《RTD 测量基本指南》](#)。

寄存器设置

具有低侧基准和一个使用 **ADS124S08** 的 IDAC 电流源的三线 PT100 RTD 测量电路的配置寄存器设置

寄存器地址	寄存器名称	正在设置	说明
02h ⁽¹⁾	INPMUX	12h	选择 $A_{INP} = A_{IN1}$, $A_{INN} = A_{IN2}$
03h	PGA	0Ah	启用 PGA，增益 = 4
04h	DATARATE	14h	连续转换模式，低延迟滤波器，20SPS 数据速率
05h	REF	02h	启用正负基准缓冲器，选择 REFPO 和 REFNO 基准输入，内部基准始终开启
06h	IDACMAG	07h	IDAC 大小设置为 1mA
07h	IDACMUX	F0h	IDAC1 设置为 A_{IN0} ，禁用 IDAC2
08h	VBIAS	00h	VBIAS 未用于任何输入
09h	SYS	10h	正常工作模式
02h ⁽²⁾	INPMUX	23h	选择 $A_{INP} = A_{IN2}$, $A_{INN} = A_{IN3}$

⁽¹⁾ 该输入多路复用器设置针对测量 1。

⁽²⁾ 该输入多路复用器设置针对测量 2，作为引线电阻误差的测量。

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在连续转换模式下从 **ADS124S0x** 获取后续读数。专用的 **DRDY** 引脚指示新转换数据的可用性。显示的伪代码中未使用 STATUS 字节和 CRC 数据验证。[ADS124S08 产品文件夹](#) 中提供了 **ADS124S08 固件示例代码**。

```
Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
  Send 06;    // RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
  Send 42    // WREG starting at 02h address
  05    // Write to 6 registers
  12    // Select AINP = AIN1 and AINN = AIN2
  0A    // PGA enabled, Gain = 4
  14    // Continuous conversion mode, low-latency filter, 20-SPS data rate
  02    // Positive and negative reference buffers enabled,
```

```

// REFPO and REFNO reference selected, internal reference always on
07    // IDAC magnitude set to 1mA
F0;    // IDAC1 set to AIN0, IDAC2 disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
Send 22    // RREG starting at 02h address
05    // Read from 6 registers
00 00 00 00 00 00;    // Send 6 NOPs for the read
Set CS high;
Set CS low;
Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
Set CS low;    // Configure the device for measurement 1
Send 42    // WREG starting at 02h address
00    // Write to 1 register
12;    // Select AINP = AIN1 and AINN = AIN2
Set CS high;
Wait for DRDY to transition low;
Set CS low;
Send 12    // Send RDATA command
00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
Set CS high;
Set CS low;    // Configure the device for measurement 2
Send 42    // WREG starting at 02h address
00    // Write to 1 register
23;    // Select AINP = AIN2 and AINN = AIN3
Set CS high;
Wait for DRDY to transition low;
Set CS low;
Send 12    // Send RDATA command
00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
Set CS high;
Subtract measurement 2 from measurement 1;    // Remove lead-resistance error
}
Set CS low;
Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;

```

RTD 电路比较表

RTD 电路拓扑	优势	劣势
双线 RTD, 低侧基准	最经济	精度最低, 无引线电阻消除
三线 RTD, 低侧基准, 两个 IDAC 电流源	允许引线电阻消除	对 IDAC 电流失配敏感, 可以通过交换 IDAC 电流并对两次测量求平均值来消除失配
三线 RTD, 低侧基准, 一个 IDAC 电流源	允许引线电阻消除	需要进行两次测量, 第一次用于 RTD 测量, 第二次用于引线电阻消除
三线 RTD, 高侧基准, 两个 IDAC 电流源	允许引线电阻消除, 对 IDAC 失配的敏感度低于使用低侧基准	需要额外的电阻器以用于偏置, 增加的电压可能与低电源操作不兼容
四线 RTD, 低侧基准	精度最高, 无引线电阻误差	最昂贵

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS124S08	适用于精密传感器测量且具有 PGA 和电压基准的 24 位、4kSPS、12 通道 Δ - Σ ADC	www.ti.com.cn/product/cn/ADS124S08	指向类似器件的链接
ADS114S08 ⁽¹⁾	适用于精密传感器测量且具有 PGA 和电压基准的 16 位、4kSPS、12 通道 Δ - Σ ADC	www.ti.com.cn/product/cn/ADS114S08	指向类似器件的链接

⁽¹⁾ ADS114S08 是 ADS124S08 的 16 位版本, 可用于类似的应用。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS124S08 评估模块](#)
- 德州仪器 (TI), [《ADS1x4S08 评估模块用户指南》](#)
- 德州仪器 (TI), [ADS1x4S08 固件示例代码](#)
- 德州仪器 (TI), [《RTD 测量基本指南》](#)
- 德州仪器 (TI), [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》](#)

如需 TI 工程师的直接支持, 请使用 **E2E 社区**:

e2echina.ti.com

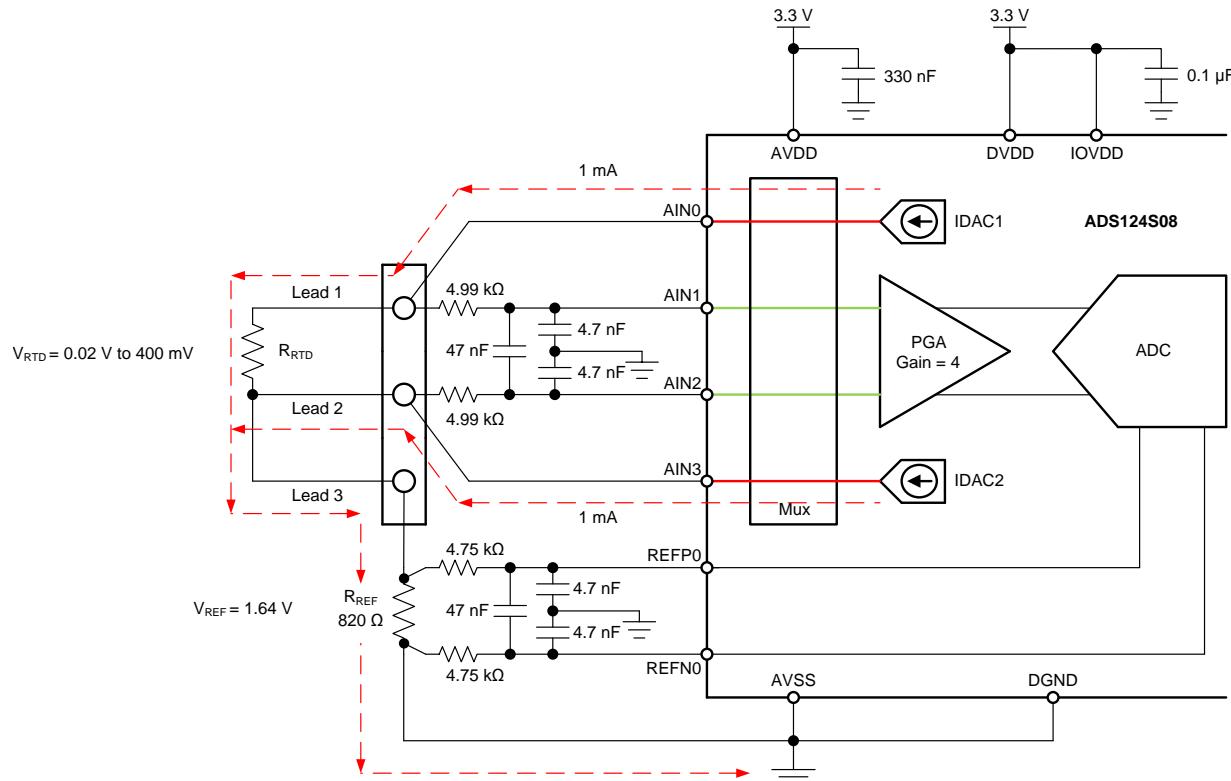
具有低侧基准和两个 IDAC 电流源的三线 PT100 RTD 测量电路

Joseph Wu

电源		
AVDD	AVSS	DVDD、IOVDD
3.3V	0V	3.3V

设计说明

本指导手册的设计介绍如何使用 [ADS124S08](#) 实现三线 RTD 温度测量。该设计使用两个匹配的 IDAC 激励电流来消除引线电阻。此拓扑为 PT100 型 RTD 实现比例测量，温度测量范围为 -200°C 至 850°C 。该设计包含 ADC 寄存器设置和用于配置和读取器件的伪代码。此电路可用于适用于 PLC 的 [模拟输入模块](#)、[实验室仪表](#) 和 [工厂自动化](#) 等应用。有关使用各种 RTD 接线配置进行精确 ADC 测量的更多信息，请参阅 [《RTD 测量基本指南》](#)。



设计说明

1. 为模拟和数字电源使用电源去耦电容器。必须使用连接到 AVSS 的至少为 330nF 的电容器对 AVDD 进行去耦。必须使用连接到 DGND 的至少为 $0.1\mu\text{F}$ 的电容器对 DVDD 和 IOVDD（在未与 DVDD 连接时）进行去耦。有关电源建议的详细信息，请参阅《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表。
2. 不要使用与 ADC 输入和 IDAC 电流源输出相同的引脚使激励电流流过输入滤波电阻器。与串联电阻发生反应的激励电流会增加测量误差。
3. REFOUT 和 REFCOM 之间需要一个 $1\mu\text{F}$ 电容器，以启用 IDAC 电流的内部基准。
4. 使用具有高精度和低漂移的精密基准电阻器。由于测量是比例式的，因此精度取决于该基准电阻器的误差。0.01% 的电阻器会产生类似于 ADC 的增益误差。
5. 如果可能，使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。
6. 使用标准电容器值和 1% 电阻器值选择 ADC 输入和基准输入的输入滤波。《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》中提供了这些滤波器的示例设计和分析。
7. 该设计显示了与 ADC 多路复用器的四个输入引脚的连接。其余的模拟输入可用于 RTD、热电偶或其他测量。
8. 由于消除了引线电阻，因此与类似的双线 RTD 测量相比，三线测量可以提供更高的精度。有关使用其他 RTD 接线配置进行测量的更多信息，请参阅《RTD 测量基本指南》。

组件选择

1. 确定 RTD 的工作范围。

例如，如果温度测量范围是 -200°C 至 850°C ，那么 PT100 RTD 具有大约 20Ω 至 400Ω 的范围。基准电阻器必须大于最大 RTD 值。基准电阻和 PGA 增益决定了测量的正满量程范围。

2. 使用两个匹配的 IDAC 电流源来消除引线电阻误差。

使用两个匹配的 IDAC 电流源来消除引线电阻。假设引线 1 和引线 2 的电阻相同，并且 IDAC1 和 IDAC2 的电流相同，则必须消除引线电阻误差。可以通过 AIN1 和 AIN2 上的测量电压来显示该消除情况。

IDAC1 通过引线 1 将电流驱动到 RTD 中。IDAC2 将匹配的电流驱动到引线 2 中。AIN1 的电压用以下公式算出。

$$V_{AIN1} = I_{IDAC1} \cdot (R_{LEAD1} + R_{RTD}) + (I_{IDAC1} + I_{IDAC2}) \cdot (R_{LEAD3} + R_{REF})$$

同时，还可算出 AIN2 的电压。

$$V_{AIN2} = I_{IDAC2} \cdot R_{LEAD2} + (I_{IDAC1} + I_{IDAC2}) \cdot (R_{LEAD3} + R_{REF})$$

ADC 的测量值是 AIN1 和 AIN2 之间的差值，即对前面两个公式执行减法所得的值，如下所示。

$$V_{AIN1} - V_{AIN2} = [I_{IDAC1} \cdot (R_{LEAD1} + R_{RTD}) + (I_{IDAC1} + I_{IDAC2}) \cdot (R_{LEAD3} + R_{REF})] - [I_{IDAC2} \cdot R_{LEAD2} + (I_{IDAC1} + I_{IDAC2}) \cdot (R_{LEAD3} + R_{REF})]$$

R_{LEAD3} 和 R_{REF} 项会消失。

$$V_{AIN1} - V_{AIN2} = I_{IDAC1} \cdot (R_{LEAD1} + R_{RTD}) - I_{IDAC2} \cdot R_{LEAD2}$$

因此，如果 R_{LEAD1} 和 R_{LEAD2} 相等并且 I_{IDAC1} 和 I_{IDAC2} 相等（成为 I_{IDAC} ），那么引线电阻误差会消除。

$$V_{AIN1} - V_{AIN2} = I_{IDAC} \cdot R_{RTD}$$

3. 确定 IDAC 激励电流和基准电阻器的值。

该设计中的激励电流源选择为 1mA。这可以最大程度地增大 RTD 电压的值，同时使 RTD 的自发热保持在低水平。对于小型薄膜元件，RTD 自发热系数的典型范围为 2.5mW/°C，对于较大的线绕元件，该范围为 65mW/°C。在最大 RTD 电阻值下激励电流为 1mA 时，RTD 中的功率耗散小于 0.4mW，并将自发热导致的测量误差保持在 0.01°C 以内。

在选择 IDAC 电流大小之后，设置 $R_{REF} = 820\Omega$ 。使用两个匹配的 1mA 激励电流将基准设置为 1.64V，最大 RTD 电压为 400mV。基准电压用于电平转换，以使输入测量接近中位电压，从而使测量处于 PGA 输入工作范围之内。使用这些值，可以将 PGA 增益设置为 4，这样最大 RTD 电压就接近正满量程范围而不超过它。

基准电阻器 R_{REF} 必须是具有高精度和低漂移的精密电阻器。 R_{REF} 中的任何误差都会在 RTD 测量中反映相同的误差。**REFP0** 和 **REFN0** 引脚显示为作为开尔文连接与 R_{REF} 电阻器相连，以获得最精确的基准电压测量值。这可以消除作为基准电阻测量产生的误差的串联电阻。

在使用最大 RTD 电阻的情况下，可以使用以下公式来计算 ADC 输入电压。对于该计算，可以忽略微小的引线电阻。

$$V_{AIN1} = (I_{IDAC1} \cdot R_{RTD}) + [(I_{IDAC1} + I_{IDAC2}) \cdot R_{REF}] = (1mA \cdot 400\Omega) + (2mA \cdot 820\Omega) = 2.04V$$

$$V_{AIN2} = (I_{IDAC1} + I_{IDAC2}) \cdot R_{REF} = 2mA \cdot 820\Omega = 1.64V$$

$$V_{INMAX} = 1mA \cdot 400\Omega = 400mV$$

4. 验证设计是否处于 ADC 的工作范围之内。

首先，验证当增益为 4 并且 AVDD 为 3.3V、AVSS 为 0V 时 V_{AIN1} 和 V_{AIN2} 是否处于 PGA 的输入范围内。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表中所示，绝对输入电压必须满足以下条件：

$$AVSS + 0.15V + [|V_{INMAX}| \cdot (Gain - 1)/2] < V_{AIN1}, V_{AIN2} < AVDD - 0.15V - [|V_{INMAX}| \cdot (Gain - 1)/2]$$

$$0V + 0.15V + [|V_{INMAX}| \cdot (Gain - 1)/2] < V_{AIN1}, V_{AIN2} < 3.3V - 0.15V - [|V_{INMAX}| \cdot (Gain - 1)/2]$$

$$0.75V < V_{AIN1}, V_{AIN2} < 2.55V$$

由于在 AIN1 和 AIN2 上看到的最大和最小输入电压（2.04V 和 1.64V）介于 0.75V 和 2.55V 之间，因此输入处于 PGA 工作范围之内。

第二，验证 IDAC 输出端的电压是否处于电流源顺从电压范围之内。IDAC1 引脚是 AIN0，其电压与 AIN1 相同。在最大电压下， V_{AIN0} 为 2.04V。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道 4kSPS 24 位 Δ-Σ ADC》数据表中的“电气特性”表所示，对于 1mA 的 IDAC 电流，IDAC 引脚的输出电压必须介于 AVSS 和 AVDD - 0.6V 之间。在该示例中，当 AVDD = 3.3V 时，IDAC 输出必须满足以下条件：

$$AVSS < V_{AIN0} = V_{AIN1} < AVDD - 0.6V$$

$$0V < V_{AIN0} < 2.7V$$

结合之前的结果，IDAC1 的输出顺从性得到满足。由于 IDAC2 引脚的电压始终低于 IDAC1 电压，因此两个电流源都处于顺从范围内。

5. 选择 ADC 输入和基准输入的差分和共模输入滤波值。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 1/10。由于电容器选择，共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。虽然串联滤波电阻器会提供一定程度的输入保护，但应使输入电阻器保持低于 10kΩ，以便为 ADC 提供适当的输入采样。

在进行输入滤波的情况下，差分信号以低于共模信号的频率衰减，后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减，这会表现为差分输入噪声。差分信号的带宽较低，从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在此设计中，将数据速率选择为 20SPS（使用 ADS124S08 的低延迟滤波器）。此滤波可提供低噪声测量以及单周期稳定，并且能够抑制 50Hz 和 60Hz 线路噪声。对于 ADC 输入滤波，可以通过以下公式近似计算差分滤波和共模滤波的带宽频率。

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1/[2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{REF})]$$

对于 ADC 输入滤波， $R_{IN} = 4.99\text{k}\Omega$ ， $C_{IN_DIFF} = 47\text{nF}$ ， $C_{IN_CM} = 4.7\text{nF}$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 5.6kHz。

类似地，可以通过以下公式近似计算基准输入滤波的带宽。

$$f_{REF_DIFF} = 1/[2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1/[2 \cdot \pi \cdot C_{REF_CM} \cdot (R_{REF} + R_{IN_REF})]$$

对于基准输入滤波， $R_{IN_REF} = 4.75\text{k}\Omega$ ， $C_{REF_DIFF} = 47\text{nF}$ ， $C_{REF_CM} = 4.7\text{nF}$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 6.1kHz。可能无法匹配 ADC 输入和基准输入滤波。不过，保持带宽接近可能会降低测量中的噪声。

有关输入滤波的组件选择的深入分析，请参阅 [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》](#)。

6. 如果 IDAC 电流失配误差很大，请使用两次测量来消除误差（可选）。

在引线电阻消除中，原来的假设前提之一是 IDAC1 和 IDAC2 匹配。如果两个 IDAC 电流不匹配，该失配会导致表现为增益误差的误差。RTD 上的电压来自 IDAC1 电流，而基准电阻器上的电压来自 IDAC1 + IDAC2 电流。对于 [ADS124S08](#)，1mA IDAC 电流的典型 IDAC 电流失配为 0.07%。该失配误差会导致测量中的增益误差为 0.35%。为了消除该电流失配误差，可对 IDAC 激励电流执行斩波。这涉及在交换 IDAC 电流的情况下进行两次测量。

为了进行斩波，首先在 IDAC1 设置为 AIN0 且 IDAC2 设置为 AIN3 的情况下进行测量。然后，将 IDAC1 设置为 AIN3，将 IDAC2 设置为 AIN0，交换电流源，再进行第二次测量。在第一种情况下，IDAC1 驱动 RTD，在第二种情况下，IDAC2 驱动 RTD。在这两种情况下，均由 IDAC1 和 IDAC2 的总和驱动基准电阻器。通过对两个斩波情况求平均，即可从测量中消除失配误差。有关斩波的更详细分析，请参阅 [《RTD 测量基本指南》](#) 应用报告中的“IDAC 电流斩波”部分。

测量转换

RTD 测量通常是比例测量。使用比例测量时，无需将 ADC 输出代码转换为电压。这意味着输出代码仅将测量值作为与基准电阻器值的比例进行提供，不需要激励电流的精确值。唯一的要求是流经 RTD 和基准电阻器的电流相等。

下面显示了针对 24 位 ADC 的测量转换公式（无 IDAC 电流斩波）：

$$\text{Output Code} = 2^{23} \cdot \text{Gain} \cdot (V_{RTD}/V_{REF}) = 2^{23} \cdot \text{Gain} \cdot (I_{IDAC1} \cdot R_{RTD}) / (I_{IDAC1} \cdot R_{REF}) = 2^{23} \cdot \text{Gain} \cdot (R_{RTD}/R_{REF})$$

$$R_{RTD} = R_{REF} \cdot [\text{Output Code} / (Gain \cdot 2^{23})]$$

ADC 将测量值转换为 RTD 等效电阻。由于 RTD 响应的非线性特点，电阻到温度的转换需要通过公式或查表进行计算。有关 RTD 电阻到温度转换的更多信息，请参阅 [《RTD 测量基本指南》](#)。

寄存器设置

具有低侧基准和两个 **IDAC** 电流源并采用 **ADS124S08** 的
三线 **PT100 RTD** 测量电路的配置寄存器设置

寄存器地址	寄存器名称	正在设置	说明
02h	INPMUX	12h	选择 $AIN_P = AIN1$, $AIN_N = AIN2$
03h	PGA	0Ah	启用 PGA, 增益 = 4
04h	DATARATE	14h	连续转换模式, 低延迟滤波器, 20SPS 数据速率
05h	REF	02h	启用正负基准缓冲器, 选择 REFPO 和 REFNO 基准输入, 内部基准始终开启
06h	IDACMAG	07h	IDAC 大小设置为 1mA
07h	IDACMUX	30h	IDAC1 设置为 AIN0, IDAC2 设置为 AIN3
08h	VBIAS	00h	VBIAS 未用于任何输入
09h	SYS	10h	正常工作模式
07h ⁽¹⁾	IDACMUX	03h	IDAC1 设置为 AIN3, IDAC2 设置为 AIN0

⁽¹⁾ 此处的第二个 IDACMUX 设置和转换用于对 IDAC 激励电流源执行斩波（可选）。

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在连续转换模式下从 **ADS124S0x** 获取后续读数。专用的 **DRDY** 引脚指示新转换数据的可用性。显示的伪代码中未使用 **STATUS** 字节和 **CRC** 数据验证。[ADS124S08 产品文件夹](#) 中提供了 **ADS124S08 固件示例代码**。

```

Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
  Send 06;    // RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
  Send 42    // WREG starting at 02h address
  05    // Write to 6 registers
  12    // Select AINP = AIN1 and AINN = AIN2
  0A    // PGA enabled, Gain = 8
  14    // Continuous conversion mode, low-latency filter, 20-SPS data rate
  02    // Positive and negative reference buffers enabled,
        // REFPI and REFN1 reference selected, internal reference always on
  07    // IDAC magnitude set to 1mA
  30;   // IDAC1 set to AIN0, IDAC2 set to AIN3
Set CS high;
Set CS low;    // For verification, read back configuration registers
  Send 22    // RREG starting at 02h address
  05    // Read from 6 registers
  00 00 00 00 00 00;    // Send 6 NOPs for the read
Set CS high;
Set CS low;
  Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
  Set CS low;    // Configure the device for first chopped measurement
    Send 47    // WREG starting at 07h address
    00    // Write to 1 register
    30;   // IDAC1 set to AIN0, IDAC2 set to AIN3
Set CS high;
Wait for DRDY to transition low;
Set CS low;
  Send 12    // Send RDATA command
  00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data, Record Measurement 1
Set CS high;
Set CS low;    // Configure the device for chopped current sources (optional)
  Send 47    // WREG starting at 07h address
  00    // Write to 1 register
  03;   // IDAC1 set to AIN3, IDAC2 set to AIN0
Set CS high;
Wait for DRDY to transition low;
Set CS low;
  Send 12    // Send RDATA command
  00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data, Record Measurement 2
Set CS high;
Average Measurement 1 and Measurement 2;
}
Set CS low;
  Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;

```

RTD 电路比较表

RTD 电路拓扑	优势	劣势
双线 RTD, 低侧基准	最经济	精度最低, 无引线电阻消除
三线 RTD, 低侧基准, 两个 IDAC 电流源	允许引线电阻消除	对 IDAC 电流失配敏感, 可以通过交换 IDAC 电流并对两次测量求平均值来消除失配
三线 RTD, 低侧基准, 一个 IDAC 电流源	允许引线电阻消除	需要进行两次测量, 第一次用于 RTD 测量, 第二次用于引线电阻消除
三线 RTD, 高侧基准, 两个 IDAC 电流源	允许引线电阻消除, 对 IDAC 失配的敏感度低于使用低侧基准	需要额外的电阻器以用于偏置, 增加的电压可能与低电源操作不兼容
四线 RTD, 低侧基准	精度最高, 无引线电阻误差	最昂贵

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS124S08	适用于精密传感器测量且具有 PGA 和电压基准的 24 位、4kSPS、12 通道 Δ - Σ ADC	www.ti.com.cn/product/cn/ADS124S08	指向类似器件的链接
ADS114S08 ⁽¹⁾	适用于精密传感器测量且具有 PGA 和电压基准的 16 位、4kSPS、12 通道 Δ - Σ ADC	www.ti.com.cn/product/cn/ADS114S08	指向类似器件的链接

⁽¹⁾ ADS114S08 是 ADS124S08 的 16 位版本, 可用于类似的应用。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS124S08 评估模块](#)
- 德州仪器 (TI),
- 《ADS1x4S08 评估模块用户指南》
- 德州仪器 (TI), [ADS1x4S08 固件示例代码](#)
- 德州仪器 (TI), [《RTD 测量基本指南》](#)
- 德州仪器 (TI), [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》](#)

如需 TI 工程师的直接支持, 请使用 **E2E 社区**:

e2echina.ti.com

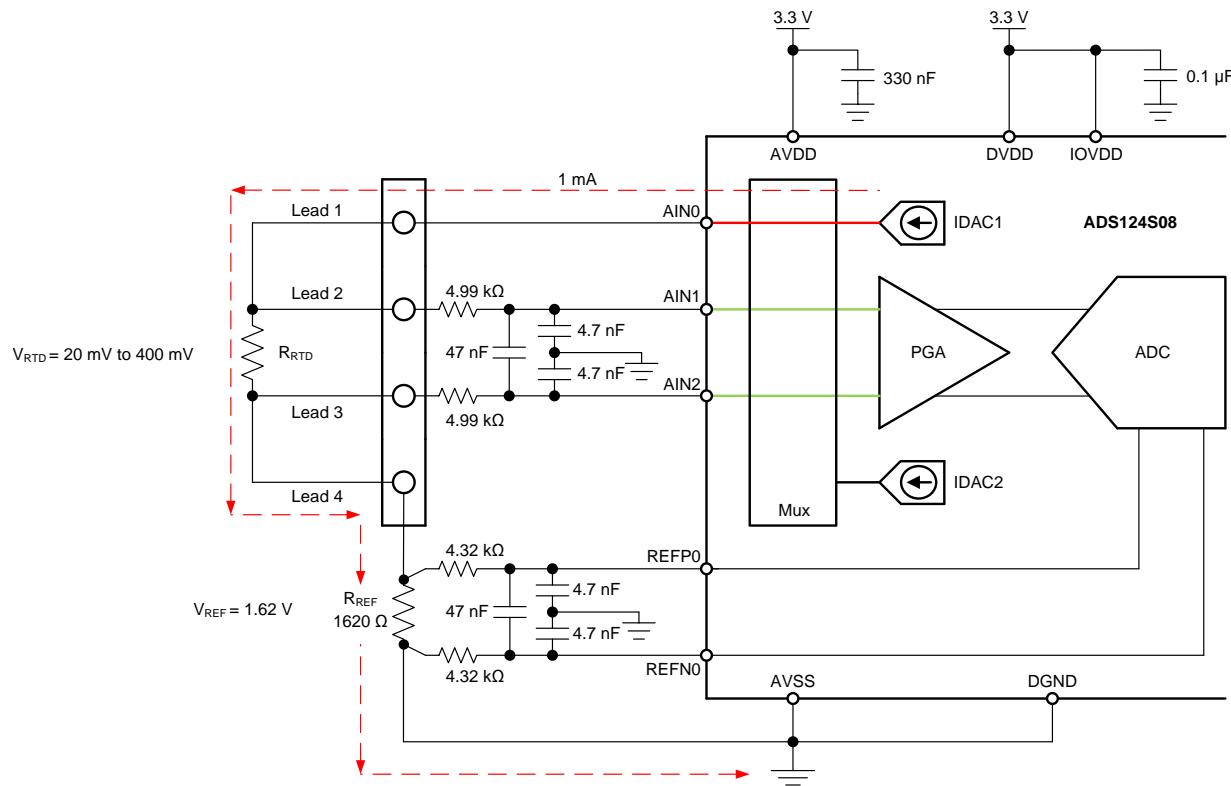
具有低侧基准的 四线 PT100 RTD 测量电路

Joseph Wu

电源		
AVDD	AVSS、DGND	DVDD、IOVDD
3.3V	0V	3.3V

设计说明

该指导设计介绍了如何使用 [ADS124S08](#) 对四线 RTD 进行温度测量。此设计针对 PT100 型 RTD 使用比例测量，温度测量范围为 -200°C 至 850°C 。在所有 RTD 接线配置中，四线 RTD 测量的精度最高，因为引线电阻对测量没有影响。该设计包含 ADC 配置寄存器设置和用于配置和读取器件的伪代码。该电路可用于 [适用于 PLC 的模拟输入模块、实验室仪表和工厂自动化](#) 等应用。有关使用各种 RTD 接线配置进行精确 ADC 测量的更多信息，请参阅 [《RTD 测量基本指南》](#)。



设计说明

1. 为模拟和数字电源使用电源去耦电容器。必须使用连接到 AVSS 的至少为 330nF 的电容器对 AVDD 进行去耦。必须使用连接到 DGND 的至少为 $0.1\mu\text{F}$ 的电容器对 DVDD 和 IOVDD（在未与 DVDD 连接时）进行去耦。有关电源建议的详细信息，请参阅《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表。
2. 不要使用与 ADC 输入和 IDAC 电流源输出相同的引脚使激励电流流过输入滤波电阻器。与串联电阻发生反应的激励电流会增加测量误差。
3. REFOUT 和 REFCOM 之间需要一个 $1\mu\text{F}$ 电容器，以启用 IDAC 电流的内部基准。
4. 使用具有高精度和低漂移的精密基准电阻器。由于测量是比例式的，因此精度取决于该基准电阻器的误差。 0.01% 的电阻器会产生类似于 ADC 的增益误差。
5. 如果可能，使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。
6. 使用标准电容器值和 1% 电阻器值选择 ADC 输入和基准输入的输入滤波。《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》应用报告中提供了这些滤波器的示例设计和分析。
7. 该设计显示了与 ADC 多路复用器的三个输入引脚的连接。其余的模拟输入可用于 RTD、热电偶或其他测量。
8. 四线 RTD 测量的设计与两线 RTD 测量相同，但需要四端子连接并且可消除引线电阻误差。有关使用不同 RTD 接线配置进行测量的更多信息，请参阅《RTD 测量基本指南》。

组件选择

1. 确定 RTD 的工作范围。

例如，如果温度测量范围是 -200°C 至 850°C ，那么 PT100 RTD 具有大约 20Ω 至 400Ω 的范围。基准电阻器必须大于最大 RTD 值。基准电阻和 PGA 增益决定了测量的正满量程范围。

2. 确定 IDAC 激励电流和基准电阻器的值。

在此设计中，IDAC 电流源通过引线 1 驱动 RTD。电流通过引线 4 离开 RTD 并且通过 R_{REF} 进行分流，以进行比例式测量。通过 ADC 在引线 2 和引线 3 之间进行测量，形成开尔文连接，以消除引线电阻误差。4 线 RTD 测量具有此四端检测，因而是最精确的 RTD 接线配置。

该设计中的激励电流源选择为 1mA 。这可以最大程度地增大 RTD 电压的值，同时使 RTD 的自发热保持在低水平。对于小型薄膜元件，RTD 自发热系数的典型范围为 $2.5\text{mW}/^\circ\text{C}$ ，对于较大的线绕元件，该范围为 $65\text{mW}/^\circ\text{C}$ 。在最大 RTD 电阻值下激励电流为 1mA 时，RTD 中的功率耗散小于 0.4mW ，并将自发热导致的测量误差保持在 0.01°C 以内。

在选择 IDAC 电流大小之后，设置 $R_{\text{REF}} = 1620\Omega$ 。这会将基准设为 1.62V ，最大 RTD 电压为 400mV 。基准电压用于电平转换，以使输入测量接近中位电压，从而使测量处于 PGA 输入工作范围之内。使用这些值，可以将 PGA 增益设置为 4，这样最大 RTD 电压就接近正满量程范围而不超过它。

基准电阻器 R_{REF} 必须是具有高精度和低漂移的精密电阻器。 R_{REF} 中的任何误差都会在 RTD 测量中反映相同的误差。 REFPO 和 REFNO 引脚显示为作为开尔文连接与 R_{REF} 电阻器相连，以获得最精确的基准电压测量值。这可以消除作为基准电阻测量产生的误差的串联电阻。

在使用最大 RTD 电阻的情况下，可以使用以下内容来计算 ADC 输入电压：

$$V_{AIN1} = I_{IDAC1} \cdot (R_{RTD} + R_{REF}) = 1mA \cdot (400\Omega + 1620\Omega) = 2.02V$$

$$V_{AIN2} = I_{IDAC1} \cdot R_{REF} = 1mA \cdot 1620\Omega = 1.62V$$

$$V_{INMAX} = 1mA \cdot 400\Omega = 400mV$$

3. 验证设计是否处于 ADC 的工作范围之内。

首先，验证当增益为 4 并且 AVDD 为 3.3V、AVSS 为 0V 时 V_{AIN1} 和 V_{AIN2} 是否处于 PGA 的输入范围内。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表中所示，绝对输入电压必须满足以下条件：

$$AVSS + 0.15V + [|V_{INMAX}| \cdot (增益 - 1) / 2] < V_{AIN1}, V_{AIN2} < AVDD - 0.15V - [|V_{INMAX}| \cdot (增益 - 1) / 2]$$

$$0V + 0.15V + [|V_{INMAX}| \cdot (增益 - 1) / 2] < V_{AIN1}, V_{AIN2} < 3.3V - 0.15V - [|V_{INMAX}| \cdot (增益 - 1) / 2]$$

$$0.75 < V_{AIN1}, V_{AIN2} < 2.55V$$

由于在 AIN1 和 AIN2 上看到的最大和最小输入电压 (2.02V 和 1.62V) 介于 0.75V 和 2.55V 之间，因此输入处于 PGA 工作范围之内。

第二，验证 IDAC 输出引脚上的电压是否处于电流源顺从电压范围之内。IDAC 引脚是 AIN0，其电压与 AIN1 相同。在最大电压下， V_{AIN0} 为 2.02V。如《具有 PGA 和电压基准的 ADS124S0x 低功耗、低噪声、高集成度、6 通道和 12 通道、4kSPS、24 位 Δ-Σ ADC》数据表中的电气特性表所示，对于 1mA 的 IDAC 电流，IDAC 的输出电压必须介于 AVSS 和 AVDD - 0.6V 之间。在该示例中，当 AVDD = 3.3V 时，IDAC 输出必须满足以下条件：

$$AVSS < V_{AIN0} = V_{AIN1} < AVDD - 0.6V$$

$$0V < V_{AIN0} < 2.7V$$

结合以上结果，IDAC 的输出顺从性可得到满足。

4. 选择 ADC 输入和基准输入的差分和共模滤波值。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 1/10。由于电容器选择，共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。虽然串联滤波电阻器会提供一定程度的输入保护，但应使输入电阻器保持低于 10kΩ，以便为 ADC 提供适当的输入采样。

在进行输入滤波的情况下，差分信号以低于共模信号的频率衰减，后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减，这会表现为差分输入噪声。差分信号的带宽较低，从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在此设计中，将数据速率选择为 20SPS (使用 ADS124S08 的低延迟滤波器)。此滤波可提供低噪声测量以及单周期稳定，并且能够抑制 50Hz 和 60Hz 线路噪声。对于 ADC 输入滤波，可以通过以下公式近似计算差分滤波和共模滤波的带宽频率。

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{IN_DIFF} (R_{RTD} + 2 \cdot R_{IN})]$$

$$f_{IN_CM} = 1/[2 \cdot \pi \cdot C_{IN_CM} (R_{RTD} + R_{IN} + R_{REF})]$$

对于 ADC 输入滤波， $R_{IN} = 4.99k\Omega$ ， $C_{IN_DIFF} = 47nF$ ， $C_{IN_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 5kHz。

类似地，可以通过以下公式近似计算基准输入滤波的带宽。

$$f_{REF_DIFF} = 1/[2 \cdot \pi \cdot C_{REF_DIFF} \cdot (R_{REF} + 2 \cdot R_{IN_REF})]$$

$$f_{REF_CM} = 1/[2 \cdot \pi \cdot C_{REF_CM} \cdot (R_{REF} + R_{IN_REF})]$$

对于基准输入滤波， $R_{IN_REF} = 4.32k\Omega$ ， $C_{REF_DIFF} = 47nF$ ， $C_{REF_CM} = 4.7nF$ 。这会将差分滤波器带宽设置为 330Hz，将共模滤波器带宽设置为 5.7kHz。可能无法匹配 ADC 输入和基准输入滤波。不过，保持带宽接近可能会降低测量中的噪声。

有关输入滤波的组件选择的深入分析，请参阅《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波》应用报告。

测量转换

RTD 测量通常是比例测量。使用比例测量，无需将 ADC 输出代码转换为电压。这意味着输出代码仅将测量值作为与基准电阻器值的比例进行提供，不需要激励电流的精确值。唯一的要求是流经 RTD 和基准电阻器的电流相等。

下面显示了针对 24 位 ADC 的测量转换公式：

$$\text{输出代码} = 2^{23} \cdot \text{增益} \cdot (V_{\text{RTD}}/V_{\text{REF}}) = 2^{23} \cdot \text{增益} \cdot (I_{\text{IDAC1}} \cdot R_{\text{RTD}})/(I_{\text{IDAC1}} \cdot R_{\text{REF}}) = 2^{23} \cdot \text{增益} \cdot (R_{\text{RTD}}/R_{\text{REF}})$$

$$R_{\text{RTD}} = R_{\text{REF}} \cdot [\text{输出代码} / (\text{增益} \cdot 2^{23})]$$

ADC 将测量值转换为 RTD 等效电阻。由于 RTD 响应的非线性，电阻到温度的转换需要通过公式或查找表进行计算。有关 RTD 电阻到温度转换的更多信息，请参阅 [《RTD 测量基本指南》](#)。

寄存器设置

使用 ADS124S08 且具有低侧基准的四线 PT100 RTD 测量电路的配置寄存器设置

寄存器地址	寄存器名称	正在设置	说明
02h	INPMUX	12h	选择 $AIN_P = AIN_1, AIN_N = AIN_2$
03h	PGA	0Ah	启用 PGA，增益 = 4
04h	DATARATE	14h	连续转换模式，低延迟滤波器，20SPS 数据速率
05h	REF	02h	启用正负基准缓冲器，选择 REFPO 和 REFNO 基准输入，内部基准始终开启
06h	IDACMAG	07h	IDAC 大小设置为 1mA
07h	IDACMUX	F0h	IDAC1 设置为 AIN0，禁用 IDAC2
08h	VBIAS	00h	VBIAS 未用于任何输入
09h	SYS	10h	正常工作模式

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在连续转换模式下从 **ADS124S0x** 获取后续读数。专用的 **DRDY** 引脚指示新转换数据的可用性。显示的伪代码中未使用 **STATUS** 字节和 **CRC** 数据验证。[ADS124S08 产品文件夹](#) 中提供了 **ADS124S08 固件示例代码**。

```
Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Configure microcontroller GPIO for /DRDY as a falling edge triggered interrupt input
Set CS low;
  Send 06;    // RESET command to make sure the device is properly reset after power-up
Set CS high;
Set CS low;    // Configure the device
  Send 42    // WREG starting at 02h address
  05    // Write to 6 registers
  12    // Select AINP = AIN1 and AINN = AIN2
  0A    // PGA enabled, Gain = 4
  14    // Continuous conversion mode, low-latency filter, 20-SPS data rate
  02    // Positive and negative reference buffers enabled,
        // REFPO and REFNO reference selected, internal reference always on
  07    // IDAC magnitude set to 1 mA
  F0;    // IDAC1 set to AIN0, IDAC2 disabled
Set CS high;
Set CS low;    // For verification, read back configuration registers
  Send 22    // RREG starting at 02h address
  05    // Read from 6 registers
  00 00 00 00 00 00;    // Send 6 NOPs for the read
Set CS high;
Set CS low;
  Send 08;    // Send START command to start converting in continuous conversion mode;
Set CS high;
Loop
{
  Wait for DRDY to transition low;
  Set CS low;
    Send 12    // Send RDATA command
    00 00 00;    // Send 3 NOPs (24 SCLKs) to clock out data
  Set CS high;
}
Set CS low;
  Send 0A;    //STOP command stops conversions and puts the device in standby mode;
Set CS to high;
```

RTD 电路比较表

RTD 电路拓扑	优势	劣势
双线 RTD, 低侧基准	最经济	精度最低, 无引线电阻消除
三线 RTD, 低侧基准, 两个 IDAC 电流源	允许引线电阻消除	对 IDAC 电流失配敏感, 可以通过交换 IDAC 电流并对两次测量求平均值来消除失配
三线 RTD, 低侧基准, 一个 IDAC 电流源	允许引线电阻消除	需要进行两次测量, 第一次用于 RTD 测量, 第二次用于引线电阻消除
三线 RTD, 高侧基准, 两个 IDAC 电流源	允许引线电阻消除, 对 IDAC 失配的敏感度低于使用低侧基准	需要额外的电阻器以用于偏置, 增加的电压可能与低电源操作不兼容
四线 RTD, 低侧基准	精度最高, 无引线电阻误差	最昂贵

设计中采用的器件

器件	主要特性	链接	其他可能的器件
ADS124S08	适用于精密传感器测量且具有 PGA 和电压基准的 24 位、4kSPS、12 通道 $\Delta-\Sigma$ ADC	www.ti.com.cn/product/cn/ADS124S08	指向类似器件的链接
ADS114S08 ⁽¹⁾	适用于精密传感器测量且具有 PGA 和电压基准的 16 位、4kSPS、12 通道 $\Delta-\Sigma$ ADC	www.ti.com.cn/product/cn/ADS114S08	指向类似器件的链接

⁽¹⁾ ADS114S08 是 ADS124S08 的 16 位版本, 可用于类似的应用。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS124S08 评估模块](#)
- 德州仪器 (TI), [《ADS1x4S08 评估模块用户指南》](#)
- 德州仪器 (TI), [ADS1x4S08 固件示例代码](#)
- 德州仪器 (TI), [《RTD 测量基本指南应用报告》](#)
- 德州仪器 (TI), [《使用 ADS1148 和 ADS1248 系列器件进行 RTD 比例测量和滤波应用报告》](#)

如需 TI 工程师的直接支持, 请使用 **E2E** 社区

e2echina.ti.com

具有内部温度传感器 CJC 的双通道 K 型热电偶测量电路

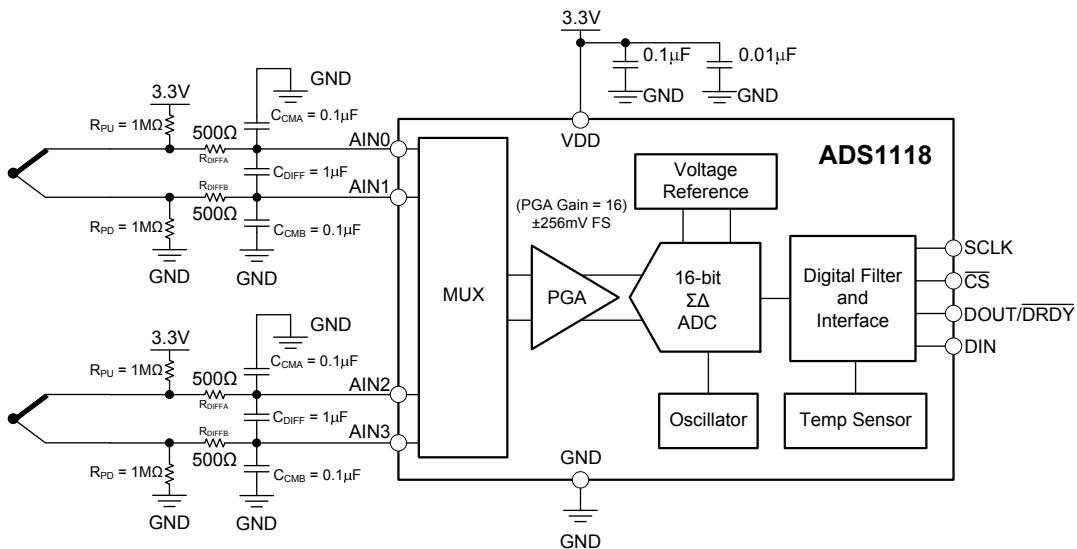
Joseph Wu

输入测量	ADC 输入电压	ADC 数字输出
$T = -270^{\circ}\text{C}$	$\text{AINP} - \text{AINN} = -6.5\text{mV}$	FCC0_H 或 -832_{10}
$T = 1370^{\circ}\text{C}$	$\text{AINP} - \text{AINN} = 55\text{mV}$	1B80_H 或 7040_{10}

电源	
VDD	GND
3.3V	0V

设计说明

本指导手册的设计介绍采用 **ADS1118** 和两个热电偶的温度测量电路。该设计使用 **ADS1118** 内部电压基准进行热电偶电压测量，而使用板载温度传感器进行冷端补偿 (CJC) 测量。ADC 的两个通道用于两个 K 型热电偶，温度测量范围为 -270°C 至 1370°C 。该设计包含用于配置器件的 ADC 寄存器设置以及用于配置和读取器件的伪代码。该电路可用于适用于 PLC 的模拟输入模块、实验室仪表和工厂自动化 等应用。有关使用精密 ADC 和热电偶的更多信息，请参阅 [《热电偶测量基本指南》](#)。



设计说明

1. 为电源使用电源去耦电容器。必须使用连接到 GND 的至少为 $0.1\mu\text{F}$ 的电容器对 VDD 进行去耦。有关电源建议的详细信息, 请参阅 [《具有内部基准和温度传感器的 ADS1118 超小型低功耗 SPI™ 兼容型 16 位模数转换器》](#)。
2. 如果可能, 使用 C0G (NPO) 陶瓷电容器进行输入滤波。这些电容器中使用的电介质可在电压、频率和温度变化时提供最稳定的电气特性。由于尺寸的原因, 这可能并不总是实用, X7R 电容器是下一个最佳选择。
3. 需要冷端补偿才能准确测量热电偶温度。
4. 选择 K 型热电偶是因为它具有较大的输入范围和热电偶电压。其他热电偶具有不同的灵敏度和误差容限。如需使用其他热电偶进行测量以及使用它们的指南, 请参阅 [《热电偶测量基本指南》](#)。
5. 用于根据热电电压确定热电偶温度的转换表和多项式方程可在 NIST 网站 (网址为 <http://srdata.nist.gov/its90/menu/menu.html>) 上找到。此外, 可从 [模拟工程师计算器](#) 确定一些热电偶转换。

组件选择

1. 确定热电偶的工作范围。

如果温度测量范围是 -270°C 至 1370°C , 那么 K 型热电偶具有大约 -6.5mV 至 $+55\text{mV}$ 的范围。该范围用于最大化测量的分辨率 (考虑 ADC 的满量程范围)。

2. 确定 ADC 的增益和输入范围。

在 ADS1118 中, 可编程增益放大器 (PGA) 通过缩放电容采样实现, 而不是作为真正的放大器。采用这种 PGA, 输入范围可扩展到全电源电压范围, 但放大率更低, 输入阻抗也更低。在该器件中, 最大放大率提供 $\pm 0.256\text{V}$ 的满量程范围。这远远大于热电偶的 -6.5mV 至 $+55\text{mV}$ 范围。虽然不可能超出 PGA 范围, 但测量可以使用满量程范围的有限部分。将热电偶范围与全范围进行比较, 可以计算出可用 ADC 范围的百分比:

$$\% \text{ of usable ADC range} = [55\text{mV} - (-6.5\text{mV})] / [0.256\text{mV} - (-0.256\text{mV})] \cdot 100\% = 12.0\%$$

$$\text{Number of ADC codes in measurement range} = 0.12 \cdot 2^{16} = 7864$$

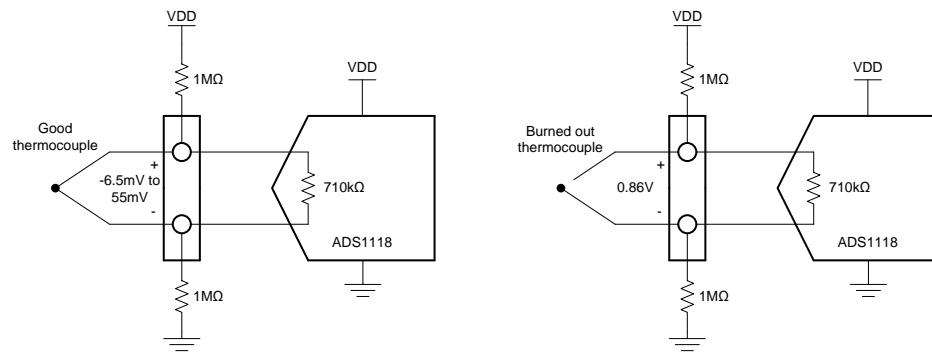
热电偶的温度范围为 -270°C 至 1370°C , 7864 代码用于表示 1640°C 的温度范围。这相当于每个 ADC 代码大约 0.21°C , 对于大多数热电偶应用来说应该足够了。

在其他精密 ADC 中, PGA 的实现方式类似于仪表放大器。如果使用不同的 ADC, 则应根据最大热电偶输出电压计算允许的最大增益 (不超出 PGA 范围)。然后, 确保热电偶偏置接近中间电源, 以便输入信号处于 PGA 的共模输入范围内。

3. 设置电阻器偏置以建立输入直流电平和烧毁检测。

同等偏置电阻器从热电偶的任一端连接到 GND 和 VDD。在正常运行中, 电阻器将热电偶的直流偏置点设置为接近中间电源。如果热电偶烧毁并变成开路, 则电阻器会将热电偶引线拉开到任一电源。这些电阻器设置为高位 (通常为 $500\text{k}\Omega$ 至 $10\text{M}\Omega$), 以便减少流经热电偶的偏置电流。与热电偶引线电阻发生反应的电阻器偏置电流会导致测量误差。但是, 电阻器也必须足够低, 以便提供足够的偏置电流, 从而克服来自电阻器的任何输入电流。

在该设计中, 偏置电阻器选择为 $1\text{M}\Omega$ 。该值会将电阻器偏置电流设置为低至 $1.65\mu\text{A}$ 。但是, 对于烧坏的热电偶, $1\text{M}\Omega$ 可提供足够的电流将 ADC 输入与 ADS1118 的 $710\text{k}\Omega$ 等效输入阻抗分开。



对于良好的热电偶，热电偶电压的范围为 -6.5mV 至 55mV 。VDD 电源的其余 3.3V 在偏置电阻器之间均匀下降。使用 $1\text{M}\Omega$ 偏置电阻器时，热电偶电压的直流工作点接近中间电源（即 1.65V ）。

对于烧坏的热电偶，开路会形成一个分压器，由两个 $1\text{M}\Omega$ 电阻围绕 $710\text{k}\Omega$ 等效输入阻抗。采用烧毁热电偶时的 ADC 输入电压可以计算为：

$$\text{ADC input voltage} = 3.3\text{V} \cdot [710\text{k}\Omega / (1\text{M}\Omega + 710\text{k}\Omega + 1\text{M}\Omega)] = 0.85\text{V}$$

如果热电偶烧毁，ADC 输入电压为 0.86V ，远远大于 ADC 的正满量程读数。ADC 报告的读数为 7FFFh ，表示存在烧毁情况。

4. 选择 ADC 输入和基准输入的差分和共模滤波值。

如果存在输入滤波，则输入电流会对任何串联滤波器电阻做出反应，从而产生误差。对于 ADS1118，输入电流建模为等效差分输入阻抗。如前所述，等效差分输入阻抗通常为 $710\text{k}\Omega$ 。因此，输入串联电阻保持较低值，或增加的电压表现为增益误差。

此设计包含差分和共模输入 RC 滤波。差分输入滤波的带宽设置为至少是 ADC 的数据速率的 10 倍。将共模电容器选择为差分电容器值的 $1/10$ 。由于电容器选择，共模输入滤波带宽大约是差分输入滤波带宽的 20 倍。

在进行输入滤波的情况下，差分信号以低于共模信号的频率衰减，后者会被器件的 PGA 显著抑制。共模电容器的失配会导致非对称噪声衰减，这会表现为差分输入噪声。差分信号的带宽较低，从而可以降低输入共模电容器失配的影响。ADC 输入和基准输入的输入滤波是针对相同的带宽进行设计的。

在该设计中，数据速率选择为 8SPS。对于 ADC 输入滤波，可以通过以下公式近似计算差分滤波和共模滤波的带宽频率：

$$f_{IN_DIFF} = 1/[2 \cdot \pi \cdot C_{DIFF} \cdot (2 \cdot R_{DIFF})]$$

$$f_{IN_CM} = 1/(2 \cdot \pi \cdot C_{CM} \cdot R_{DIFF})$$

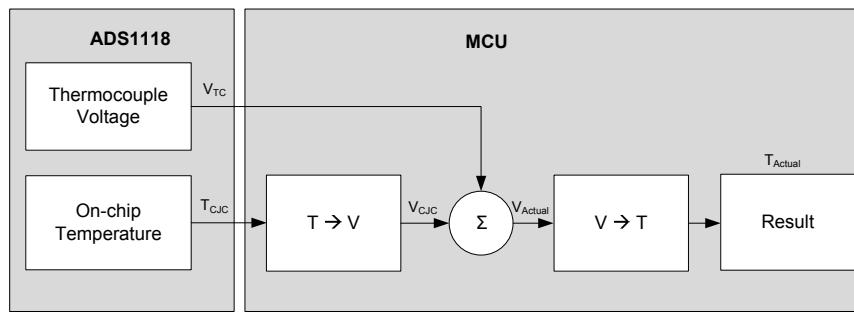
对于 ADC 输入滤波， $R_{IN} = 500\Omega$ ， $C_{IN_DIFF} = 1\mu\text{F}$ ， $C_{IN_CM} = 0.1\mu\text{F}$ 。这会将差分滤波器带宽设置为 160Hz ，将共模滤波器带宽设置为 3.2kHz 。

5. 使用冷端补偿根据冷端温度计算实际热电偶电压。

要从热电偶获得精确测量结果，必须执行冷端补偿以获得准确的温度测量值。必须精确测量热电偶引线所在的冷端。不能简单地将冷端的温度与从热电偶电压计算的温度相加。要准确确定热电偶温度，正确的方法是：

1. 将冷端温度 (T_{CJ}) 转换为电压 (V_{CJ})
2. 将冷端电压与测量到的热电偶电压相加 ($V_{CJ} + V_{TC}$)
3. 将冷端电压与热电偶电压之和转换为热电偶温度 (T_{TC})

以下流程图显示了根据 ADC 测量值确定热电偶实际温度的转换方法。



用于根据热电电压确定热电偶温度的转换表和多项式方程可在 NIST 网站（网址为 <http://srdata.nist.gov/its90/menu/menu.html>）上找到。

由于 ADS1118 具有精确的内部温度传感器，因此可用于测量。内部温度传感器在 0°C 至 70°C 温度范围内的典型精度为 0.2°C。这种精度非常适合冷端测量。但是，该器件需要与热电偶冷端的连接点之间有良好的热接触。冷端测量中的任何误差都会导致温度测量结果误差。

有关热电偶和冷端补偿测量的更多信息，请参阅 [《热电偶测量基本指南》](#)。

测量转换

根据 ADC 的满量程范围设置，热电偶电压的转换相对简单。该设计使用最小的满量程范围 ($\pm 0.256V$)。

测量值 1（热电偶 1）：

$$\text{Output Code 1} = [2^{15} \cdot (V_{AIN0} - V_{AIN1}) / (0.256V)]$$

$$\text{Thermocouple 1 Voltage} = V_{AIN0} - V_{AIN1} = [(Output Code 1) \cdot 0.256V / 2^{15}]$$

测量值 2（热电偶 2）：

$$\text{Output Code 2} = [2^{15} \cdot (V_{AIN2} - V_{AIN3}) / (0.256V)]$$

$$\text{Thermocouple 2 Voltage} = V_{AIN2} - V_{AIN3} = [(Output Code 2) \cdot 0.256V / 2^{15}]$$

内部温度传感器的转换需要进行一些数据操作。来自 ADC 的温度数据表示为 14 位结果，在 16 位转换结果中进行左对齐。数据从最高有效字节 (MSB) 开始输出。当读取这两个数据字节，前 14 位用来指定温度测量结果。一个 14 位 LSB 等于 0.03125°C，负数用二进制补码格式表示。

测量值 3（内部温度传感器）：

$$\text{Output Code 3} = [(\text{Temperature}) / (0.03125°C)]$$

$$\text{Temperature} = [(Output Code 3) \cdot (0.03125°C)]$$

输出代码 3 是 ADC 的两个字节输出数据的前 14 位。有关 ADS1118 和内部温度传感器的更多信息，请参阅 [《具有内部基准和温度传感器的 ADS1118 超小型低功耗 SPI™ 兼容型 16 位模数转换器》](#)。

寄存器设置

测量值 1 (热电偶 1 电压) : Config 寄存器 (8D0Bh)

位	字段	正在设置	说明
15	SS	1	开始一次转换
14:12	MUX[2:0]	000	热电偶 1 的 AINP 为 AIN0, AINN 为 AIN1
11:9	PGA[2:0]	110	FSR 为 $\pm 0.256V$
8	MODE	1	关断和单冲模式
7:5	DR[2:0]	000	8SPS
4	TS_MODE	0	ADC 模式
3	PULL_UP_EN	1	在 DOUT/DRDY 引脚上启用上拉电阻器
2:1	NOP[1:0]	01	有效数据, 更新 Config 寄存器
0	保留	1	始终写入 1h

测量值 2 (热电偶 2 电压) : Config 寄存器 (BD0Bh)

位	字段	正在设置	说明
15	SS	1	开始一次转换
14:12	MUX[2:0]	011	热电偶 2 的 AINP 为 AIN2, AINN 为 AIN3
11:9	PGA[2:0]	110	FSR 为 $\pm 0.256V$
8	MODE	1	关断和单冲模式
7:5	DR[2:0]	000	8SPS
4	TS_MODE	0	ADC 模式
3	PULL_UP_EN	1	在 DOUT/DRDY 引脚上启用上拉电阻器
2:1	NOP[1:0]	01	有效数据, 更新 Config 寄存器
0	保留	1	始终写入 1h

测量值 3 (内部温度传感器) : Config 寄存器 (8D1Bh)

位	字段	正在设置	说明
15	SS	1	开始一次转换
14:12	MUX[2:0]	011	AINP 为 AIN2 且 AINN 为 AIN3 (被 TS_MODE 忽略)
11:9	PGA[2:0]	110	FSR 为 $\pm 0.256V$ (被 TS_MODE 忽略)
8	MODE	1	关断和单冲模式
7:5	DR[2:0]	000	8SPS
4	TS_MODE	1	温度传感器模式 (旁路掉 MUX[2:0])
3	PULL_UP_EN	1	在 DOUT/DRDY 引脚上启用上拉电阻器
2:1	NOP[1:0]	01	有效数据, 更新 Config 寄存器
0	保留	1	始终写入 1h

伪代码示例

下面显示了伪代码序列以及设置器件和微控制器所需的步骤，该微控制器与 ADC 相连，以便在单冲转换模式下从 ADS1118 获取后续读数。

数据回读和器件配置随 Config 寄存器回读一起以 32 位传输周期完成。ADS1118 配置为测量热电偶电压，满量程范围为 $\pm 256\text{mV}$ ，数据速率为 8SPS。器件循环读取热电偶 1 的电压、热电偶 2 的电压以及 ADS1118 内部温度传感器。在获取所有三个读数后，需要使用冷端补偿将热电偶电压转换为热电偶温度。

```
Configure microcontroller for SPI mode 1 (CPOL = 0, CPHA = 1)
Set CS low; // Start conversions
Send 8D0B8D0B; // Start conversion for thermocouple 1
    // Use 32-bit data transmission cycle with Config register readback
    // The first iteration of the loop has no data readback
Set CS high;
Loop
{
    Wait 69ms // Wait for typical data period +10% for internal oscillator variation
    Set CS low;
    Send BD0BBD0B; // Read data for thermocouple 1, start conversion for thermocouple 2,
    Set CS high;
    Wait 69ms;
    Set CS low;
    Send 8D1B8D1B; // Read data for thermocouple 2, start conversion for temperature sensor,
    Set CS high;
    Wait 69ms;
    Set CS low;
    Send 8D0B8D0B // Read data temperature sensor, Start conversion for thermocouple 1
    Set CS high;
    // Cold-junction compensation to determine thermocouple temperature
    Convert thermocouple 1 ADC data to voltage;
    Convert thermocouple 2 ADC data to voltage;
    Convert temperature sensor data to temperature;
    Convert temperature sensor data to thermoelectric voltage; // By lookup table or calculation
    Add thermocouple 1 voltage to temperature thermoelectric voltage;
    Convert resulting voltage for thermocouple 1 to temperature; // By lookup table or calculation
    Add thermocouple 2 voltage to temperature thermoelectric voltage;
    Convert resulting voltage for thermocouple 2 to temperature; // By lookup table or calculation
}
```

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
ADS1118	具有内部基准和温度传感器的超小型低功耗 SPI™ 兼容型 16 位模数转换器	http://www.ti.com.cn/product/cn/ADS1118	指向类似器件的链接 ⁽¹⁾

⁽¹⁾ 对于冷端补偿, 请确保器件具有指定了极限的内部温度传感器。或者, 外部温度传感器可与 ADC 通道一起用于冷端测量。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

其他资源

- 德州仪器 (TI), [ADS1118 评估模块](#)
- 德州仪器 (TI), [《ADS1118EVM 用户指南软件教程》](#)
- 德州仪器 (TI), [《热电偶测量基本指南》](#)
- 德州仪器 (TI), [模拟工程师计算器](#)
- 德州仪器 (TI), [《使用 ADS1118 进行精密热电偶测量》](#)
- 德州仪器 (TI), [《简单热电偶测量解决方案参考设计, 精度 <1°C》](#)

如需 TI 工程师的直接支持, 请使用 **E2E** 社区:

e2echina.ti.com

具有隔离放大器和伪差分输入 SAR ADC 的 $\pm 12V$ 电压检测电路

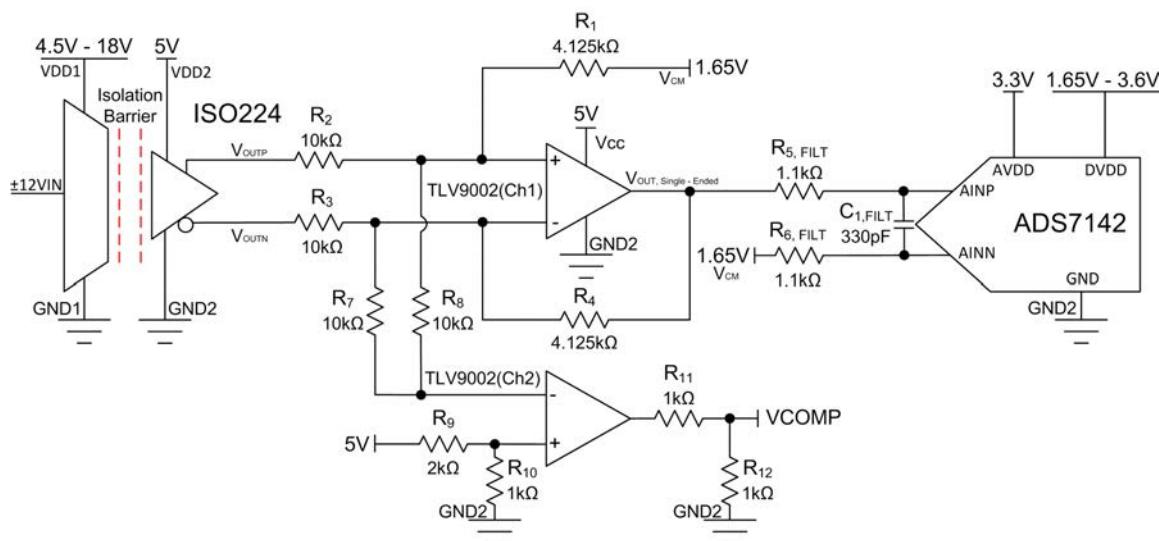
Alex Smith

ISO224 输入电压	ISO224 输出 ($V_{OUTP} - V_{OUTN}$)	ADS7142 输入 (伪差分)	ADS7142 数字输出
+12V	+4V	3.3V	FFF_H
-12V	-4V	0V	000_H

电源和基准电压			
VDD1	VDD2 和 Vcc	AVDD	GND
4.5V - 18V	5V	3.3V	0V

设计说明

此电路利用 ISO224 隔离放大器、TLV9002 运算放大器和 ADS7142 SAR ADC 执行 $\pm 12V$ 隔离式电压检测测量。ISO224 可以测量 $\pm 12V$ 的单端信号（具有 $1/3V/V$ 的固定增益），并生成 $\pm 4V$ 的隔离式差分输出电压，输出共模电压为 $VDD2/2$ 。TLV9002 的通道 1 用于调节 ISO224 的输出以适应 ADS7142 的输入范围，而通道 2 用于监控 ISO224 失效防护输出。ADS7142 是一款具有满量程输入和 AVDD 基准电压（范围为 1.65V 至 3.6V）的双通道 ADC。本指导手册的电路将在伪差分配置中使用 ADS7142 双通道输入，从而可以通过 ISO224 测量正负信号。此电路适用于许多高压工业应用，如列车控制和管理系统、模拟输入模块以及逆变器和电机控制。此设计中的组件选择公式和说明可根据系统规格和需求进行定制。



规格

规格	计算值	仿真值
140kSPS 时的瞬态 ADC 输入趋稳	403 μ V	88 μ V
调节信号范围	0V–3.3V	0V–3.3V
噪声 (输入端)	262 μ V _{RMS}	526 μ V _{RMS}
闭环带宽	175kHz	145kHz

设计说明

1. 选择 [ISO224](#) 是因为其具有宽输入范围、灵活的功率配置以及高精度特点。
2. 选择 [ADS7142](#) 是因为其具有极低功耗、高集成度、灵活的功率配置以及小尺寸特点。
3. 选择 [TLV9002](#) 运算放大器是因为其具有优化成本、多种配置选项以及小尺寸特点。
4. 为 AVDD、V_{CM} 以及 AINN 伪差分输入 (用于设置 ADC 的共模电压) 选择低阻抗、低噪声源。
5. 查找 ADC 满量程范围和共模规格。“组件选择”部分中介绍了该内容。
6. 选择适合 C_{FILT} 的 COG 电容器以最大限度减少失真。
7. 为实现最佳性能, 请考虑使用 0.1% 20ppm/°C 的薄膜电阻器或性能更佳的电阻器作为 R_{FILT1,2} 来最大限度减少失真。
8. [了解和校准 ADC 系统的失调电压和增益](#) 介绍了误差分析的方法。请查看该链接以了解最大限度减少增益误差、失调电压误差、漂移误差和噪声误差的方法。
9. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{FILT} 和 C_{FILT} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改, 则必须选用不同的 RC 滤波器。请参阅 [《SAR ADC 前端组件选择简介》](#), 了解如何选择 RC 滤波器以实现最佳的趋稳和交流性能。

组件选择

- 根据输入电压范围选择隔离放大器并确定输出共模电压和输出电压范围:

ISO224 电源可以是 4.5V 至 18V (对于高侧电源) 和 4.5V 至 5.5V (对于低侧电源)。ISO224 具有 $\pm 12V$ 单端输入范围 (固定增益为 $1/3V/V$)，产生 $\pm 4V$ 差分输出，输出共模电压为 $VDD2/2$ (此示例为 $+2.5V$) :

$$\frac{\pm 12V_{IN,Single-Ended}}{3} = \pm 4V_{OUT,Differential} @ 2.5V \left(\frac{V_{DD2}}{2} \right) \text{common-mode}$$

- 选择尺寸小且功耗低的 ADC:

ADS7142 是一款可在伪差分配置中使用的小尺寸、低功耗、双通道 ADC。最大输入范围取决于基准电压并等于 AVDD，此示例为 3.3V:

$$ADC_{Full-Scale\ Range} = V_{REF} = AVDD = 3.3V$$

查找伪差分测量所需的 ADC 共模电压:

$$V_{CM} = \frac{V_{REF}}{2} = 1.65V$$

- 选择一个运算放大器将 ISO224 的 $\pm 4V$ 差分、 $+2.5V$ 共模输出转换为 ADS7142 的 3.3V 伪差分、1.65V 共模输入。此外，首选具有第二通道 (该通道可用于监控 ISO224 的失效防护输出特性) 的运算放大器:

TLV9002 是一款双通道、轨至轨输入和输出放大器，针对成本敏感和小尺寸应用进行了优化。

通道 1 用于将 ISO224 的 $\pm 4V$ 差分、 $+2.5V$ 共模输出转换为 3.3V 峰值伪差分输出，共模电压为 1.65V。当 $R1 = R4$ 且 $R2 = R3$ 时，传递函数由以下公式设定:

$$V_{OUT} = V_{OUTP} \left(\frac{R4}{R3} \right) + V_{OUTN} \left(\frac{R1}{R2} \right) + V_{CM}$$

信号必须从 $\pm 4V$ 转换为 3.3V，这意味着信号必须降低 $3.3V/\pm 4V = 3.3V/8V$ 倍。用先前计算出的 1.65V 值代替 V_{CM} 并将 $R2$ 和 $R3$ 设置为易于使用的 $10k\Omega$ ，得到以下公式:

$$3.3V = 4V \left(\frac{R4}{10k\Omega} \right) + 1.65V \quad 0V = -4V \left(\frac{R1}{10k\Omega} \right) + 1.65V$$

求解出 $R1$ 和 $R4$ 的值为 $4.125k\Omega$ 。

如需了解有关此主题的更多信息，请参阅 [《将差分输出 \(隔离式\) 放大器连接到单端输入 ADC》](#) 技术手册。

TLV9002 的通道 2 用于监控 ISO224 的失效防护输出特性。只要高侧电源 $VDD1$ 丢失，无论 V_{IN} 引脚上的输入信号如何，ISO224 失效防护输出特性都将激活。TLV9002 通道 2 输出 $VCOMP$ 被馈送到系统控制器上的 GPIO 端口，并在失效防护输出特性激活时变为高电平。如需了解更多详细信息，请参阅 [《失效防护输出特性》](#) 应用手册。

- 选择 R_{1FILT} 、 R_{2FILT} 和 C_{FILT} 以实现输入信号的趋稳以及 140kSPS 的采样率:

[《优化 \$R_{FILT}\$ 和 \$C_{FILT}\$ 值》](#) (TI 高精度实验室视频) 介绍了选择 R_{FILT} 和 C_{FILT} 的方法。经证实， $1.1k\Omega$ 和 $330pF$ 的最终值可确保在采集窗口时间内趋稳至远低于最低有效位 (LSB) $1/2$ 的位置。

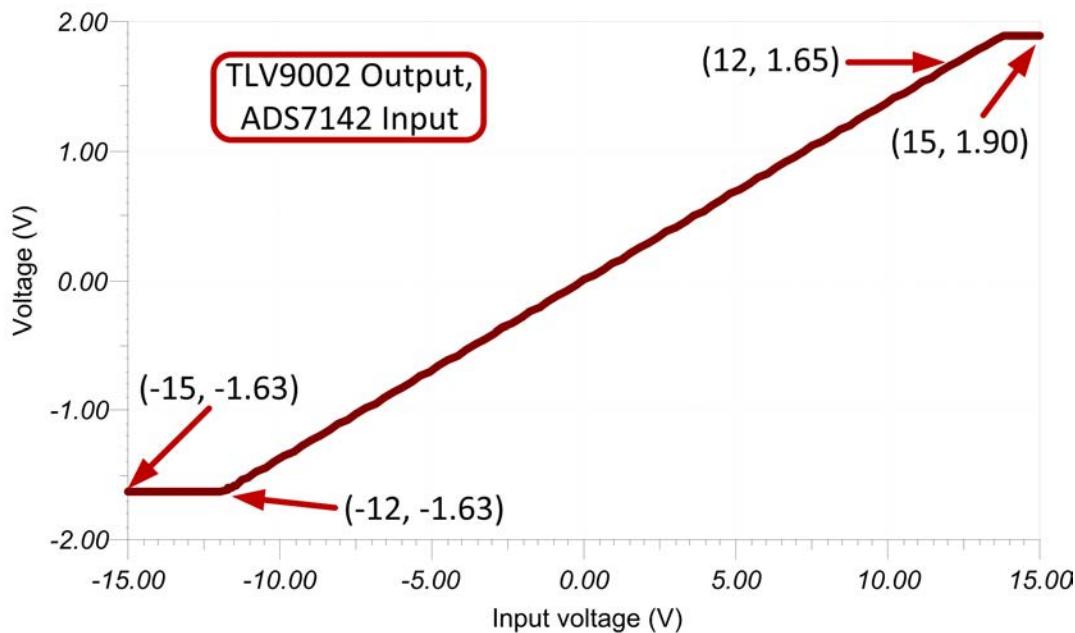
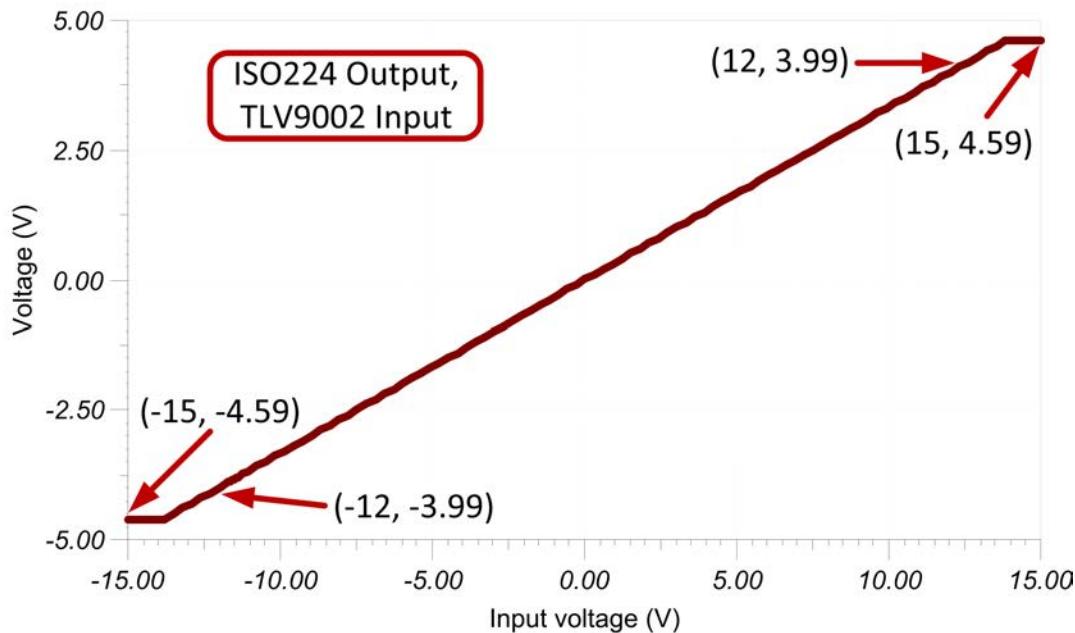
直流传输特性

以下几个图显示了 TLV9002 和 ADS7142 的模拟输入从 $\pm 15V$ 输入转换为 ISO224 输出的情况。ISO224 具有 $\pm V_{IN}/3$ 的线性输出，并可以在第一张图中看到 TLV9002 的输入。第二张图显示 TLV9002 进一步将增益降低了 $V_{IN}/2.43$ ，并将其共模电压转换为 $1.65V$ 。因此具有全范围 $\pm 12V$ 输入信号，并利用了 ADC 的 $0V$ - $3.3V$ 满量程范围 (FSR)，其中 $AVDD = VREF = 3.3V$ 。

以下传递函数显示 ISO224 和 TLV9002 的增益为 $1/7.28V/V$ 。

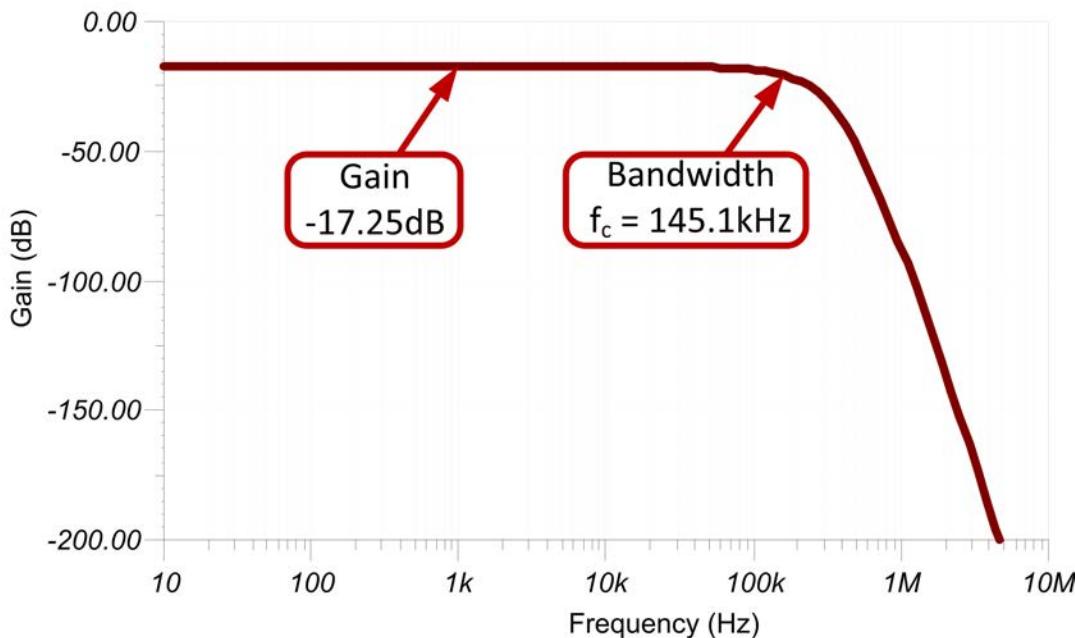
$$\text{Gain}_{\text{ISO224}} \cdot \text{Gain}_{\text{TLV9002}} \cdot V_{IN} = V_{OUT}$$

$$\frac{1}{3} \cdot \frac{1}{2.43} \cdot 12V = \frac{1}{7.28} \cdot 12V = 1.65V$$



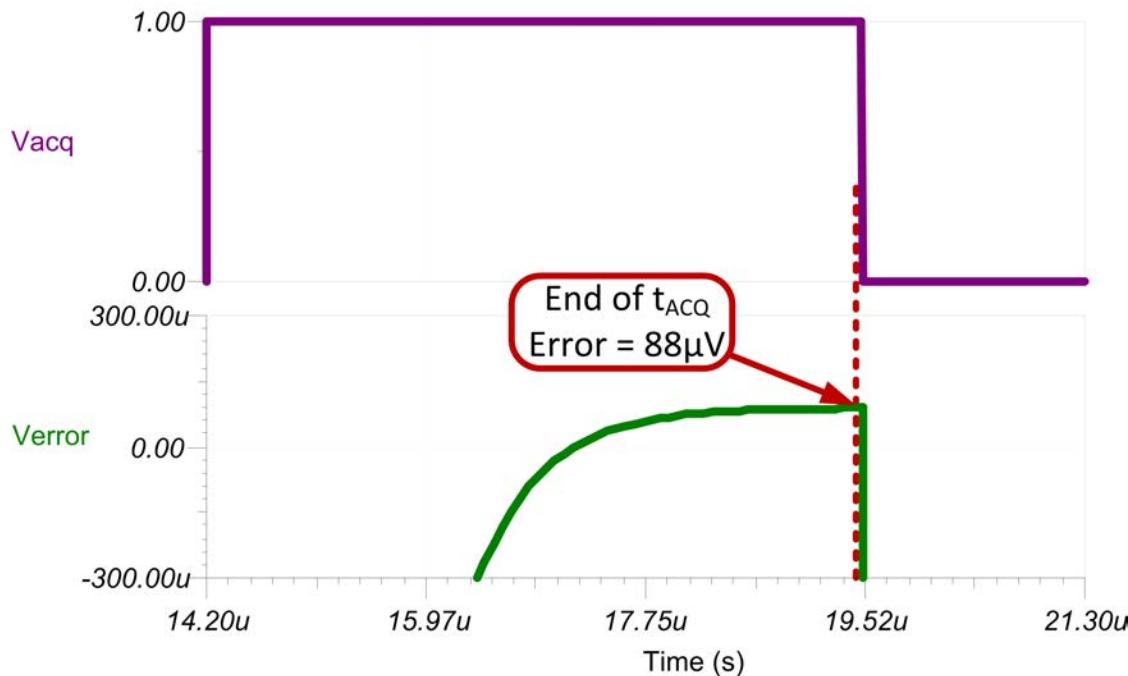
交流传输特性

信号链的仿真带宽约为 145kHz，增益为 -17.25dB ，这是约为 0.137V/V 的线性增益（衰减比为 $1/7.28\text{V/V}$ ）。这符合系统的预期增益。



瞬态 ADC 输入趋稳仿真

以下仿真显示了采集时间为 $5.3\mu\text{s}$ 的瞬态趋稳结果。 $88\mu\text{V}$ 的噪声完全处于 $0.5 \cdot \text{LSB}$ 限制 $403\mu\text{V}$ 的范围内。请参阅《优化 R_{filt} 和 C_{filt} 值》，了解有关此主题的详细理论。



噪声仿真

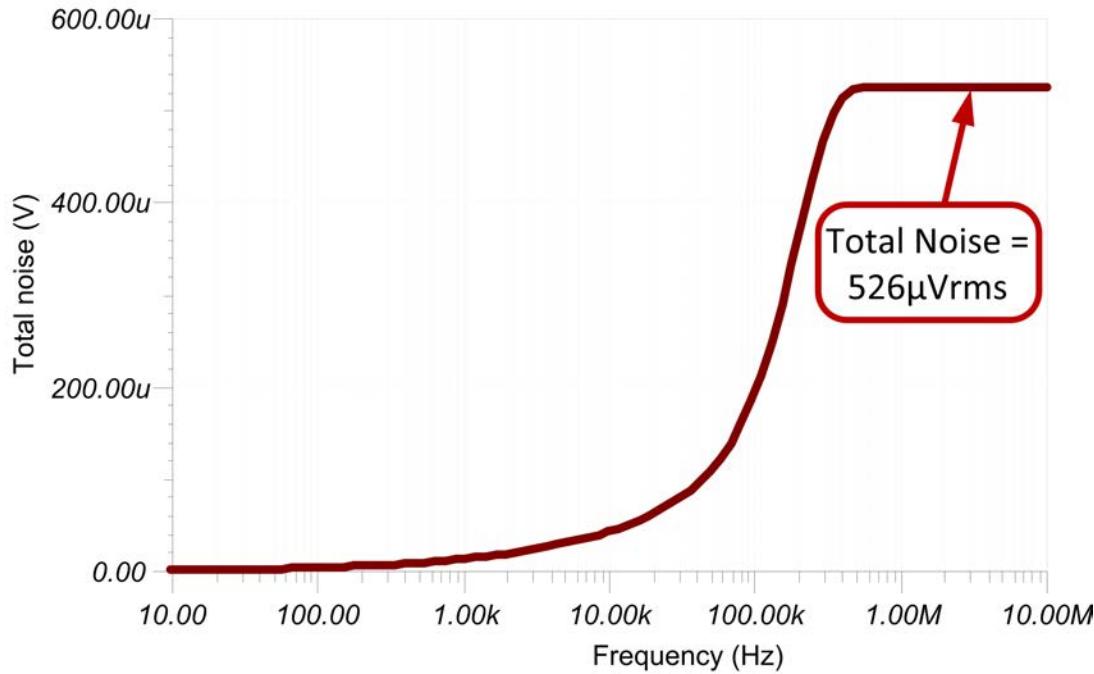
在 ADC 输入端看到的仿真噪声高于预期的计算噪声。此差异由仿真模型中的噪声峰值（未包含在计算中）造成。以下公式表明 ISO224 噪声主导了信号链，而 TLV9002 的噪声可忽略不计。请参阅 [计算 ADC 系统的总噪声](#) 了解有关此主题的详细理论。

$$E_n = \text{Gain}(e_n) \sqrt{(1.57 \cdot \text{BW})}$$

$$E_{n\text{ISO224A}} = \frac{1}{3} \cdot \frac{1}{2.43} (4\mu\text{V} / \sqrt{\text{Hz}}) \cdot \sqrt{1.57 \cdot 145\text{kHz}} = 262\mu\text{V}_{\text{RMS}}$$

$$E_{n\text{TLV9002}} = \frac{1}{2.43} (27\text{nV} / \sqrt{\text{Hz}}) \cdot \sqrt{1.57 \cdot 145\text{kHz}} = 5\mu\text{V}_{\text{RMS}}$$

$$E_{n\text{ISO224A+TLV9002}} = E_{n\text{ISO224A}} + E_{n\text{TLV9002}} = \sqrt{262^2 \mu\text{V}_{\text{RMS}}^2 + 5^2 \mu\text{V}_{\text{RMS}}^2} = 262\mu\text{V}_{\text{RMS}}$$



设计中采用的器件

器件	主要 特性	链接	类似器件
ISO224	具有 $\pm 12V$ 单端输入范围、 $\frac{1}{2}$ 的固定增益，可实现 $\pm 4V$ 差分输出，输出共模电压为 $+2.5V$ ，高侧电源电压为 $4.5V$ 至 $18V$ ，低侧电源电压为 $4.5V$ 至 $5.5V$ ，输入失调电压在 $25^{\circ}C$ 时为 $\pm 5mV$, $\pm 42\mu V^{\circ}C$ (最大值)，增益误差在 $25^{\circ}C$ 时为 $\pm 0.3\%$, $\pm 50ppm^{\circ}C$ (最大值)，非线性度为 $\pm 0.01\%$ (最大值)， $\pm 1ppm^{\circ}C$ ，并具有 $1.25M\Omega$ 的高输入阻抗	www.ti.com/product/cn/ISO224	www.ti.com/isoamps
ADS7142	双通道、满量程输入范围和取决于 AVDD 的基准电压，默认为 12 位性能，高精度模式下为 16 位性能，600SPS 时的电流消耗极低 (为 $0.45\mu A$)	www.ti.com/product/cn/ADS7142	http://www.ti.com/PrecisionADCs
TLV9002	双通道、轨至轨输入和输出放大器、 $2727nV/\sqrt{Hz}$ 低宽带噪声、 $\pm 0.04mV$ 低输入失调电压	www.ti.com/product/cn/TLV9002	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

适用于隔离式设计的 TINA 文件 - <http://www.ti.com/cn/lit/zip/sbac226>。

具有隔离式放大器和差分输入 SAR ADC 的 $\pm 12V$ 电压检测电路

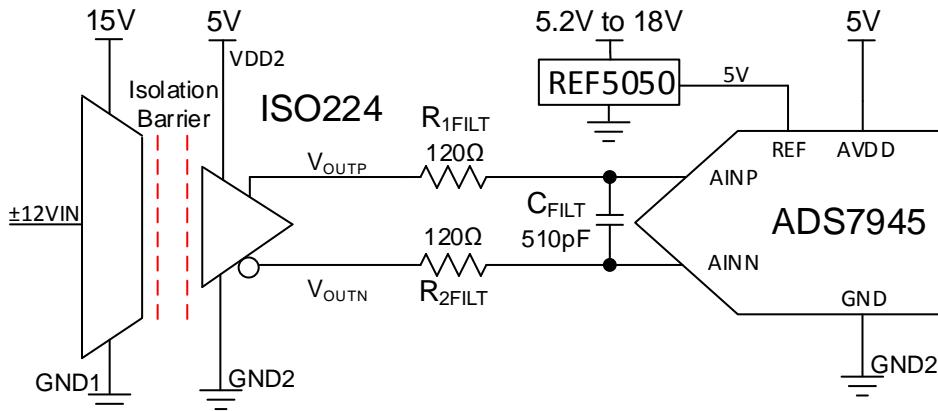
Alex Smith

ISO224 输入电压	ISO 输出、ADC 输入 ($V_{OUTP} - V_{OUTN}$)	数字输出 ADS7945
+12V	+4V	1999 _H
-12V	-4V	E666 _H

电源和基准电压		
VDD1	VDD2 和 AVDD	REF5050 外部基准
15V	5V	5V

设计说明

此电路利用 ISO224 隔离式放大器和 ADS7945 SAR ADC 执行 $\pm 12V$ 隔离式电压检测测量。ISO224 可以测量具有 $\frac{1}{3}V/V$ 固定增益的 $\pm 12V$ 真差分信号，并且产生输出共模电压为 $VDD2/2$ 的隔离式差分输出电压。ADS7945 是一款全差分输入 ADC，其满标度输入电压为 $\pm V_{REF}$ ，共模输入电压为 $V_{REF}/2 \pm 200mV$ 。选择 $+5V$ 基准电压，可使 ADS7945 接受来自 ISO224 的满标度输出和共模输出。与单端转换相比，使用全差分输入 ADC 采集 ISO224 输出可将系统动态范围翻倍。高电压工业应用有很多，例如 [保护继电器](#)、[通道到通道隔离式 \$\pm 10V\$ 模拟输入卡](#) 以及 [逆变器和电机控制](#)。此设计中的组件选择公式和说明可根据系统规格和需求进行定制。



规格

规格	计算值	仿真值
瞬态 ADC 输入趋稳于 100ksps	305 μ V	11 μ V
调节信号范围	\pm 4V	\pm 4V
噪声 (输入时)	1.9mV _{RMS}	1.73mV _{RMS}
闭环带宽	175kHz	185kHz

设计说明

1. 由于 [ADS7945](#) 具有低功耗特性和兼容 [ISO224](#) 的模拟输入结构，因此选择该器件。
2. 验证系统线性运行是否具有所需的输入信号范围。此验证通过使用直流传输特性选择中的仿真来执行。
3. 选择适合 C_{FILT} 的 COG 电容器以最大限度减少失真。
4. [了解和校准 ADC 系统的失调电压和增益](#) 介绍了误差分析的方法。请查看该链接以了解最大限度减少增益误差、失调电压误差、漂移误差和噪声误差的方法。
5. [TI 高精度实验室 - ADC](#) 培训视频系列介绍了选择电荷桶电路 R_{FILT} 和 C_{FILT} 的方法。此类组件值取决于放大器带宽、数据转换器采样速率以及数据转换器设计。此处所示的规格值可为该示例中的放大器和数据转换器提供良好的趋稳和交流性能。如果对设计进行了修改，则必须选用不同的 RC 滤波器。请参阅 [《SAR ADC 前端组件选择简介》](#)，了解如何选择 RC 滤波器以实现最佳的趋稳和交流性能。

组件选择

- 根据输入电压范围选择隔离式放大器并确定输出共模电压和输出电压范围:

ISO224:

- ±12V 单端输入范围
- 1/3 的固定增益, 可实现 ±4V 的差分输出
- +2.5V 的输出共模电压
- 4.5V 至 18V 高侧电源, 4.5V 至 5.5V 低侧电源
- 输入失调电压: 25°C 时为 ±5mV, ±42µV/°C (最大值)
- 增益误差: 25°C 时为 ±0.3%, ±50ppm/°C (最大值)
- 非线性度: ±0.01% (最大值), ±1ppm/°C
- 1.25MΩ 的高输入阻抗

- 选择具有合适的共模和差分输入范围的 ADC, 以匹配 ISO224 的 +2.5V 共模输出和 ±4V 差分输出:

ADS7945:

- ±5V (最大值) 模拟输入范围
- 由正负电压基准设置的满标度输入范围
- 输入共模范围为 $V_{REF}/2 \pm 0.2V$
- 2.7V 至 5.25V 电源电压
- 2Msps 时具有 84 的高 SNR、11.6mW 的低功耗

- 选择支持共模约束的电压基准, 该共模约束由 ISO224 的 2.5V 共模输出电压和 ADS7945 的 $V_{REF}/2 \pm 0.2V$ 共模输入电压设置。这意味着基准输出电压必须为 5V、低噪声, 并且最好具有可配置输入电压:

REF5050:

- 5V 输出
- 5.2V 至 18V 输入电源电压
- 3µVPP/V 噪声

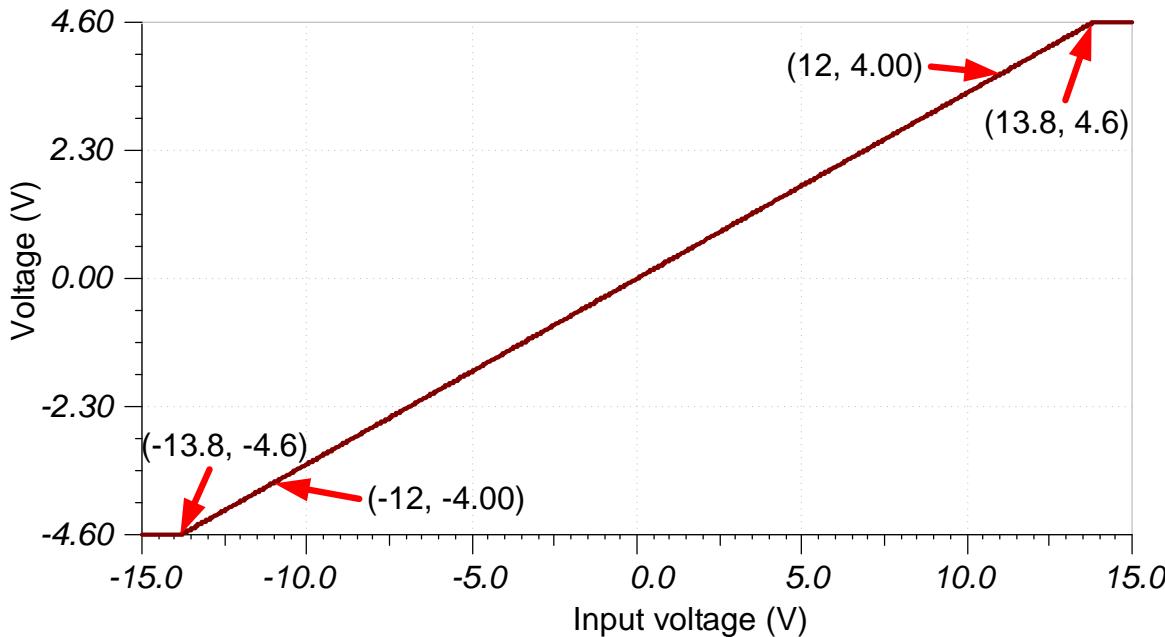
- 选择 R_{1FILT} 、 R_{2FILT} 和 C_{FILT} 以实现输入信号的趋稳以及 100ksps 的采样率:

[优化 \$R_{FILT}\$ 和 \$C_{FILT}\$ 值](#) (TI 高精度实验室视频) 介绍了选择 R_{FILT} 和 C_{FILT} 的方法。经证实, 120Ω 和 510pF 的最终值可确保在采集窗口时间内趋稳至远低于最低有效位 (LSB) 1/2 的位置。

直流传输特性

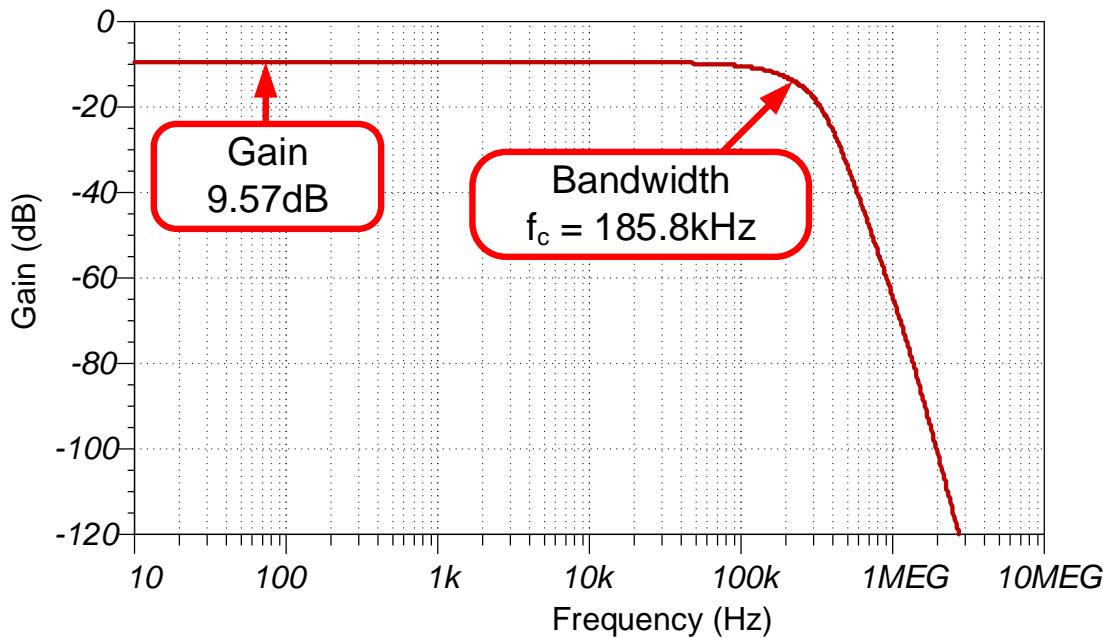
下图所示为 $\pm 15V$ 输入的仿真输出。所需线性范围：输入为 $\pm 12V$ 时，输出为 $\pm 4V$ 。此仿真显示线性输出范围大约为 $\pm 4.6V$ ，远远超出要求。

传递函数显示 ISO224 增益为 $1/3$ (即增益 $\cdot V_{IN} = V_{OUT}$, $(1/3) \cdot (12V) = 4V$)。



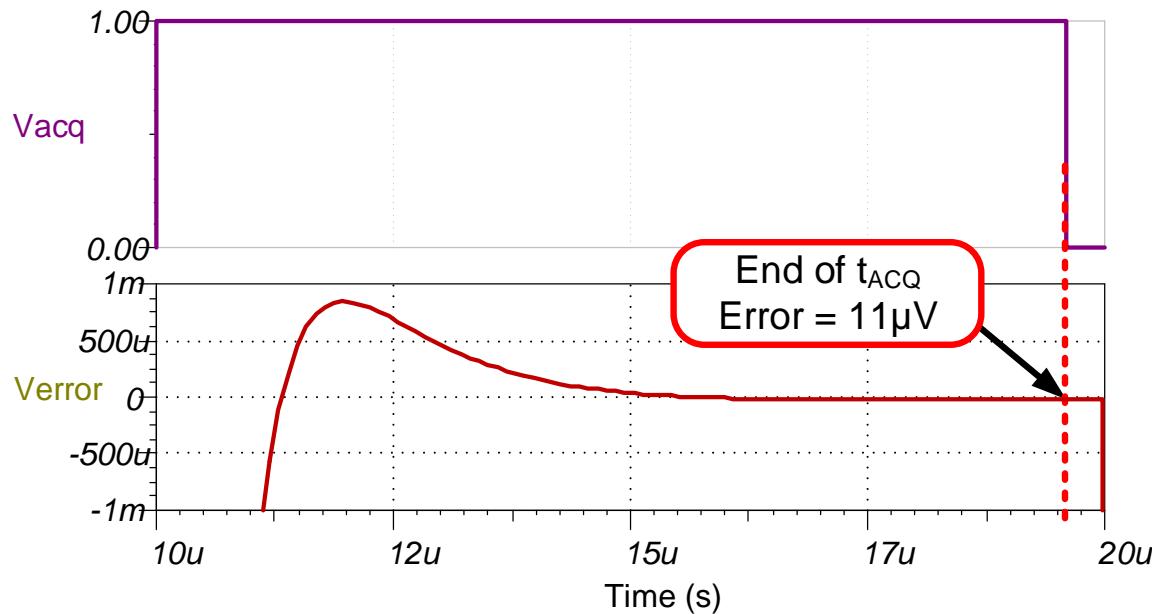
交流传输特性

仿真带宽大约为 186kHz，增益为 $-9.57dB$ (或 $0.332V/V$)，这与 ISO224 (指定 $f_c = 175kHz$, 增益 = $0.333V/V$) 的预期增益和带宽非常接近。



瞬态 ADC 输入趋稳仿真

以下仿真显示了采集时间为 $9.6\mu\text{s}$ 的瞬态趋稳结果。 $11\mu\text{V}$ 趋稳误差完全处于 $305\mu\text{V}$ 的 $0.5 * \text{LSB}$ 限制范围内。请参阅《优化 *Rfilt* 和 *Cfilt* 值》，了解有关此主题的详细理论。

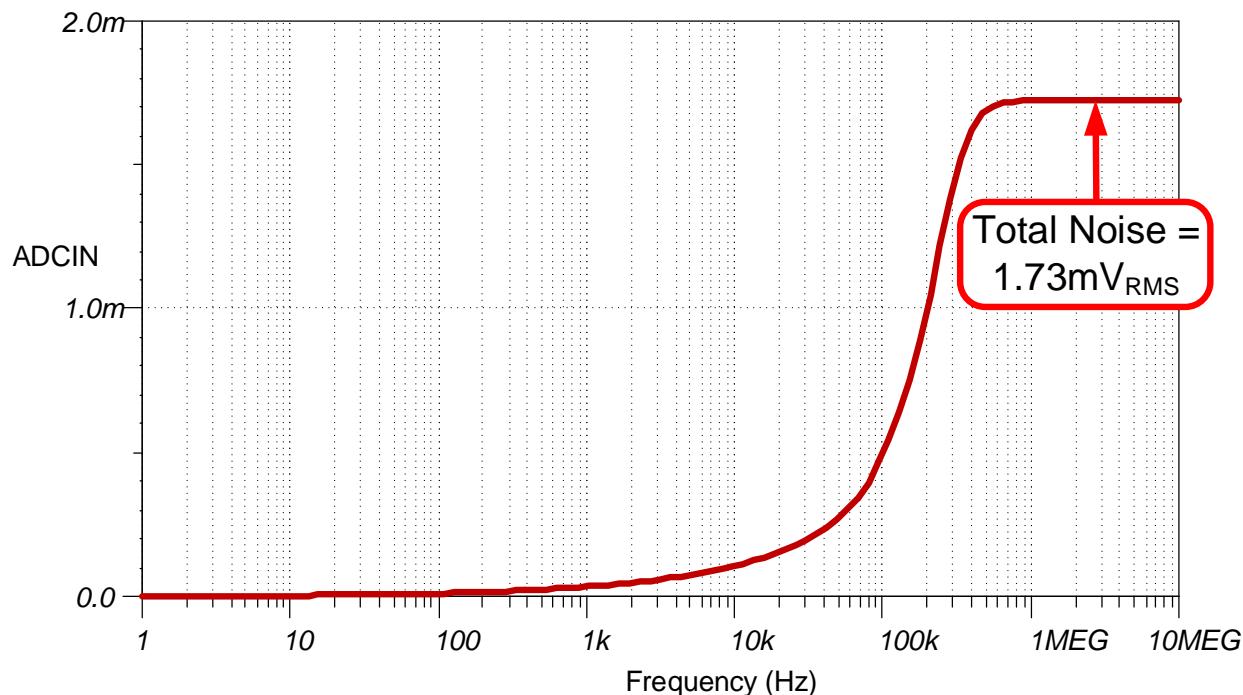


噪声仿真

以下噪声计算仅考虑 ISO224 的噪声。ISO224 噪声远高于电路中其他噪声源的噪声，因此总噪声可以按 ISO224 噪声进行估算。对于 B 级也可使用同样的方法。

$$E_{nISO224A} = \text{Gain}(e_n) \sqrt{1.57 * BW}$$
$$E_{nISO224A} = \frac{1}{3} (4 \mu V / \sqrt{Hz}) \sqrt{1.57 * 176 kHz} = 0.7 mV_{RMS}$$

仿真噪声高于预期的计算噪声。此差异是由仿真模型中的噪声峰值造成。计算中未包括噪声峰值。请参阅 [计算 ADC 系统的总噪声](#) 了解有关此主题的详细理论。



设计中采用的器件

器件	主要 特性	链接	类似器件
ISO224	具有 $\pm 12V$ 单端输入范围、 $\frac{1}{2}$ 的固定增益，可实现 $\pm 4V$ 差分输出，输出共模电压为 $+2.5V$ ，高侧电源电压为 $4.5V$ 至 $18V$ ，低侧电源电压为 $4.5V$ 至 $5.5V$ ，输入失调电压在 $25^{\circ}C$ 时为 $\pm 5mV$ ， $\pm 42\mu V^{\circ}C$ （最大值），增益误差在 $25^{\circ}C$ 时为 $\pm 0.3\%$ ， $\pm 50ppm^{\circ}C$ （最大值），非线性度为 $\pm 0.01\%$ （最大值）， $\pm 1ppm^{\circ}C$ ，并具有 $1.25M\Omega$ 的高输入阻抗	www.ti.com/product/cn/ISO224	www.ti.com/isoamps
ADS7945	具有 $\pm 5V$ 最大模拟输入范围、由正负电压基准设置的满标度输入范围、 $V_{REF}/2 \pm 0.2V$ 的输入共模范围、 $2.7V$ 至 $5.25V$ 的电源电压，并且在 $2Msps$ 时具有 84 的高 SNR 和 $11.6mW$ 的低功耗	www.ti.com/product/cn/ADS7945	http://www.ti.com/zh-cn/amplifier-circuit/op-amps/overview.html
REF5050	$3ppm^{\circ}C$ 漂移、 0.05% 初始精度、 $4\mu Vpp/V$ 噪声	www.ti.com/product/cn/REF5050	http://www.ti.com/vref

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

请参阅 TINA 文件，获取隔离式设计的信息 - <http://www.ti.com/cn/lit/zip/sbac213>。

采用固定截止频率的单端 ADC 输入的抗混叠滤波器电路设计

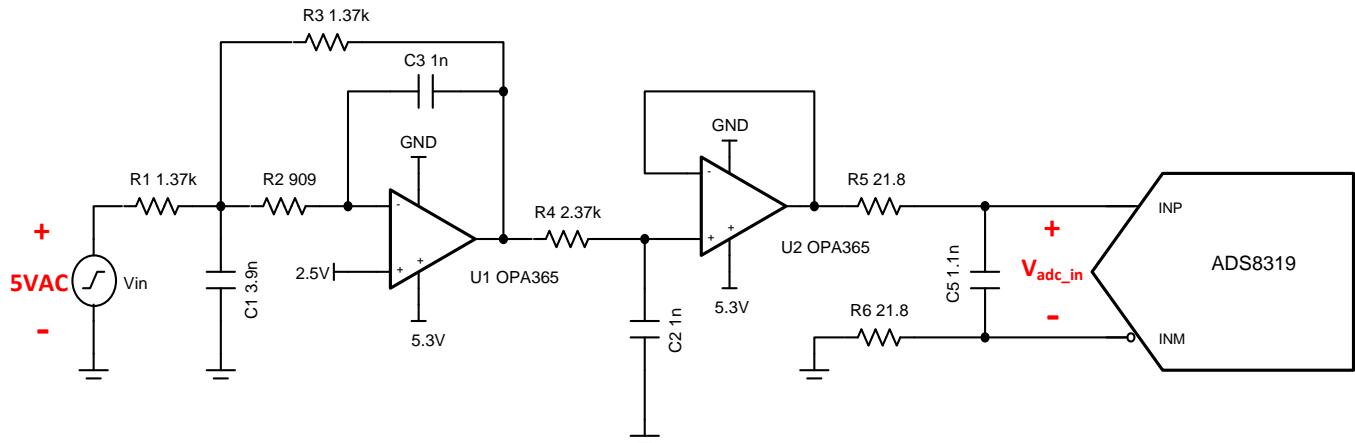
Manuel Chavez

输入	ADC 输入	数字输出 ADS8319
$V_{in} \text{ Min} = -0.1\text{V}$	$V_{adc_in} = 4.9\text{V}$	$FAE1_H$ 或 64225_{10}
$V_{in} \text{ Max} = V_{REF} = 4.9\text{V}$	$V_{adc_in} = 0.1\text{V}$	$051F_H$ 或 1311_{10}

电源					
V_{cc}	V_{ee}	V_{cm}	V_{REF}	$AVDD$	$DVDD$
5.3V	接地 (0V)	2.5V	5V	5V	5V

设计说明

本详细手册旨在展示一种使用抗混叠滤波器设计器在 TI 的模拟工程师计算器上来设计单端 SAR ADC 输入抗混叠滤波器的方法。该工具的目标是确定滤波器规格，以便将混叠信号衰减到给定 ADC 的 LSB 半数值。该设计方案采用固定截止频率，示例电路采用的是 ADS8319 ADC。这种单端设备电路适用于低功耗应用，如数据采集、实验室仪表、示波器、模拟输入模块和电池供电设备。



规格

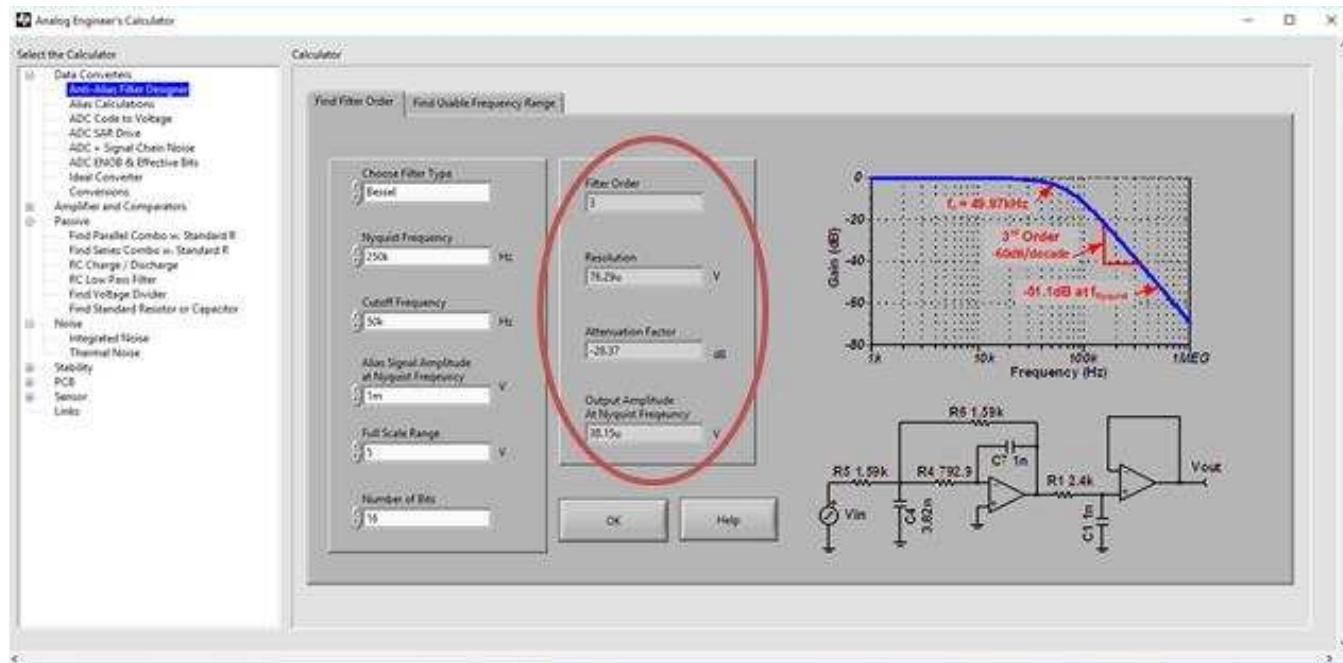
规格	计算值/目标值	仿真值
将奈奎斯特频率下的 1mV 混叠信号衰减至 $\frac{1}{2}$ LSB $V_{in_Nyquist} = 1mV$ (250kHz)	$V_{out_Nyquist} \leq \frac{1}{2}$ LSB $\frac{1}{2}$ LSB = 38.14 μ V (250kHz)	$V_{out_Nyquist} = 21\mu$ V 衰减 = -33.43dB
瞬态 ADC 输入趋稳	< 0.5 LSB 或 38.15 μ V	91.5nV
噪声	78.9 μ V	87.77 μ V
带宽	50kHz	50.1kHz

设计说明

1. TI 高精度实验室提出了频域混叠的概念，并解释说明了混叠造成了误差源的产生，需要加以避免或降低。混叠和抗混叠滤波器视频介绍了如何使用抗混叠滤波器将这些混叠错误降至最低水平。
2. 本指导手册中的有源滤波器使用 TI 的 [模拟工程师计算器](#) 和 [TI FilterPro](#) 进行设计（点击下载）。该软件可用于设计面向多种应用中的环流的有源滤波器电路。
3. 使用 0.1-1% 容差的电阻器和 5% 容差的电容器或更高规格的器件来获得良好的系统精度。
4. 每个系统都有专门设计的 RC 电荷桶电路；TI 高精度实验室培训视频 [优化 Rfilt 和 Cfilt 值](#) 介绍了 RC 电荷桶电路的优化方式。
5. 电路仿真采用借助 [TINA-TI](#) 仿真软件制作的原理图和示意图进行建模（点击下载）。
6. 有关如何选择合适的驱动器运算放大器、创建并仿真 ADC 模型，以及确定 RC 电荷桶值的详细信息，请参阅 TI 高精度实验室的视频系列 [SAR ADC 前端分量选取介绍](#)。

分量选取

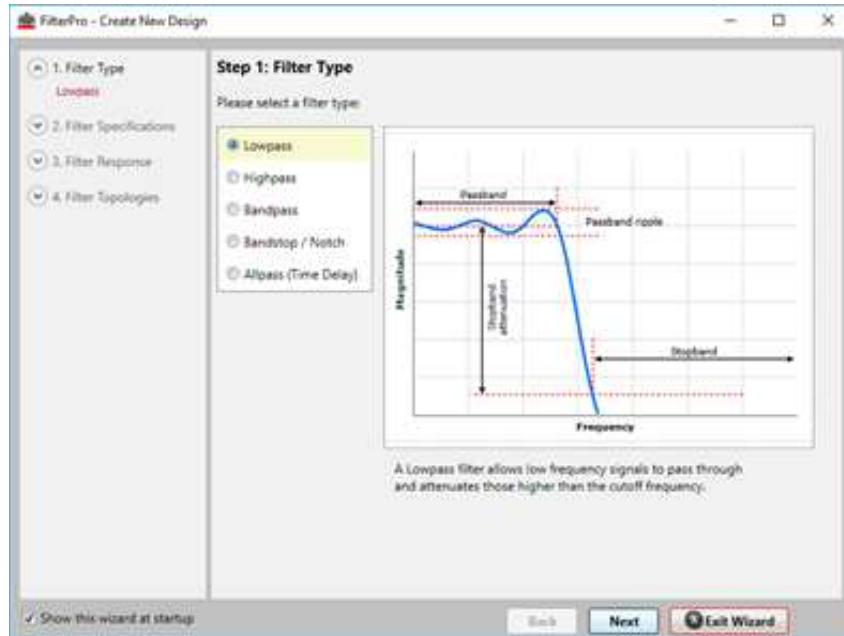
1. 选择单端 ADC 后，确定是利用设定的截止频率还是利用设定的滤波器阶来设计抗混叠滤波器。如果设置了频率，请继续执行以下步骤。如果设置了滤波器阶，请使用模拟工程师计算器中的“查找可用频率范围”选项卡。这两种方法都需要使用来自[模拟工程师计算器](#)的工具。
2. 使用抗混叠滤波器设计器中的查找滤波器阶选项卡，从选择滤波器类型选项卡下的贝塞耳和巴特沃斯滤波器中选择。此案例中，我们选择了贝塞耳滤波器，以便获得通带宽度以及线性相位响应的最佳平坦度。
3. 填写奈奎斯特频率，使其为 ADC 采样速率的 $\frac{1}{2}$ 。ADS8319 的采样率为 500ksps，因此，奈奎斯特频率则为 250kHz。
4. 确定待设计滤波器所需截止频率，并将其输入至截止频率输入框；一般准则是将截止频率设置为所需输入频率的一个十倍频程。在本例中，输入频率是 5kHz，因此截止频率就应设置为 50kHz。
5. 对于奈奎斯特频率下的混叠信号振幅字段，输入衰减至奈奎斯特频率下 $\frac{1}{2}$ LSB 所需最大混叠信号振幅。该数值的范围可介于数微伏到全量程电压。在该低噪声系统中，预计可得到的最大混频信号振幅为 1mVpp。
6. ADC 的满量程通常等于 Vref，并已在该系统中被设置为 5V。ADS8319 的位分辨率是 16 位，并被填充至位数字段。
7. 单击 OK，即可使用计算器右侧显示的结果来设计需要的抗混叠滤波器。



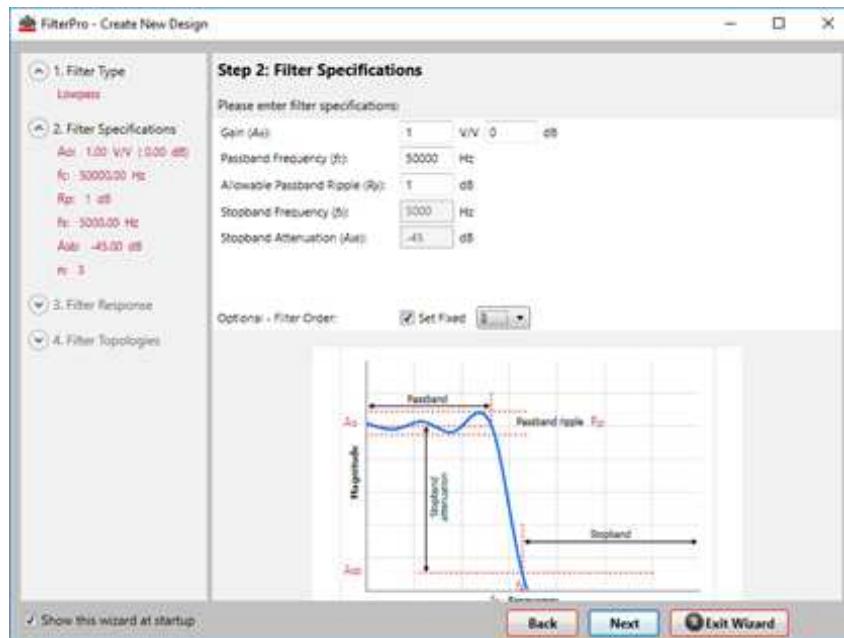
利用得出的滤波器规格，可以将这些数字转录到[TI FilterPro](#)来设计低通抗混叠滤波器。在本指导手册中，该电路规格的 $f_{nyquist} = 250k$, $f_c = 50k$, $V_{alias} = 1mV$, $FSR = 5V$, 以及 N 位数 = 16, 因此，继续使用了设计方案 1 中的贝塞耳滤波器示例。

启动时, **TI FilterPro** 需要滤波器规格来展开设计工作。在屏幕最后一屏后将会显示一个有源滤波器电路, 即为该系统的抗混叠过滤器。有关 **FilterPro** 的使用步骤, 请参考下面的截屏。

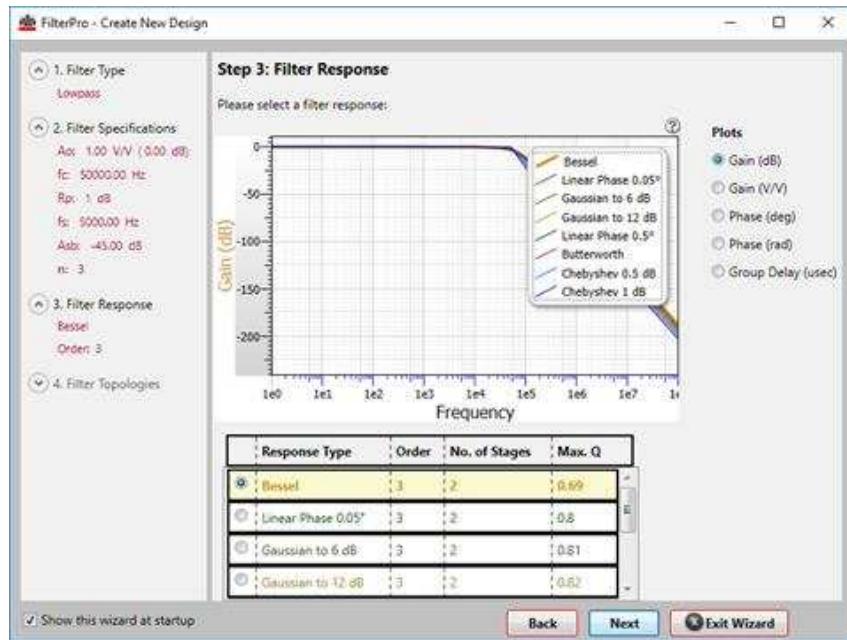
第 1 步, 选择 低通, 因为抗混叠滤波器本身就是一种特殊的低通滤波器。



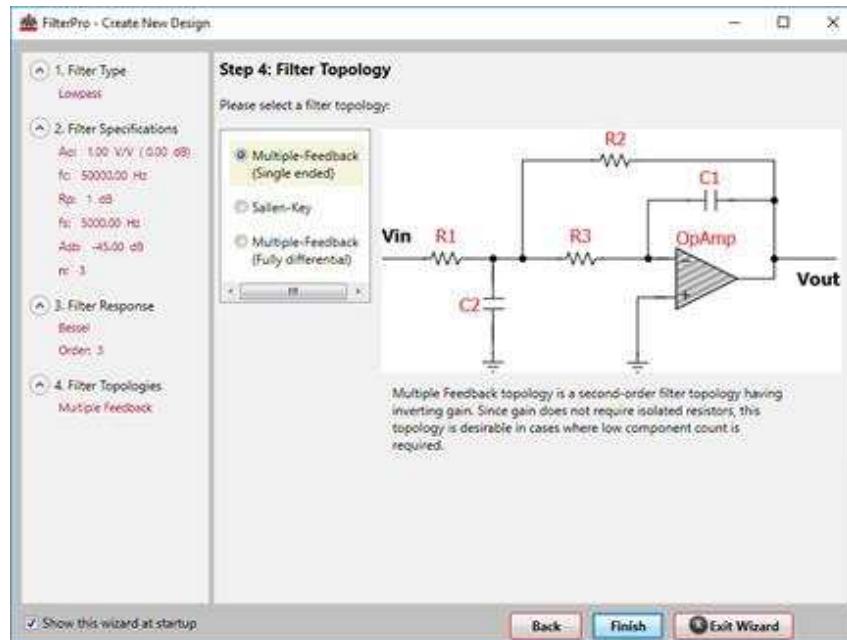
第 2 步, 在模拟工程师计算器中填写通常频率 (f_0) 和滤波器阶的值。必须选择设置固定滤波器阶的选项, 以便符合计算出的参数。



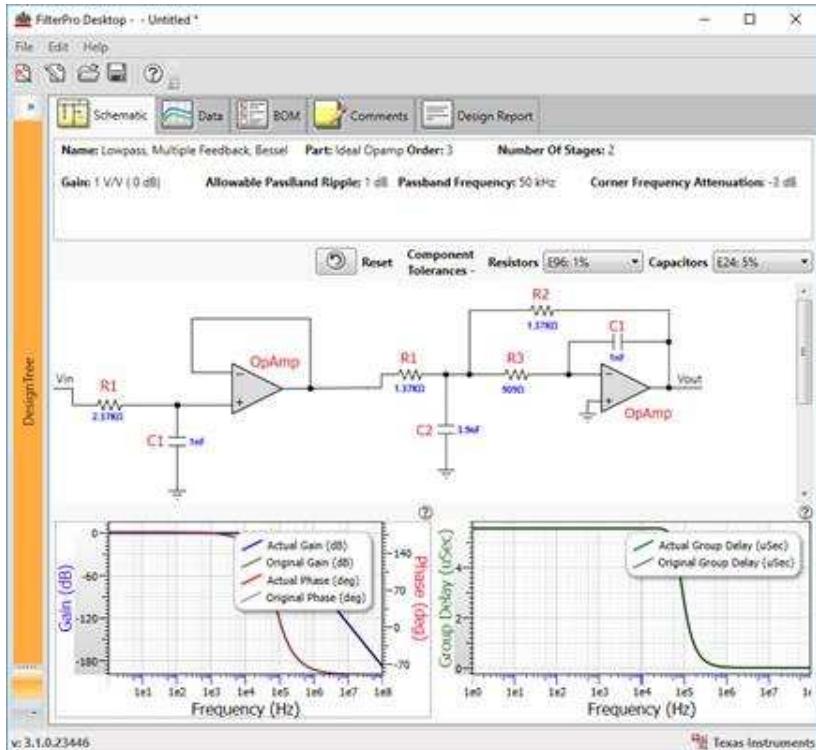
第 3 步，选择滤波器类型，以匹配计算的数值；在此示例中，我们选择了贝塞耳，以便获得通带宽度以及线性相位响应的最佳平坦度。



第 4 步，选择多重反馈拓扑，因为滤波器的衰减不会受到运算放大器带宽的限制。这种拓扑结构的缺点是，可以使信号反相，但提供较低的输入阻抗。**Sallen-Key** 也是可以选择的，因为虽然它是一个具有高输入阻抗的同相拓扑，但是在较高的频率下，由于运算放大器的带宽限制，滤波器的衰减会收敛，甚至上升。



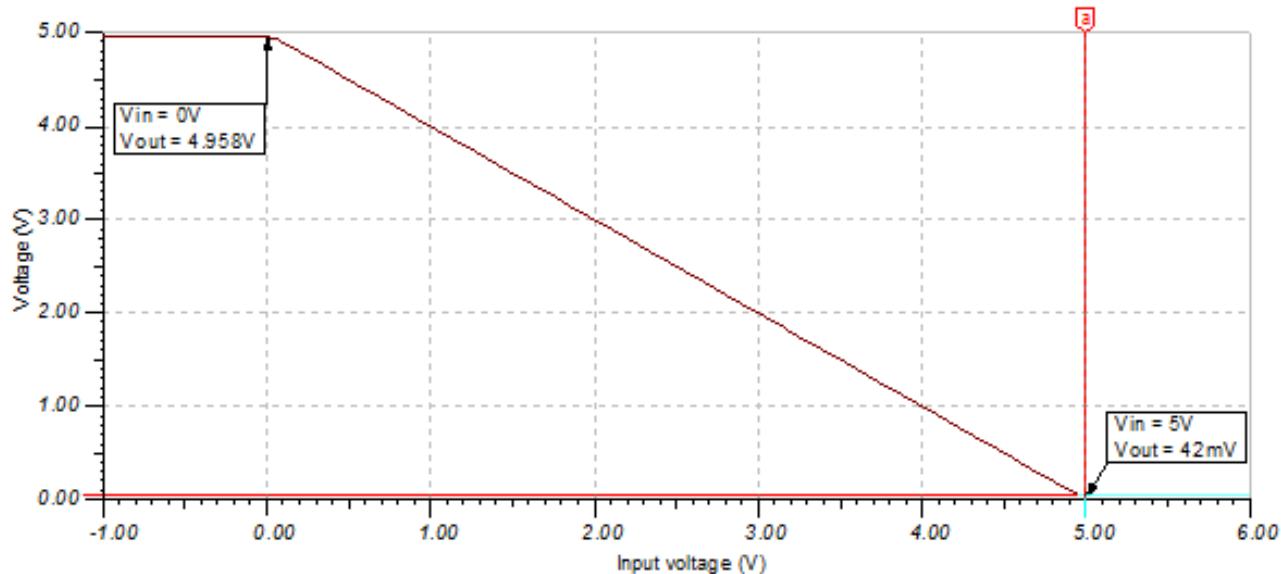
单击完成后，将显示滤波器原理图以及所设计滤波器的性能规格。分量容差可以使用右侧下拉菜单进行调整；根据实际情况考虑，我们在此将电阻器的容差选择为 1%，电容器为 5%。单击数字并输入新的值即可修改相应的分量值。



上文所示的电路可以在 TINA-TI 中进行仿真设计。性能特征将在后续部分介绍。

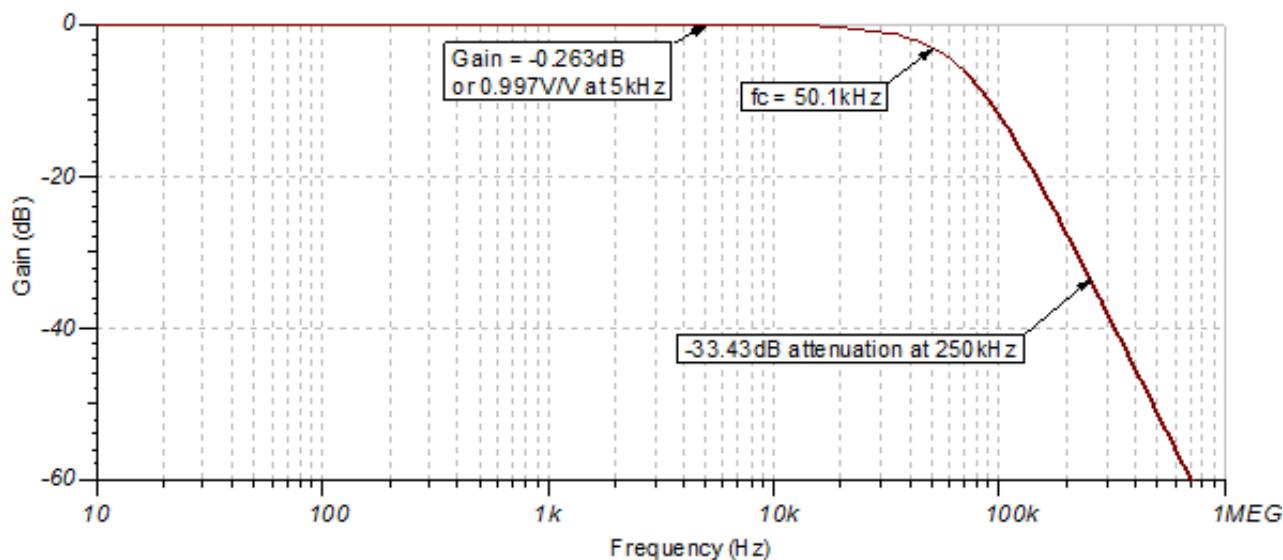
直流传输出特性

下图显示了 0V 至 5V 电压范围内，滤波器输入的线性输出响应情况。由于滤波放大器为反相配置，输出电压与输入电压的函数关系为 $V_{out} = -V_{in} + 5V$ 。



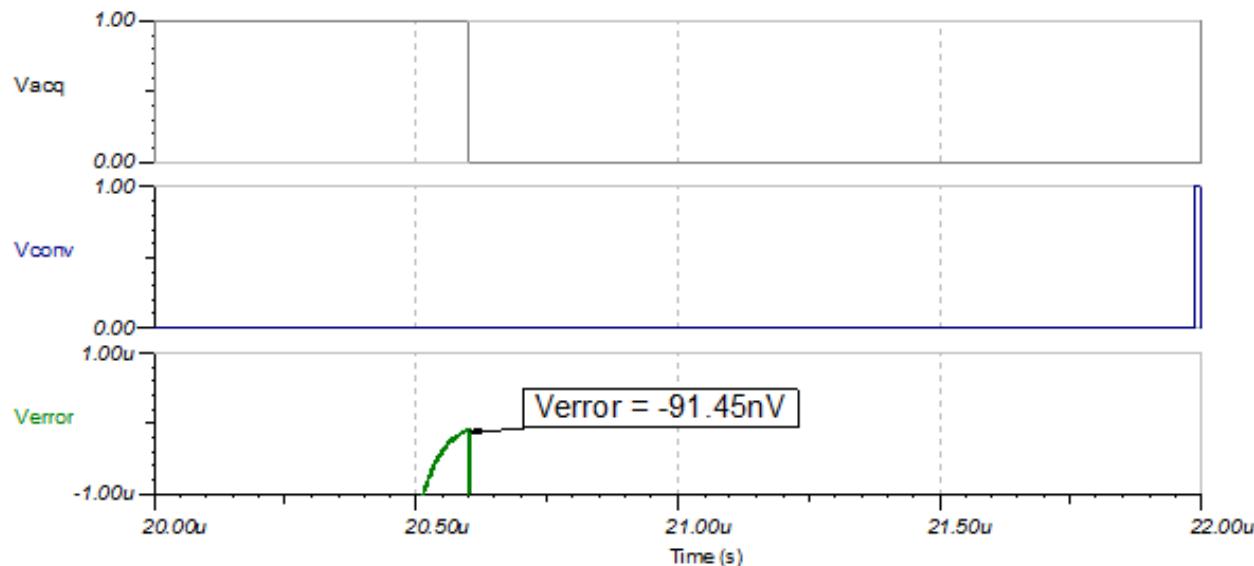
交流传输出特性

带宽被仿真为 50.1kHz，与模拟工程师计算器中输入的期望值大约相差 100Hz。在奈奎斯特频率下，信号衰减了 $-33.43dB$ ，这样，输入混叠信号的振幅就会下降至 $21.3\mu V$ 。请参阅 TI 高精度实验室[运算放大器：带宽](#)，了解有关此主题的更多信息。



瞬态 ADC 输入趋稳仿真

下面的仿真图显示了数据采集期间，频率为 5kHz 条件下，ADS8319 趋稳至 5Vpp 交流信号的情况。这种类型的仿真表明，RC 电荷桶分量选择正确。请参阅 TI 高精度实验室培训视频 [优化 Rfilt 和 Cfilt 值](#)，了解有关此主题的详细理论。

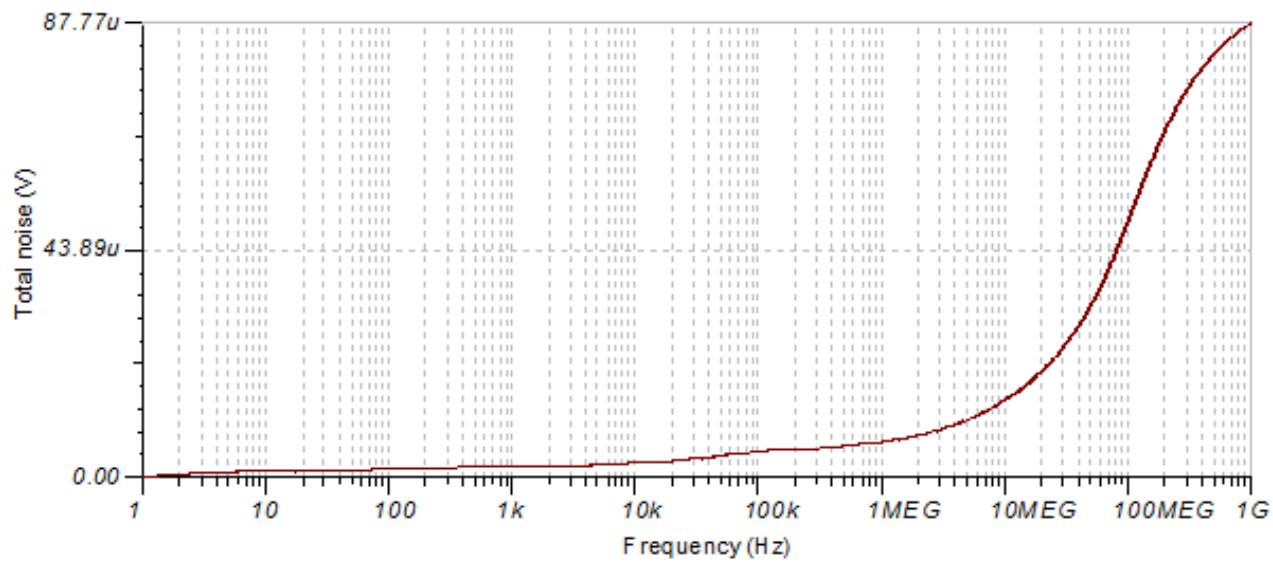


噪声仿真

我们在此使用简化的噪声计算方法对噪声进行粗略估算。我们在计算中忽略了来自抗混叠滤波器的噪声，因为在频率大于 50kHz 的情况下此噪声会有所衰减。

$$E_{nOPA365} = e_{nOPA365} \cdot G_{OPA} \sqrt{K_n \cdot f_c} = (7.2 \text{ nV}/\sqrt{\text{Hz}}) \cdot 1\text{V}/\text{V} \sqrt{1.57 \cdot 50\text{MHz}} = 63.8 \mu\text{V}_{RMS}$$

$e_{nOPA365}$ 的值取自产品说明书噪声曲线。注意，噪声的计算值与仿真值之间匹配良好。噪声仿真值和计算值之间存在一定差异的原因在于 OPA365 模型的带宽不准确。请参阅 TI 高精度实验室 [ADC 系统总噪声计算](#)，了解有关噪声计算的详细理论。



设计中采用的器件

器件	主要 特性	链接	类似器件
ADS8319	16-bit, 500-kl,串口, 微功耗, 微型, SAR ADC	www.ti.com/product/cn/ads8319	www.ti.com.cn/adcs
OPA365	50MHz、零交叉、低失真、高 CMRR、RRI/O、单电源运算放大器	www.ti.com/product/cn/opa365	www.ti.com.cn/opamp

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

此设计的源文件 – <http://www.ti.com/lit/zip/sbac197>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

带集成模拟前端且具有对 **ADC** 过载保护的电路

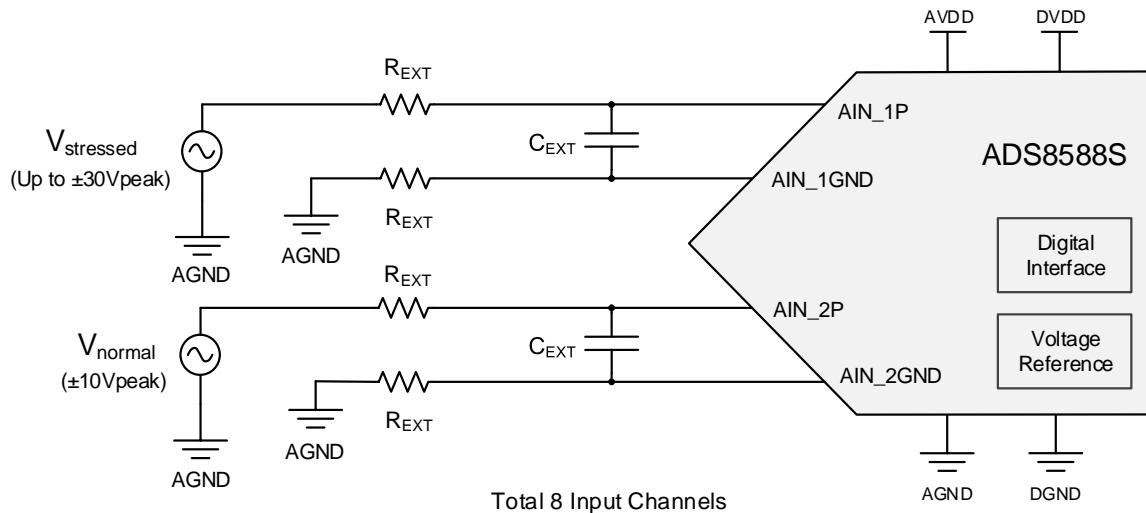
Dale Li

输入	ADC 输入	数字输出 ADS7042
$V_{inSEMin} = -10V$	$CH_x = -10V$	8000H
$V_{inSE} = 0V$	$CH_x = 0V$	0000H
$V_{inSEMax} = +10V$	$CH_x = +10V$	7FFFH

电源			
AVDD	DVDD	有效输入 V_{normal}	过压输入 $V_{stressed}$
5V	3.3V	$\pm 10V$	

设计说明

对于智能电网市场中的保护继电器应用，诸如 **ADS8588S** 之类的同步采样 **ADC** 广泛用于维持不同电压和电流之间的相位信息。这些系统的工作环境非常苛刻，并且信号链上可能出现幅度高达 $\pm 30V_{pk}$ ($60V_{pp}$) 的不良信号。因此，保护 **ADC** 输入免受过压损害并保持良好性能非常重要。本文档介绍如何设计过压保护，并说明过压信号对相邻通道的性能影响。最后将比较德州仪器 (TI) 器件和引脚对引脚兼容型竞争对手器件之间的性能影响结果。



规格

规格	计算值	测得的值
60Vpp 过压	最大输入电流 = 1mA	SNR 和 THD 性能和过压馈通

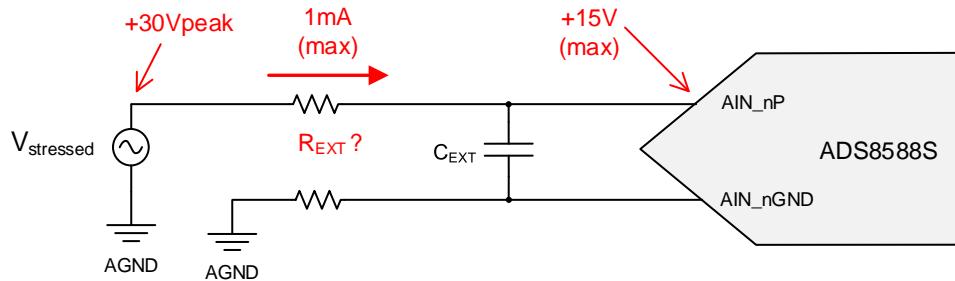
设计说明

1. 使用 COG 型电容器作为 C_{EXT} 滤波电容器。
2. 观看《电气过载》视频系列，了解放大器过载的理论解释。虽然该部分介绍的是放大器，但其中的理论也适用于数据转换器。

组件选择

1. 查找 $R_{ext(min)}$ 以将电流限制为小于 1mA。流入 ADS8588S 输入引脚的建议最大电流为 $\pm 10mA$ ，这一电流值是基于 ADC 内部结构的普遍要求值。此 10mA 电流是绝对最大限制值，最好在该数值附近留有一些余量，建议限制电流小于 1mA。在此示例设计中，最小外部电阻为 $15k\Omega$ 。

$$R_{EXT} = \frac{30V - 15V}{1mA} = 15k\Omega$$

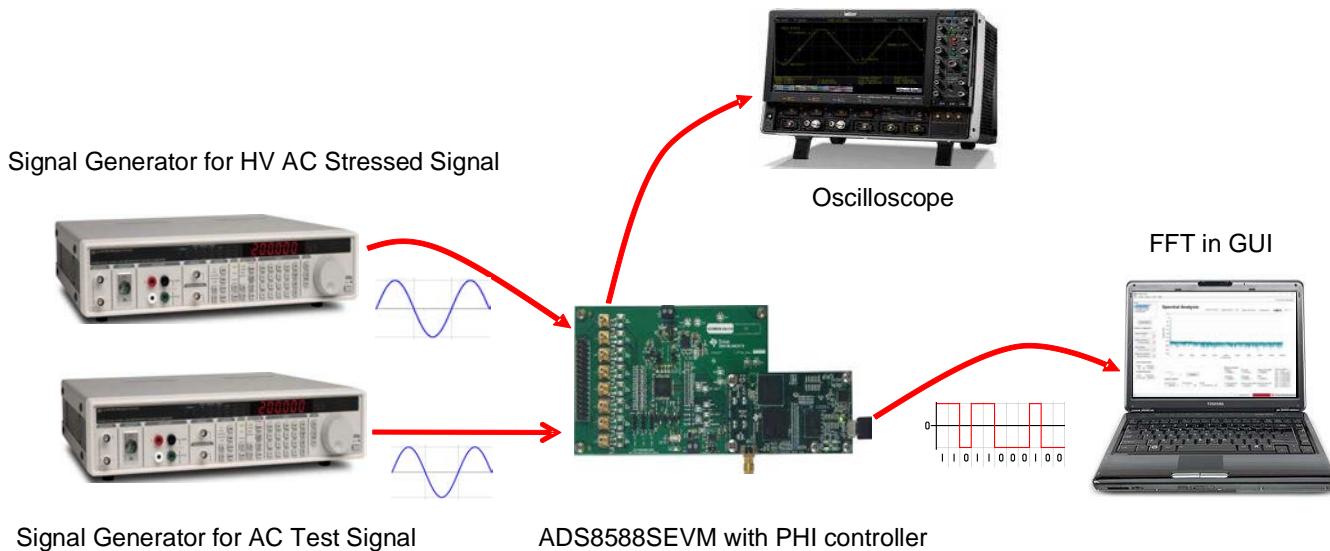


2. 选择 R_{ext} 或 C_{ext} 以将输入滤波器的带宽设置为所需频率。根据应用的不同，可能需要不同的截止频率。在此示例中，为适应 50Hz 信号的 128 次谐波，截止频率必须为 6.4kHz。此示例还需要 1nF 电容器，因为 1nF 是常见的工业输入滤波器电容值。应用公式后，外部电阻器 (R_{ext}) 确定为 $24.9k\Omega$ 。请注意，在该步骤中计算出的外部电阻器大于步骤 1 中的最小电阻值（即 $R_{ext} > R_{ext(min)}$ ）。

$$R_{EXT} = \frac{1}{2\pi \cdot f_c \cdot C_{EXT}} = \frac{1}{2\pi (6.4kHz) (1nF)} = 24.9k\Omega$$

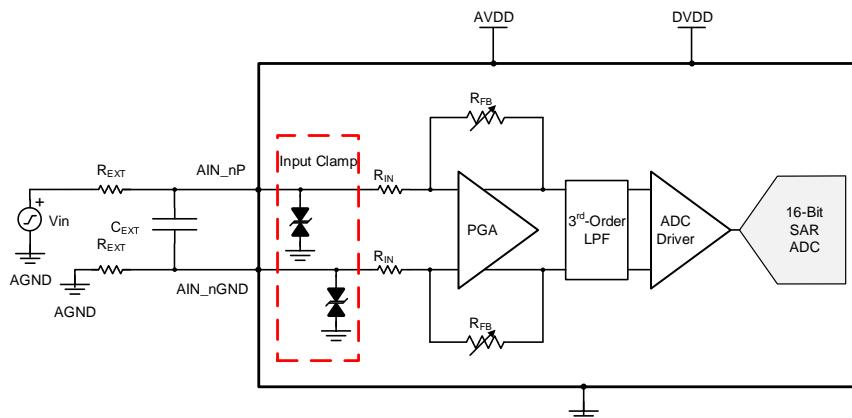
测试设置

在具有多通道器件的实际应用中，可能一个通道上施加了过压信号，而其他通道上有有效信号。在此示例中，希望在有有效信号的通道上实现良好的性能，同时保护通道免受过压信号的损害。本指导手册文档中的测量均通过施加到通道 1 的过压信号和施加到其他通道的有效信号完成。所有输入均使用“组件选择”中设计的电路予以保护。下图显示了测试设置。



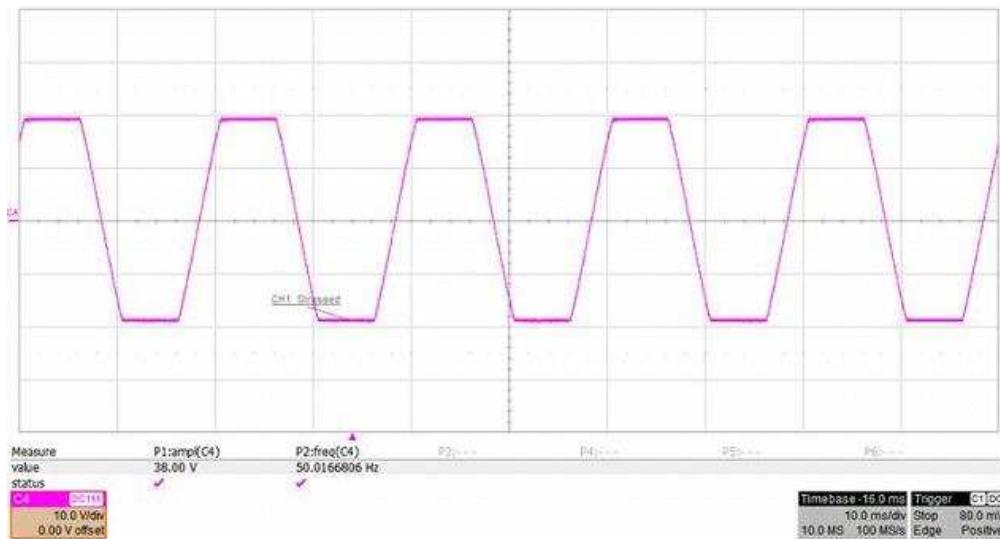
器件保护

下图显示了 ADS8588S 内每个模拟输入通道的简化电路。在 8 个模拟输入通道的每一个通道上设计了一个内部钳位保护电路，它允许每个模拟输入摆动高达 $\pm 15V$ 的最大电压。如果输入电压超过 $\pm 15V$ ，内部输入钳位电路可能会开启。进一步增加过压信号将导致保护电路中的电流升高（请参阅《采用单电源并具有双极性输入的 ADS8588S 16 位高速 8 通道同步采样 ADC》数据表中的输入钳位保护电路的 I-V 曲线）。高输入电流可能具有破坏性，降低甚至破坏 ADC 器件。这就是我们将电流限制在 1mA 以下的原因（请参阅“组件选择”部分）。发生故障事件时，钳位保护电路将开启，并将输入电压限制在大约 15V，而将电流限制在 1mA 以下。



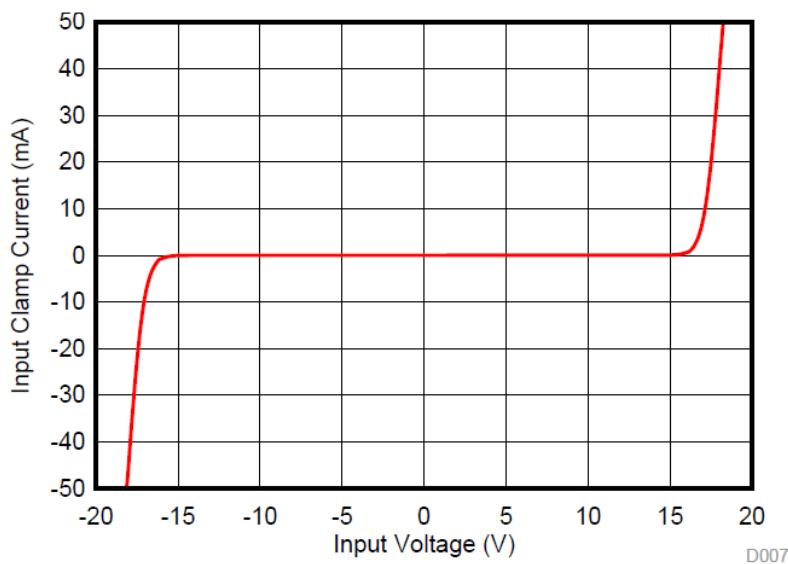
过压条件下的 ADC 输入 (AIN_P)

下图显示了施加 $\pm 30\text{V}_{\text{peak}}$ 过压信号时的 ADC 输入电压。请注意，钳位将开启并把 ADC 输入限制为 $\pm 15\text{V}_{\text{peak}}$ 。为保护 ADC 免受损坏，外部电阻器 R_{EXT} 会将电流限制在 1 毫安以下。



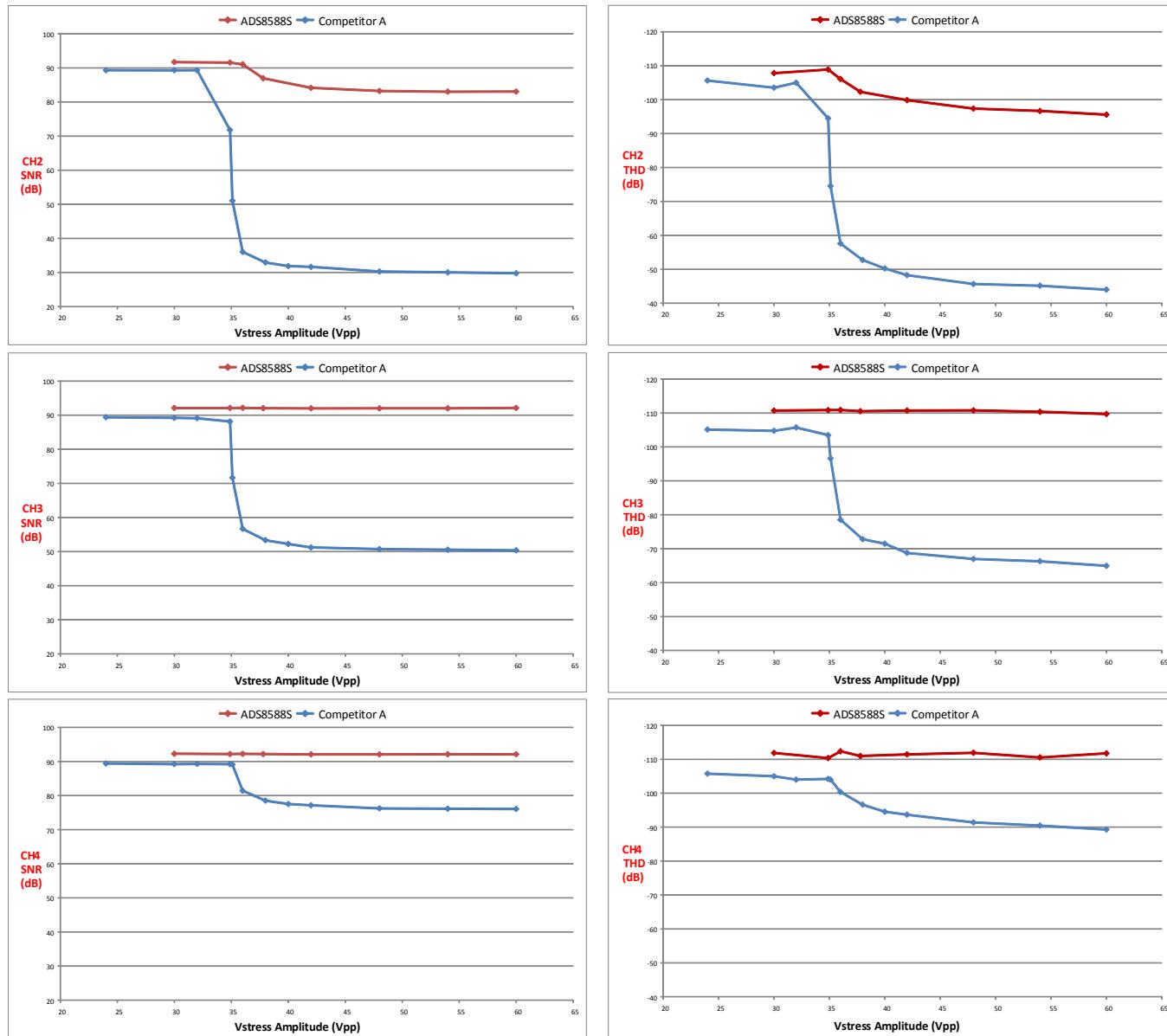
内部输入钳位保护电路的 I-V 曲线

下图显示了内部钳位的 V-I 曲线。请注意，对于 $\pm 15\text{V}$ 范围内的输入电压，钳位将保持关闭状态且泄漏非常低。而当电压超出 $\pm 15\text{V}$ 范围时，它将开启并进行限制。



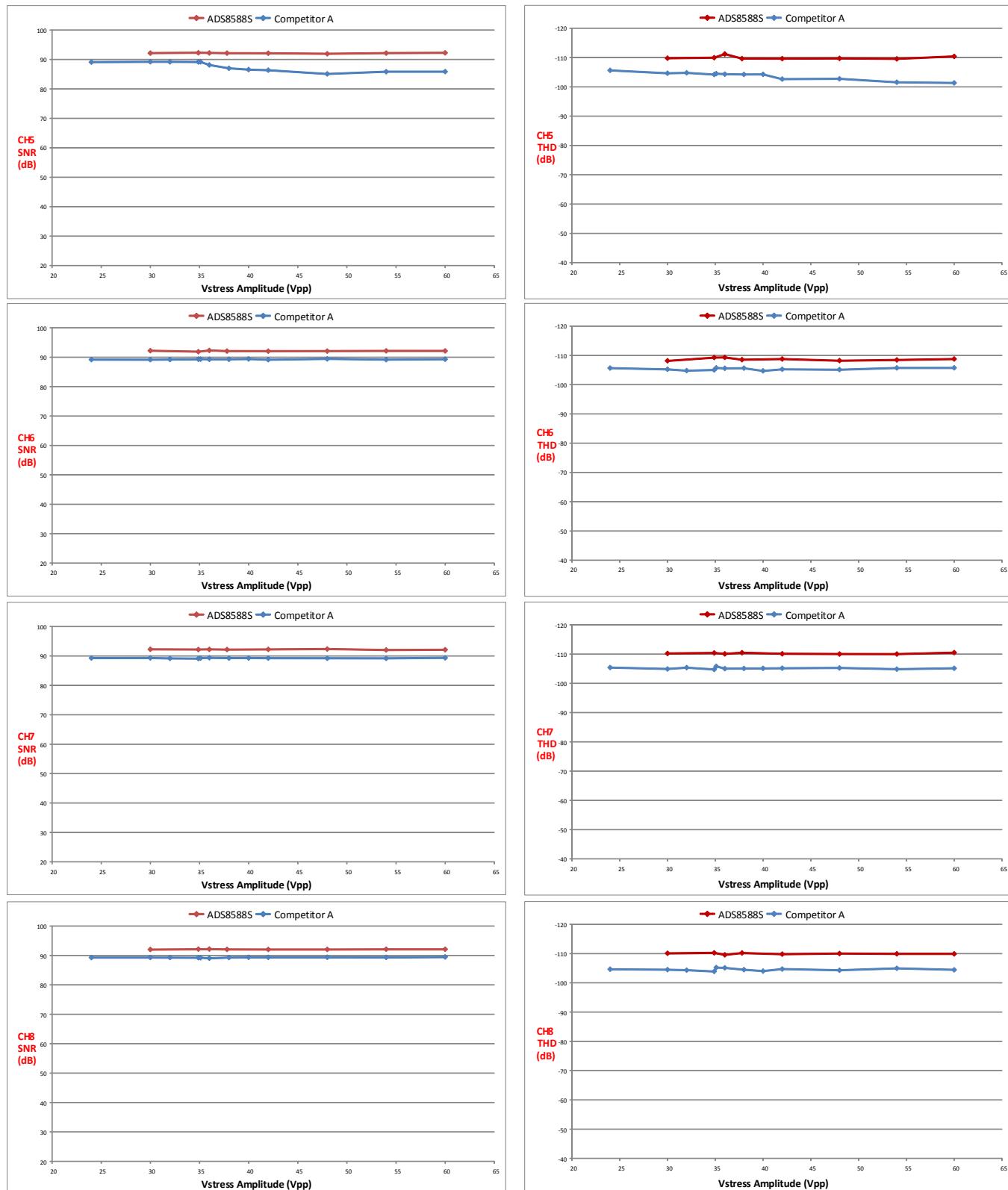
SNR 和 THD (通道 1 = 过压)

以下几个图采集了在通道 1 上施加 $\pm 30\text{Vpeak}$ (60Vpp) 电气过载信号并且其余通道连接到有效输入信号 (1kHz 、 -0.5dBFS 正弦波) 时的数据。具有有效输入信号的通道的 SNR 和 THD 是通过施加到通道 1 的过压信号来测出的。该测试针对 ADS8588S 以及引脚对引脚兼容型竞争对手器件进行。请注意，ADS8588S SNR 和 THD 不受故障信号的影响，即使受到影响，影响也很小。另一方面，竞争对手器件的 SNR 和 THD 性能在很大程度上受故障信号的影响。请注意，该电路也使用 $\pm 15\text{Vpeak}$ 、 $\pm 18\text{Vpeak}$ 、 $\pm 21\text{Vpeak}$ 、 $\pm 24\text{Vpeak}$ 和 $\pm 27\text{Vpeak}$ 信号进行了测试。正如预期的那样，较大的过载信号会产生最坏情况的结果。



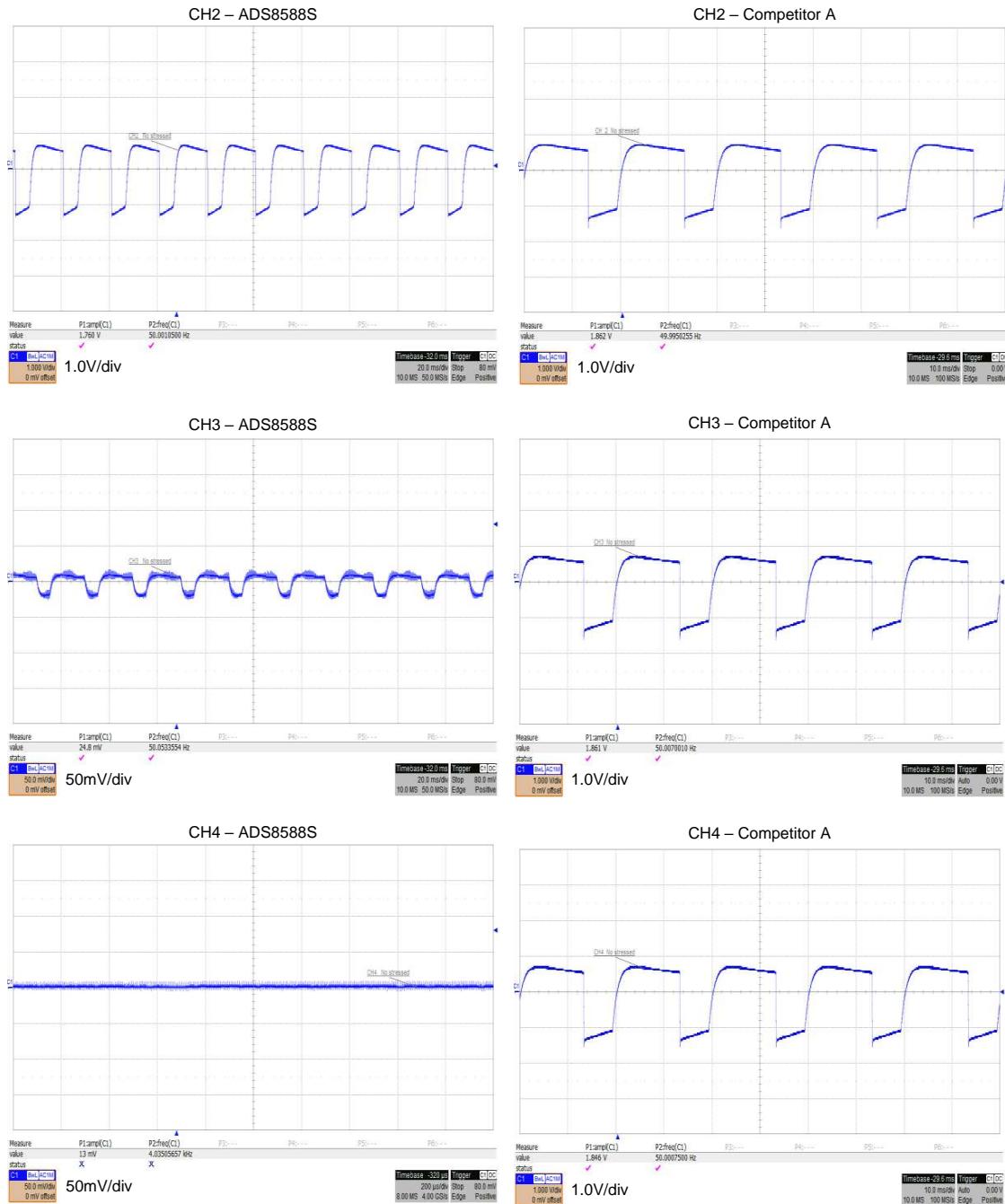
SNR 和 THD (通道 1 = 过压) (续)

这是 SNR 和 THD 测量的延续, 其中将 $\pm 30\text{Vpeak}$ (60Vpp) 故障信号应用于通道 1, 并将有效输入信号应用于其他通道的性能验证。



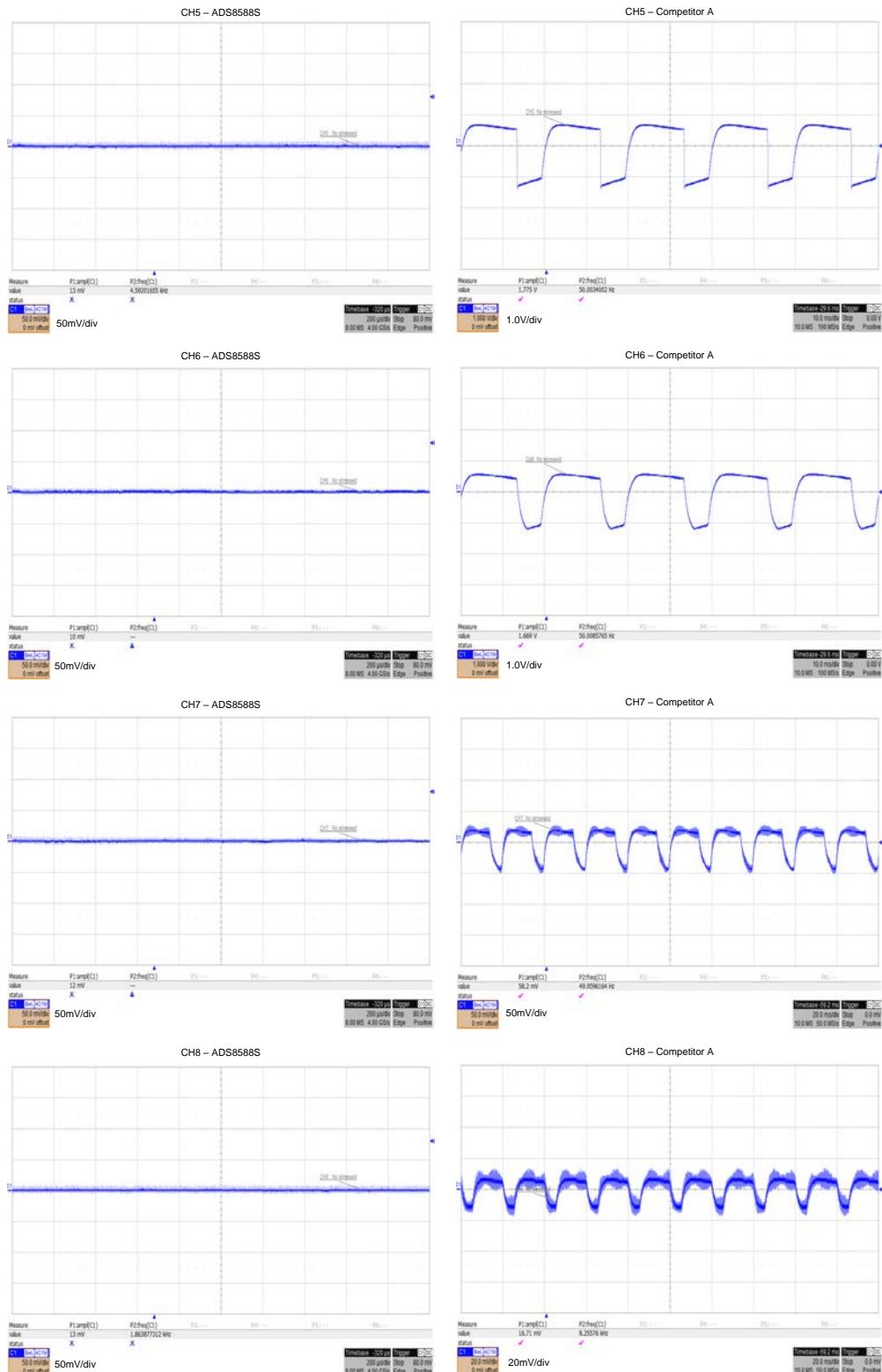
故障信号馈通到其余通道

以下几个图采集了在通道 1 上施加 $\pm 30V_{peak}$ ($60V_{pp}$) 电气过载信号并且其余通道悬空时的数据。我们使用示波器来测量过压信号到悬空通道的馈通。请注意，对于通道 2，ADS8588S 和竞争对手器件是类似的。在其余通道 (CH3 至 CH8) 上，ADS8588S 的馈通远小于 TI 器件。这一情况明显表明，对于 ADS8588S，当系统中的一个通道出现过压故障时，具有有效输入信号的通道的运行不会受到显著影响。另一方面，对于竞争对手器件，所有通道都受到故障的不利影响。请注意，该电路也使用 $\pm 15V_{peak}$ 、 $\pm 18V_{peak}$ 、 $\pm 21V_{peak}$ 、 $\pm 24V_{peak}$ 和 $\pm 27V_{peak}$ 信号进行了测试。正如预期的那样，较大的过载信号会产生最坏情况的结果。



故障信号馈通到其余通道 (续)

这是馈通测试的延续, 表明具有有效输入信号的 ADS8588S 通道不受故障通道的影响。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

德州仪器 (TI)，[《在集成模拟前端 \(AFE\) 中减少外部 RC 滤波器电路对增益和漂移误差的影响：±10V》](#)

德州仪器 (TI)，[《可在集成式模拟前端 \(AFE\) SAR ADC 上增大输入范围的电路》](#)

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
ADS8588S	16 位、8 通道同步采样、双极性输入 SAR ADC	http://www.ti.com/product/cn/ADS8588S	http://www.ti.com/adcs
REF5025	低噪声、低漂移、高精度电压基准	http://www.ti.com/product/cn/REF5025	http://www.ti.com/zh-cn/power-management/voltage-reference

数字隔离式 ADS8689 电路设计

Reed Kaczmarek

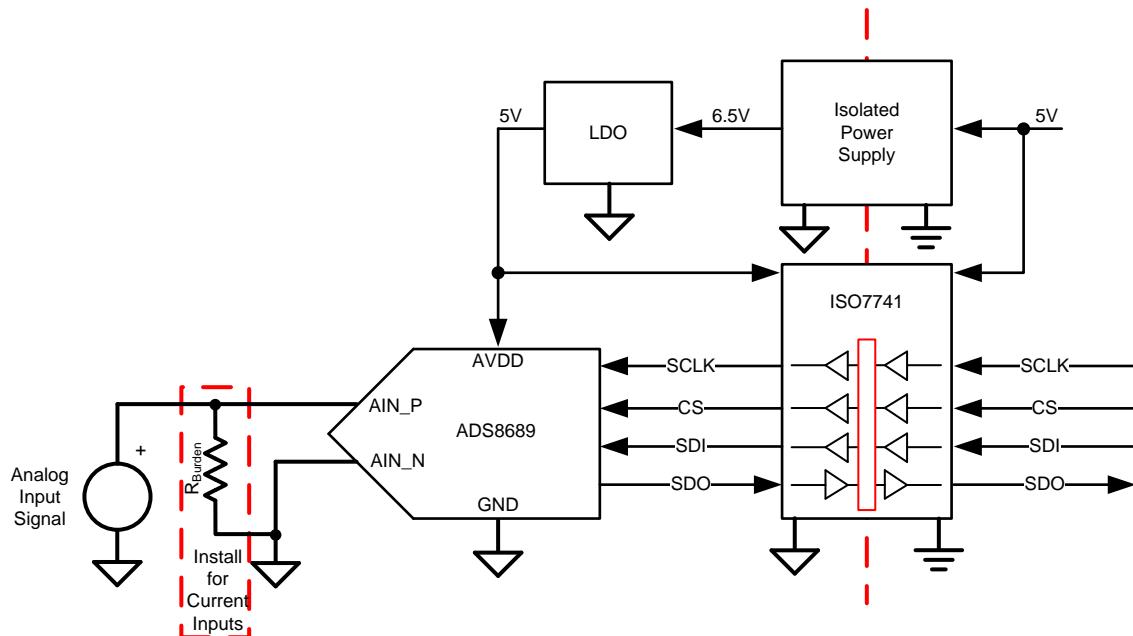
输入	ADC 输入	数字输出 ADS7042
$V_{inMin} = -12.288V$	$AIN_P = -12.288V, AIN_N = 0V$	8000_H 或 -32768_{10}
$V_{inMax} = 12.288V$	$AIN_P = 12.288V, AIN_N = 0V$	$7FFF_H$ 或 32767_{10}

电源		
AVDD	Vee	Vdd
5V	6.5V	5V

设计 说明

此设计展示了一款能够在最大吞吐量下实现全面交流性能的数字隔离式高压 SAR ADC。此设计旨在用于通道间隔离式模拟输入模块，还可用于测量具有极大共模的信号。可编程逻辑控制器、模拟输入模块以及许多 4mA 至 20mA 信号 应用 将受益于此设计。请参阅《[隔离式电源低噪声电路：5V、100mA](#)》以详细了解适合这些 应用中的环流的隔离式电源设计。本指导手册包含设计文件链接。

该电路实现方案适用于如下一些 应用：[模拟输入模块](#)、[心电图 \(ECG\)](#)、[脉动式血氧计](#) 和[临床患者监护仪](#)。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	计算值	测得的值
SCLK 频率	6.66MHz	6.67MHz
采样速率	100ksps	100ksps
信噪比 (SNR)	92dB	最小值: 92.29dB 最大值: 92.46dB
总谐波失真 (THD)	-112dB	最小值: -108.8dB 最大值: -111.38dB

设计注意事项

1. 选择符合系统输入电压范围、采样速率和分辨率要求的 SAR ADC。此内容涵盖在组件选择部分之中。
2. 选择符合所需的隔离规格并具有正确通道数量和通道方向的数字隔离器。此内容涵盖在组件选择部分之中。
3. 安装用于电流输入的负载电阻器。此设计将消除由于通道间隔离而造成的任何输入共模限制。选择的负载电阻器应使最大电流输入保持在 SAR ADC 的满量程范围内。

组件选择

1. 选择符合系统输入电压范围、采样速率和分辨率要求的 SAR ADC:
 - 所需的输入范围: $\pm 12V$
 - 所需的有效位数 (ENOB): 14 位
 - 所需的采样速率: 100ksps
 - ADS8689 输入范围: $\pm 12.228V$
 - ADS8689 ENOB: 14.8 位
 - ADS8689 最大采样速率: 100ksps

注: 很多 TI SAR ADC 都符合以上列出的规格。

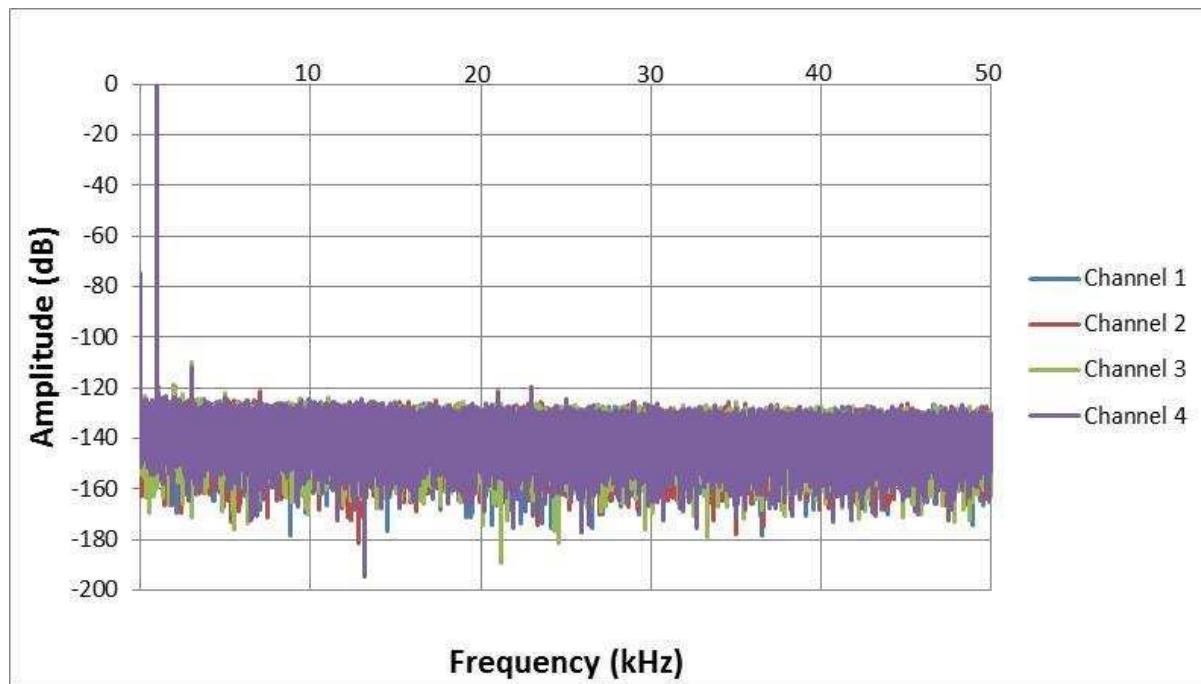
2. 选择符合所需的隔离规格并具有正确双向通道数的数字隔离器:
 - TI 提供了额定隔离范围在 $2.5kV_{RMS}$ 至 $5.7kV_{RMS}$ 之间的数字隔离器。
 - 根据系统要求选择隔离额定值。
 - 对于标准的 SPI 接口, 数字隔离器需要 4 个通道, 其中 3 个通道在同一方向, 另 1 个通道在相反方向。
 - ISO774x 是适用于 4 通道器件的数字隔离器系列, 这些隔离器具有所有通道方向组合, 并允许选择 $2.5kV_{RMS}$ 或 $5.0kV_{RMS}$ 的隔离额定值。
3. 了解数字隔离器对数字信号期望的延迟:
 - ISO7741 具有 10.7ns 的典型传播延迟 (最大值为 16ns)。
 - 往返隔离延迟为 21.4ns (典型值) 或 32ns (最大值)。
 - SCLK 运行在 6.66MHz 频率下, 因此产生的周期为 150ns。
 - 典型的往返延迟为 SCLK 周期的 14%。
 - 最大的往返延迟为 SCLK 周期的 21%。

注: 来自隔离器的延迟会导致相对于 SCLK 的理想 SDO 读取与实际 SDO 读取之间出现延迟。此延迟是可以调整的, 方法是增加一个 SCLK 返回信号, 该信号将通过数字隔离器传输到所有对象以便在完全正确的时间读取 SDO。添加一个返回时钟需要用到另一个隔离通道。

测出的 FFT

该性能是在定制的 4 通道、通道间隔离式 ADS8689 PCB 上测得的。输入信号为 24Vpp、1kHz 正弦波。交流性能显示最小 $\text{SNR} = 92.2\text{dB}$ 且最小 $\text{THD} = -108.8\text{dB}$ ，这与该 ADC 的额定性能 ($\text{SNR} = 92\text{dB}$ 且 $\text{THD} = -112\text{dB}$) 非常匹配。

通道	SNR (dB)	THD (dB)
1	92.29	-109.95
2	92.38	-108.82
3	92.46	-109.53
4	92.42	-111.38



TVS 二极管性能下降

此设计中使用了 14V 双向 TVS 二极管来保护 SAR ADC 的输入。由于增加了电容，TVS 二极管实际上会使总谐波失真 (THD) 性能降低。在安装了 TVS 二极管的情况下会发现 THD 比未安装情况下的相应值差大约 6dB。

设计中采用的器件

器件	主要特性	链接	类似器件
ADS8689 ⁽¹⁾	16 位分辨率, SPI, 100ksps 采样速率, 单端输入, \pm 12.288V 输入范围。	www.ti.com/product/cn/ADS8689	http://www.ti.com/zh-cn/data-converters/adc-circuit/overview.html
ISO7741 ⁽²⁾	EMC 性能优异的高速四通道增强型数字隔离器	www.ti.com/product/cn/iso7741	http://www.ti.com/zh-cn/isolation/overview.html

⁽¹⁾ ADS8689 具有内部衰减器和可编程增益放大器, 可实现宽输入电压范围。

⁽²⁾ ISO7741 用于隔离数字输入信号。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#), 了解有关 TI 综合电路库的信息。

主要文件链接

数字隔离式 ADS8689 的源文件 – <http://www.ti.com/lit/zip/sbac179>。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

在集成模拟前端 (AFE) 中减少外部 RC 滤波器电路对增益和漂移误差的影响: $\pm 10V$

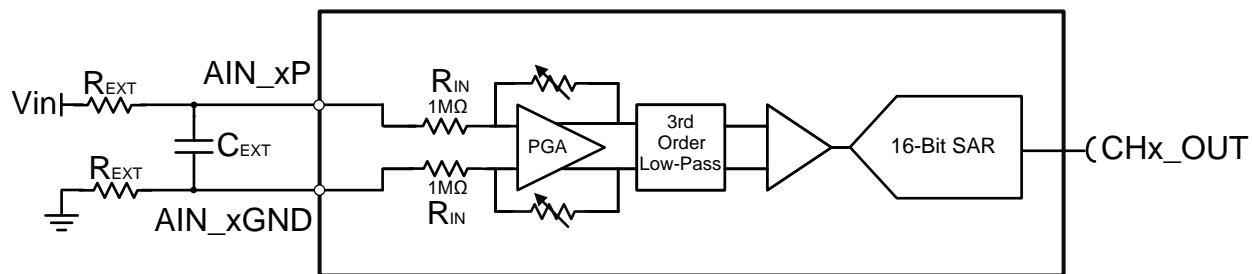
Cynthia Sosa

输入	ADC 输入	数字输出
$V_{inMin} = -10V$	$AIN_xP = -10V$ $AIN_xGND = 0V$	-32768_{10} , 8000_H
$V_{inMax} = 10V$	$AIN_xP = 10V$ $AIN_xGND = 0V$	32767_{10} , $7FFF_H$

电源	
AVDD	DVDD
5V	5V

设计 说明

本指导设计介绍了如何选择滤波器组件值以及如何在完全集成的模拟前端 (AFE) SAR ADC 上尽可能减小该滤波器引入的增益误差和漂移。该设计在 ADS8588S 的 $\pm 10V$ 的满量程范围内使用输入阻抗漂移。该外部 RC 滤波器可最大限度地减小外部噪声，并防止因电气过载而造成损坏。最大限度地减小增益误差和漂移对于终端设备（例如 [多功能继电器](#)、[交流模拟输入模块](#) 和 [终端装置](#)）而言至关重要。本设计介绍了两种校正方法：无校准校正因数法和两点校准法。实施校准可最大限度地减小外部电阻器引入的增益误差和内部器件增益误差，使其均达到可忽略不计的水平。



规格

规格	计算值	测得的值
引入的增益误差 (25°C)	0.9901%	0.9894%
引入的增益误差 (125°C)	0.995%	-1.1388%
引入的增益误差漂移	0.49ppm/°C	-0.8031ppm/°C

设计说明

1. 使用低温漂 R_{EXT} 来维持低温漂并最大限度地减小增益误差。本设计采用温度系数为 25ppm/°C、容差为 $\pm 0.1\%$ 的电阻器。
2. 内部可编程增益放大器 (PGA) 具有恒定的阻性阻抗: $1M\Omega$
3. 引入的 R_{EXT} 值与其引入的误差成正比
4. 校准还可用于消除系统的失调增益误差
5. [TI 高精度实验室 – ADC 培训视频系列](#)介绍了计算增益和失调误差以及通过校准消除这些误差的方法, 请观看 [《了解并校准 ADC 系统的失调电压和增益》](#)。《使用 SPICE Monte Carlo 工具进行统计误差分析》介绍了如何使用 [Monte Carlo Analysis](#) 来进行统计误差分析。

组件选择

外部抗混叠 RC 滤波器可减小噪声并防止因电气过载而造成损坏; 如果所用电阻器值较大, 这将会进一步限制输入电流。较大的外部电阻值还将提供低截止频率, 这正是继电器保护应用所需要的, 因为输入频率通常为 50Hz 或 60Hz。此外, 平衡的 RC 滤波器配置是实现良好共模噪声抑制效果的必要条件; 正负输入路径上均配有匹配的外部电阻器。为了最大限度地减小引入的漂移误差, 外部电阻器须为低温漂 (25ppm/°C) 电阻器。

1. 根据所需的截止频率选择高值 R_{EXT} 。本设计采用了 320Hz 的截止频率, 以便消除 50Hz 或 60Hz 输入信号的谐波。

$$R_{EXT} = 10k\Omega$$

2. 选择 C_{EXT}

$$C_{EXT} = \frac{1}{2 \cdot \pi \cdot f_C \cdot 2 \cdot R_{EXT}} = \frac{1}{2 \cdot \pi \cdot 320 \text{ Hz} \cdot 2 \cdot 10 \text{ k}\Omega} = 24.8 \text{ nF}$$

可用的标准电容器最接近值 $C_{EXT} = 24\text{nF}$

计算增益误差漂移

本部分介绍如何计算引入的增益误差漂移。与内部器件漂移相比, 由于外部滤波器电阻器而额外带来的漂移相对较小。

$$R_{IN} = 1M\Omega, R_{EXT} = 10k\Omega, C_{EXT} = 24\text{nF}$$

1. 计算最大负漂移 (-25ppm/°C) 造成的效果内部阻抗

$$R_{IN(-25\text{ ppm }/\text{ }^{\circ}\text{C})} = R_{IN} \cdot [\text{Drift (ppm }/\text{ }^{\circ}\text{C)} \cdot \delta T(\text{ }^{\circ}\text{C}) + 1]$$

$$R_{IN(-25\text{ ppm }/\text{ }^{\circ}\text{C})} = 1M\Omega \cdot [-25 \text{ ppm }/\text{ }^{\circ}\text{C} \cdot (125 \text{ }^{\circ}\text{C} - 25 \text{ }^{\circ}\text{C}) + 1]$$

$$R_{IN(-25\text{ ppm }/\text{ }^{\circ}\text{C})} = 0.9975 \text{ M}\Omega$$

2. 计算最大正漂移 (25ppm/°C) 造成的效果外部电阻

$$R_{EXT(+25\text{ ppm }/\text{ }^{\circ}\text{C})} = R_{EXT} \cdot [\text{Drift (ppm }/\text{ }^{\circ}\text{C)} \cdot \delta T(\text{ }^{\circ}\text{C}) + 1]$$

$$R_{EXT(+25\text{ ppm }/\text{ }^{\circ}\text{C})} = 10 \text{ k}\Omega \cdot [25 \text{ ppm }/\text{ }^{\circ}\text{C} \cdot (125 \text{ }^{\circ}\text{C} - 25 \text{ }^{\circ}\text{C}) + 1]$$

$$R_{EXT(+25\text{ ppm }/\text{ }^{\circ}\text{C})} = 10.025 \text{ k}\Omega$$

3. 计算外部电阻器在室温下引入的名义增益误差

$$\text{GainError} (R_{\text{EXT}})_{\text{RoomTemp}} = \frac{1}{1 + \frac{R_{\text{IN}}}{R_{\text{EXT}}}}$$

$$\text{GainError} (R_{\text{EXT}})_{\text{RoomTemp}} = \frac{1}{1 + \frac{1\text{M}\Omega}{10\text{k}\Omega}}$$

$$\text{GainError} (R_{\text{EXT}})_{\text{RoomTemp}} = 0.009901 \text{ or } 0.9901\%$$

4. 计算外部电阻器在最高额定温度下引入的名义增益误差

$$\text{GainError} (R_{\text{EXT}})_{125^\circ\text{C}} = \frac{1}{1 + \frac{0.9975\text{M}\Omega}{10.025\text{k}\Omega}}$$

$$\text{GainError} (R_{\text{EXT}})_{125^\circ\text{C}} = 0.009950 \text{ or } 0.995\%$$

5. 计算外部电阻器引入的增益误差漂移

$$\text{GainError_Drift}(R_{\text{EXT}}) = \frac{\text{GainError}(R_{\text{EXT}})_{\text{RoomTemp}} - \text{GainError}(R_{\text{EXT}})_{125^\circ\text{C}}}{\delta T} \cdot 10^6$$

$$\text{GainError_Drift}(R_{\text{EXT}}) = \frac{0.009901 - 0.00950}{(125^\circ\text{C} - 25^\circ\text{C})} \cdot 10^6$$

$$\text{GainError_Drift}(R_{\text{EXT}}) = -0.49\text{ppm/}^\circ\text{C}$$

ADS8588S 的最大增益误差温漂为 $\pm 14\text{ppm/}^\circ\text{C}$ ，这要比计算得出的外部引入漂移误差高好几个数量级，因此引入的误差可忽略不计。外部电阻器引入的最低温漂误差与输入阻抗的低温漂系数有很大关系 ($\pm 25\text{ppm/}^\circ\text{C}$)。

为了测试引入的增益误差漂移，需在 ADC 线性范围内施加两个分别与满量输入程范围相差 0.5V 的测试信号并对其进行采样。这些信号的施加与采样条件包括配备和不配备外部 RC 滤波器两种情况。测量的执行温度则包括 25°C 和 125°C 两种条件。我们通过寻找四种不同测试条件各自的理想斜率与实测斜率百分比误差来得出百分比增益误差，这样便可以测得四种不同的百分比增益误差。然后，将百分比增益误差转化为小数格式并按照上述第 5 步进行计算，即可得出配备和未配备 RC 情况下的漂移 (ppm/°C)。引入的增益误差漂移为存在 RC 情况下的漂移减去不存在 RC 情况下的漂移。

无校准校正

无校准校正的目标是得出 RC 滤波器造成损失之前的输入电压，具体的操作方式为：根据使用分压器测得的 ADC 测量样本反推出输入电压。

1. 施加已知测试信号并测量等效代码

V_{in}	测得的代码	等效实测输入
9.5V	30841	9.412

2. 计算 RC 损耗前的输入电压

$$V_{IN_NoLoss} = V_{IN_Equivalent} \cdot \frac{R_{EXT} + R_{IN}}{R_{IN}}$$

$$V_{IN_NoLoss} = 9.412 \cdot \frac{1M\Omega + 10k\Omega}{1M\Omega}$$

$$V_{IN_NoLoss} = 9.50612V$$

无校准校正测量

使用电压校正会有一定的帮助，但是这并不是最常用的方法。在室温下，校正因数可能会由于内部阻抗的变化而具有最大 0.2456% 的误差。

室温 (25°C) 测量				
V_{in}	代码	读数	校正	误差 %
9.5	30841	9.412	9.506120	0.0644
8.5	27594	8.421	8.505210	0.0613
5	16232	4.954	5.003540	0.0708
0	1	0	0.000000	-
-5	-16230	-4.953	-5.002530	0.0506
-8.5	-27593	-8.421	-8.505210	0.0613
-9.5	-30839	-9.411	-9.505110	0.0538

两点校准方法

两点校准法会在 ADC 线性范围内施加两个分别与满量程输入范围相差 0.5V 的测试信号并对其进行采样。然后，使用这些样本测量值计算线性传递函数的斜率和偏移量。校准将会消除外部电阻器引入的增益误差和内部器件的增益误差。

1. 施加取值为输入线性范围 2.5% 的测试信号

V _{min}	测得的代码
-9.5V	-30839

2. 施加取值为输入线性范围 97.5% 的测试信号

V _{max}	测得的代码
9.5V	30841

3. 计算斜率和偏移量这两个校准系数

$$m = \frac{Code_{max} - Code_{min}}{V_{max} - V_{min}}$$

$$m = \frac{30841 - (-30839)}{9.5 - (-9.5)} = 3246.3158$$

$$b = Code_{min} - m \cdot V_{min}$$

$$b = (-30839) - 3246.3 \cdot (-9.5 V) = 1.0001$$

4. 将校准系数应用至后续的所有测量

$$V_{in,Calibrate} = \frac{Code - b}{m}$$

$$V_{in,Calibrate} = \frac{30841 - 1.0001}{3246.3158} = 9.5000$$

两点校准方法测量

校准系数

$$m = 3246.3158; b = 1.0001$$

在没有校准的情况下，室温条件下会存在增益误差。对来自 ADC 的测量结果进行校准后，可最大限度地减小增益误差，使其接近于零。

室温 (25°C) 测量					
V_{IN}	代码	未经校准的 V_{IN}	校准后的 V_{IN}	未经校准的电压误差 %	经过校准的电压误差 %
9.5	30841	9.412	9.500000	-0.926316	-0.000001
8.5	27594	8.421	8.499789	-0.929412	-0.002480
5	16232	16232	4.999822	-0.920000	-0.003568
0	1	0	0.000000	-	-
-5	-16230	-4.953	-4.999822	-0.0940000	-0.003567
-8.5	-27593	-8.421	-8.500097	-0.929412	0.001144
-9.5	-30839	-9.411	-9.500000	-0.936842	0.000000

正如预期那样，暴露在高温环境下时，增益误差会增大。施加校准后，电压误差会减小，但不会完全消失，仍然存在的误差为漂移误差。

高温 (125°C) 测量					
V_{IN}	代码	未经校准的 V_{IN}	校准后的 V_{IN}	未经校准的相对电压误差 %	经过校准的相对电压误差 %
9.5	30826	9.407	9.495379	-0.978947	-0.048639
8.5	27582	8.417	8.496093	-0.976471	-0.045968
5	16224	4.951	4.997357	-0.980000	-0.052854
0	0	0	-0.000308	0	-
-5	-16224	-4.951	-4.997973	-0.980000	-0.040531
-8.5	-27581	-8.417	-8.496401	-0.976471	-0.042344
-9.5	-30826	-9.407	-9.495995	-0.978947	-0.042153

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

设计中采用的器件

器件	主要特性	链接	类似器件
ADS8588S	采用单电源并具有双极输入的 16 位高速 8 通道同步采样 ADC	www.ti.com/product/cn/ADS8588S	www.ti.com/cn/adcs

修订历史记录

修订版本	日期	更改
A	2019 年 1 月	缩短了标题，更新了第一页的标题。

隔离式电源, 低噪声电路: 5V、100mA

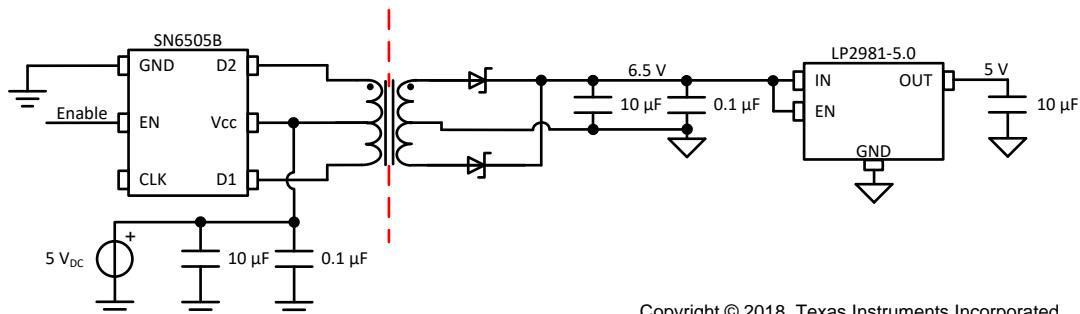
Reed Kaczmarek

电源		
AVDD	Vee	Vdd
5.0V	6.5V	5.0V

设计说明

此设计展示了采用变压器驱动器和低压降稳压器 (LDO) 的隔离式电源。此设计旨在与数字隔离式 SAR ADC 结合使用 (如 [数字隔离式 ADS8689 设计](#) 中所示)。[工业](#) 应用需要隔离接口的情况下, 便是此设计与 SAR ADC 结合后的主要应用场合。根据输出电流要求和输出电压噪声要求不同, 可以选择不同的变压器驱动器和 LDO。该电源的设计和测试均基于采用 ADS8689 的 PCB, 本文档稍后会显示 ADS8689 的性能以证明该电源的有效性。

该电路实现方案适用于如下一些应用: [模拟输入模块](#)、[心电图 \(ECG\)](#)、[脉动式血氧计](#) 和 [临床患者监护仪](#)。



Copyright © 2018, Texas Instruments Incorporated

规格

规格	目标值	测得值
LDO 输出电流	< 100mA	每通道 16mA
LDO 输出电压噪声	< 1mV _{RMS}	不适用
ADS8689 信噪比 (SNR)	92dB	92.4dB
ADS8689 总谐波失真 (THD)	-112dB	111.3dB

设计注意事项

1. 确定变压器次级侧所需的电源电流。此信息将用于组件选择。
2. 选择变压器和变压器驱动器对于设计正确的隔离式电源非常重要。
3. SN6505B 上的 CLK 引脚可连接到外部时钟或悬空以便使用内部 420kHz 时钟。

组件选择

1. 根据所需的输出电流选择变压器驱动器。
 - SN6505 将提供高达 1A 的输出电流。SN6505A 具有 160kHz 内部时钟，而 SN6505B 具有 420kHz 内部时钟。
 - SN6501 将提供高达 350mA 的输出电流。
2. 选择具有所需匝数比和电流额定值的变压器。
 - 此设计采用 5V 输入并产生 6.5V 输出。匝数比由如下公式确定:

$$\frac{n_p}{n_s} = \frac{V_{IN}}{V_{OUT}} = \frac{5V}{6.5V} = \frac{1}{1.3} \quad (1)$$
 - 此设计采用来自 Wurth Electronics 的 760390014，因为它具有 1:1.3 的匝数比和满足 100mA 设计规格的电流额定值。
3. 选择低压降稳压器 (LDO) 以便使用变压器输出并产生低噪声电源电压。
 - a. 选择的 LDO 应满足系统的输出电流要求和系统的输出电压噪声要求。
 - b. 此设计选择的 LP2981-5.0 是一种固定输出电压 LDO。该 LDO 能够提供 100mA 的输出电流。此外，该 LDO 的输出非常精确，输出电压噪声只有 160μV_{RMS}。
4. 选择用于快速切换 SN6505B 的整流器二极管。
 - 《适用于隔离式电源的 SN6505x 低噪声 1A 变压器驱动器》产品说明书建议使用低成本的肖特基整流器 MBR0520L。
 - 正向电压降将从隔离式电源的输出电压中消除。
 - 这些二极管的额定电流必须达到该电源预期的电流电平。

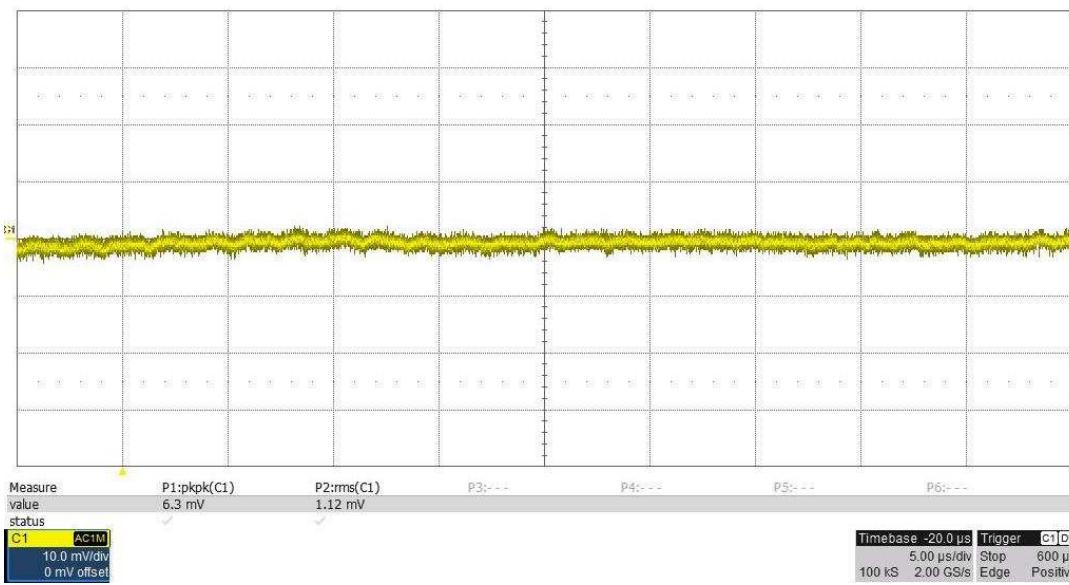
测出的变压器驱动器输出

下图是 SN6505B 两条变压器驱动线路的示波器截图。这些是 411kHz 频率下的 0V 至 5V 脉冲。



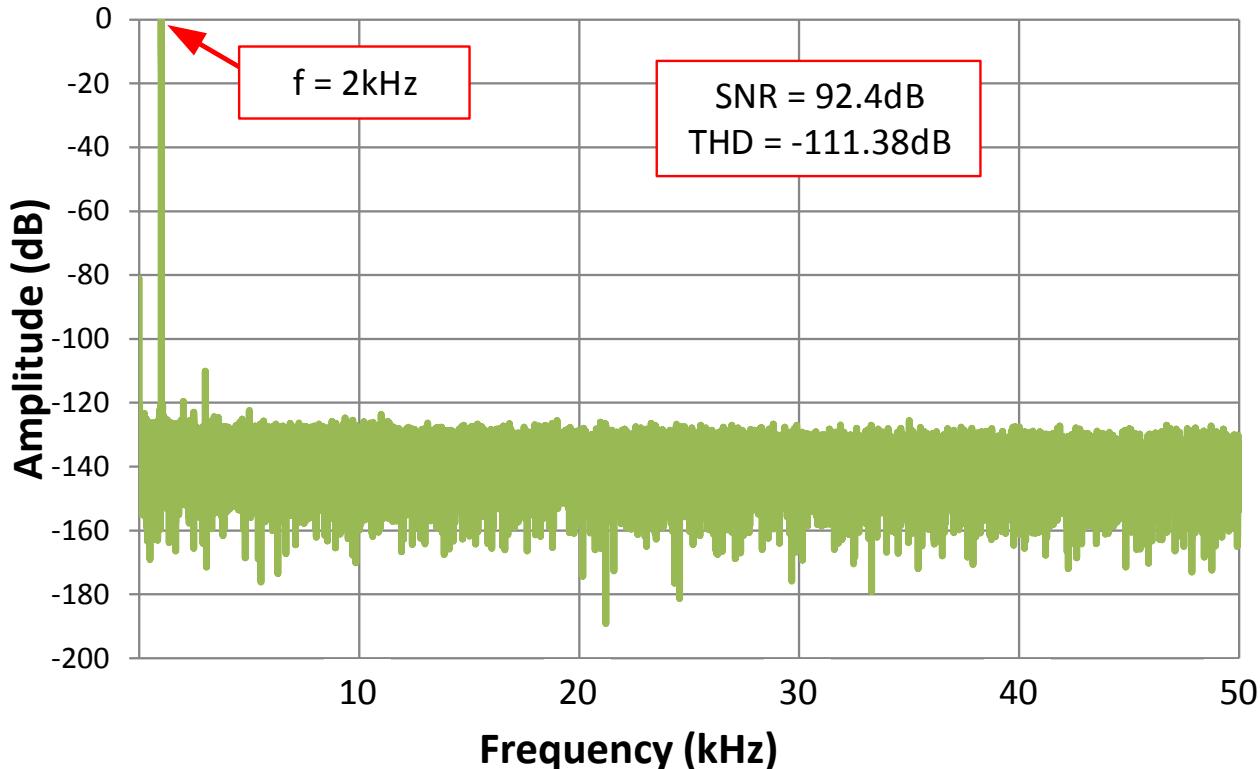
测出的 SN6505B 功率级输出纹波

下图是 SN6505B 功率级整流器之后的输出电压的示波器截图。这是 LP2981-5.0 LDO 的输入。结果: $1.12\text{mV}_{\text{RMS}}$ 。



测出的 FFT

该电源是在通道间隔离式 ADS8689 PCB 上实现的。测量 ADS8689 的交流性能证明了此隔离式电源的有效性。交流性能显示 $\text{SNR} = 92.4\text{dB}$ 且 $\text{THD} = -111.3\text{dB}$ ，这与该 ADC 的额定性能（ $\text{SNR} = 92\text{dB}$ 且 $\text{THD} = -112\text{dB}$ ）非常匹配。



设计中采用的器件

器件	主要特性	链接	类似器件
ADS8689	12 位分辨率, SPI, 1MspS 采样速率, 单端输入, AVDD/Vref 输入范围为 1.6V 至 3.6V。	www.ti.com.cn/product/cn/ADS8689	http://www.ti.com.cn/zh-cn/data-converters/adc-circuit/overview.html
SN6505B	低噪声 1A、420kHz 变压器驱动器	www.ti.com.cn/product/cn/SN6505B	www.ti.com.cn/zh-cn/isolation/transformer-driver/products.html
LP2981	具有关断模式的 100mA 超低压降稳压器	www.ti.com.cn/product/cn/LP2981	http://www.ti.com.cn/zh-cn/power-management/linear-regulators-ldo/overview.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

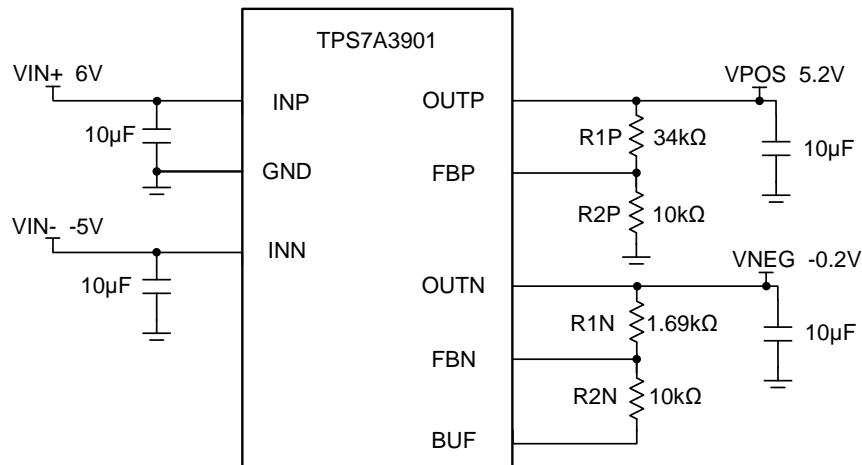
使用一个 **LDO** 为双电源运算放大器电路供电

Reed Kaczmarek

LDO 输入	LDO 输出	输出噪音水平
$V_{in+} > 6V$	5.2V	27 μ VRMS
$V_{in-} < -5V$	-200mV	22 μ VRMS

设计说明

此设计展示了一种可用于创建正运算放大器（运放）电源和小型负运算放大器电源的电源。这个小型负电压是可调的，并且在许多运算放大器中必须借助此电压才能确保线性度降至地电平。此设计展示了 **TPS7A3901**，作为向运算放大器电路创建正极和负极电压轨的电源。如下图所示，该低压降稳压器 (LDO) 在小型负电压的调节能力方面与众不同。这种通用的电路实现方案可用于多种 [工业](#) 应用中的环流。



Copyright © 2018, Texas Instruments Incorporated

规格

采用 LDO 的 ADS8900B 的性能测量结果

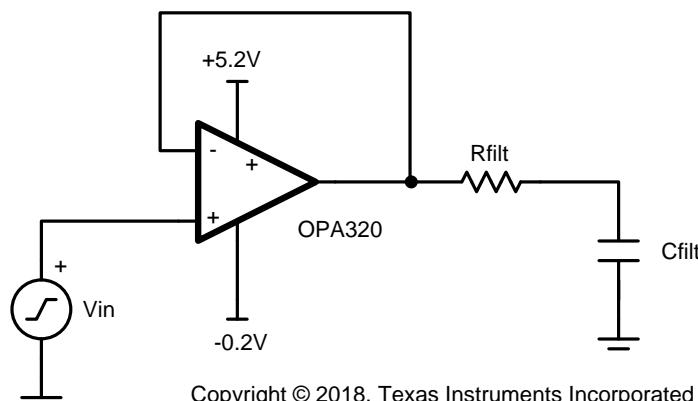
参数	测试条件	产品说明书规格	测出的 ADS8900B 性能
SNR	$V_{in_max} = 5V, V_{in_min} = 0V$	104.5dB	102.2dB
THD	$V_{in_max} = 5V, V_{in_min} = 0V$	-125dB	-123.5dB

设计注意事项

1. 根据共模、输出摆幅和线性开环增益规格，确定运算放大器的线性范围。
2. 设置可调 LDO 输出来匹配运算放大器的线性范围。
3. 根据温度性能选择 X7R 电容器。
4. 在负电源不可用的情况下，另一种解决方案是使用 [低噪声负偏置发生器 \(LM7705\)](#)。

组件选择

1. 下图显示了一种在缓冲器配置中使用 OPA320 的常见配置（具有所需的 0V 至 5V 线性信号摆幅）。电源距离所需输入和输出摆幅均为 200mV。此拓扑确保了该放大器的线性输入和输出摆幅。



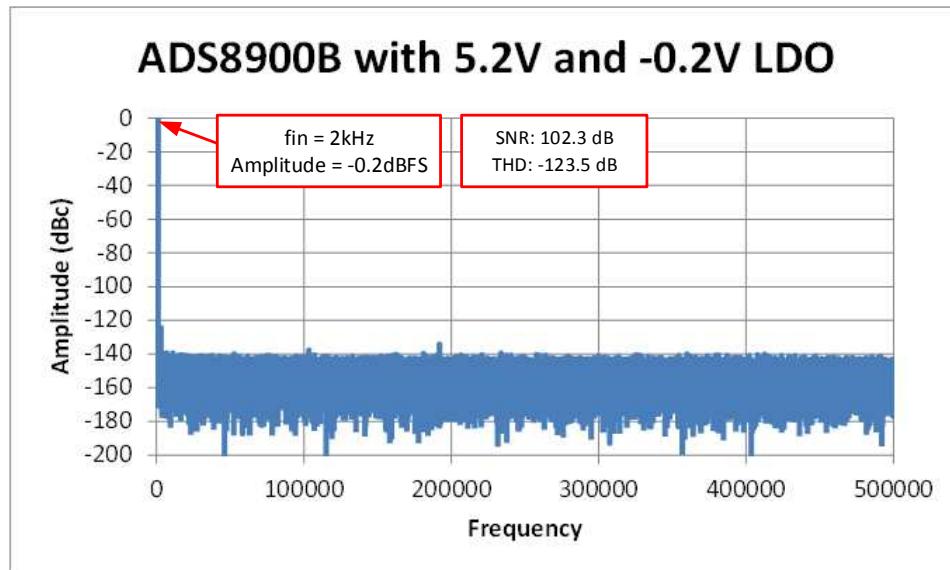
Copyright © 2018, Texas Instruments Incorporated

2. 选择用于可调 LDO 输出的组件。根据先前的 OPA320 示例，系统的电源轨将为 -200mV 和 +5.2V。

所需输出	R1	R2
+5.2V	34k Ω	10k Ω
-200mV	1.69k Ω	10k Ω

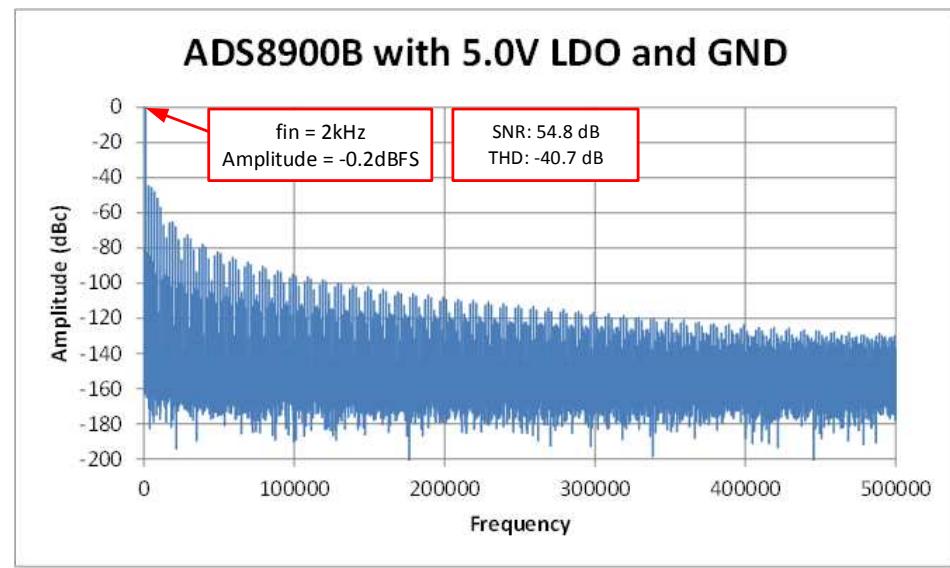
在 LDO 调节至 5.2V 和 -0.2V 的情况下截取的 ADS8900B 20 位 FFT

下面的 FFT 是用非常接近满量程 $\pm 5V$ (-0.2dBFS) 的输入信号测出的。请注意，与电源调节至 5V 和 GND 的情况相比，SNR 和 THD 非常良好。注意 [TPS7A3901](#) 是产生线性 -0.2V 电源的便捷方式。



在 LDO 调节至 5.0V 和 GND 的情况下截取的 ADS8900B 20 位 FFT

下图中所示的 FFT 是用非常接近满量程 $\pm 5V$ (-0.2dBFS) 的输入信号测出的。请注意，与电源调节至 5.2V 和 -0.2V 的情况相比，SNR 和 THD 较差。



设计中采用的器件

器件	主要特性	链接	类似器件
TPS7A3901	TPS7A39 器件是双路、单片、高 PSRR、正负极低压降 (LDO) 稳压器，支持高达 150mA 的拉电流（和灌电流）。该器件具有较宽的输出电压范围，正电压输出范围为 1.2V 至 30V，负电压输出范围为 -30V 至 0V。该器件非常适合产生小型负电源电压，而这种电压在单电源放大器需要小型负电源以便输出可以线性摆动至 0V 的情况下非常有用。	www.ti.com.cn/product/cn/TPS7A39	www.ti.com.cn/product/cn/LM7705⁽¹⁾
ADS8900B	双极性差分输入，带内部基准缓冲器的 SAR ADC，SPI 接口	www.ti.com.cn/product/cn/ADS8900B	www.ti.com/adcs
OPA320	精密，零交叉，20Mhz, RRIO, CMOS 运算放大器	www.ti.com.cn/product/cn/opa320	www.ti.com.cn/opamp

⁽¹⁾ LM7705 是负电压电源的另一种选择。该器件不是 LDO 稳压器，而是开关电容稳压器。

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

修订历史记录

修订版本	日期	更改
A	2019 年 3 月	缩短了标题并将标题角色更改为“数据转换器”。 添加了电路指导手册登录页面的链接。

适用于音频 **DAC** 的有源滤波电路

Paul Frost

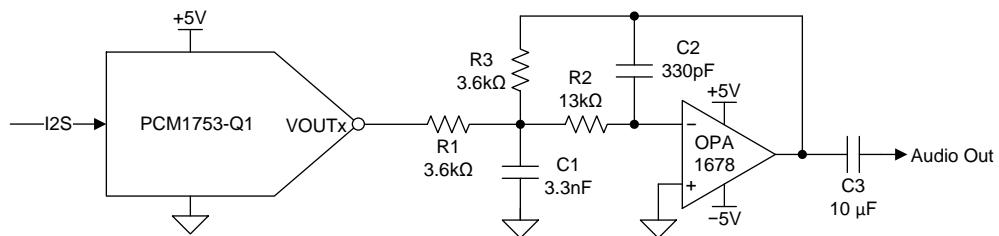
设计目标

滤波器特性

滤波器输入	截止频率	滤波器增益
4V _{PP} , 1.42V _{RMS}	-3dB (23kHz)	-1V/V, 0dB

设计说明

该电路显示了适用于音频数模转换器 (DAC) 应用的二阶有源滤波器的实现。在诸如 [汽车音响主机](#)、家庭影院 [条形音箱](#) 和 [AV 接收器](#) 之类的应用中，在可闻范围内（约 20Hz 至 22kHz）最大程度地减小不良噪声至关重要。因此，许多 Δ - Σ 类型的音频 DAC 实现了噪声整形技术，这种技术可以强制可闻范围内的 DAC 输出侧在过采样功能所产生的噪声，该过程称为“噪声整形”，而噪声本身称为“带外噪音”。许多常见的音频 DAC（如 PCM1753-Q1）都具有噪声整形功能，可将带外噪声强制实现为数字源的采样率 f_s 的在约 50% 以外。尽管该噪声通常被认为是不可闻的，但它可能对音频 DAC 输出端的放大器电路产生不利影响。例如，该带外噪声可能被在更高频率下工作的 D 类放大器混叠回到可闻范围内。此外，如果未实现滤波，那么该噪声也会经历与输出放大器相同的模拟增益。与简单的一阶 RC 滤波器相比，利用二阶有源滤波器设计可以实现更接近可闻频带的更高水平的噪声衰减。此外，由于滤波器中运算放大器的输出驱动能力，它允许系统音频输出的阻抗和电流驱动比音频 DAC 所能提供更低的阻抗和更强的电流驱动。



设计说明

- 必须注意的是，设计的 f_c 针对至少为 44.1kHz 的采样率（这在音频系统中很常见）进行了优化。 f_c 应约为采样率的 50%，以衰减来自 Δ - Σ 调制器的带外噪声。如果使用了更高频率的采样率，则可以在频域中进一步向外移动截止频率，以允许来自音频 DAC 的更宽带宽。
- 并非所有音频 DAC 都需要二阶有源滤波器。某些音频 DAC 具有不同的噪声整形架构，可以使带外噪声更加远离可闻范围，这意味着简单的 RC 滤波器可能足以衰减不需要的噪声。
- 大多数音频系统都具有直流阻断电容器，以允许音频输出以接地为参考中心。在该设计中，阻断电容器可以直接位于 DAC 的输出端，但由于放大器也会有一些小的偏移，因此电容器通常直接放置在滤波器的输出端，或者放置在有源滤波器所连接的放大器或耳机驱动器的输入端。

设计步骤

- 根据应用需求选择 DAC。考虑所需的信噪比 (SNR)、总谐波失真和噪声 (THD+N) 以及支持的 I2S 接口采样率。虽然大多数音频 DAC 支持 16kHz 至 192kHz 的采样率，但并非所有音频 DAC 都支持 384kHz 或 768kHz 等采样率。较高的采样率会导致噪声整形，从而使带外噪声进一步远离可闻范围，但并非所有音频源都能提供它们。

2. 为设计选择的放大器 (OPA1678) 是 CMOS 输入放大器。与 JFET 类型的放大器相比，在较低的频率下，CMOS 输入放大器在放大器输入端具有较低的电流噪声。电流噪声将转换为输出端的电压噪声，由于滤波器具有高输入电阻值，因此选择具有低电流噪声的放大器非常重要。
3. 选择滤波器的电阻器和电容器值，从而在大约 23kHz 处具有一个 -3dB 点。可以使用以下公式计算电路的 f_c ：

$$f_c = \frac{1}{2\pi\sqrt{R2 \cdot R3 \cdot C1 \cdot C2}}$$

4. 用于滤波器的电容器应为 COG/NPO 型陶瓷电容器。COG/NPO 型电容器具有较低的电容电压系数，这意味着组件的电容值受器件两端电压偏置的影响较小。由于电容器是滤波器性能的关键，因此应避免在信号路径中使用其他类型的陶瓷电容器。
5. 建议针对滤波器中的电阻元件使用薄膜电阻器。所有电阻都具有取决于电阻和温度的电压噪声，这很好理解，如下面的第一个公式所示。但电阻还具有电流噪声，该噪声取决于电阻器两端的电压、频率和常数 C （取决于电阻器的构成材料），如下面的第二个公式所示。

$$S_T = 4kRT$$

其中

- k 是玻尔兹曼常数
- R 是电阻
- T 是温度

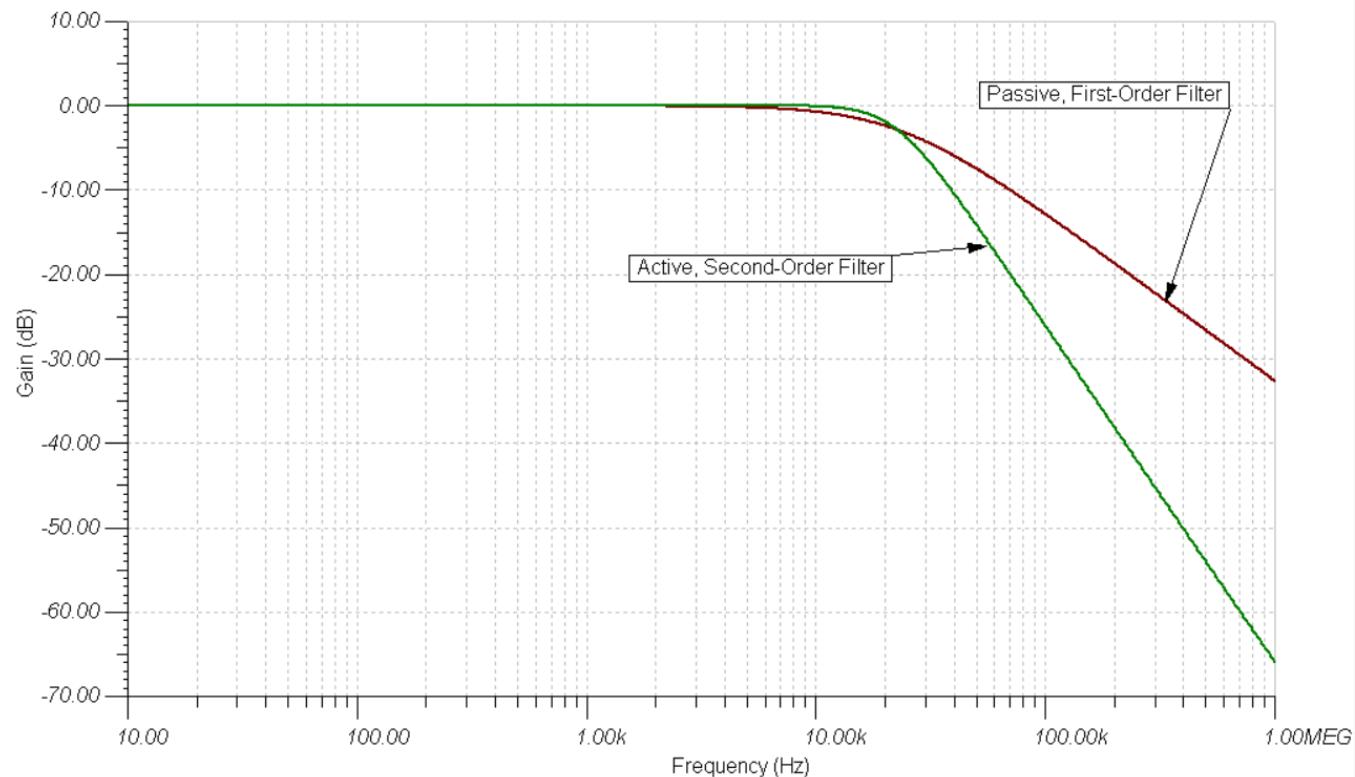
$$S_E = (C \times U^2)/f$$

其中

- C 是源自电阻器材料的常数
- U 是电阻器两端的差分电压
- f 是频率

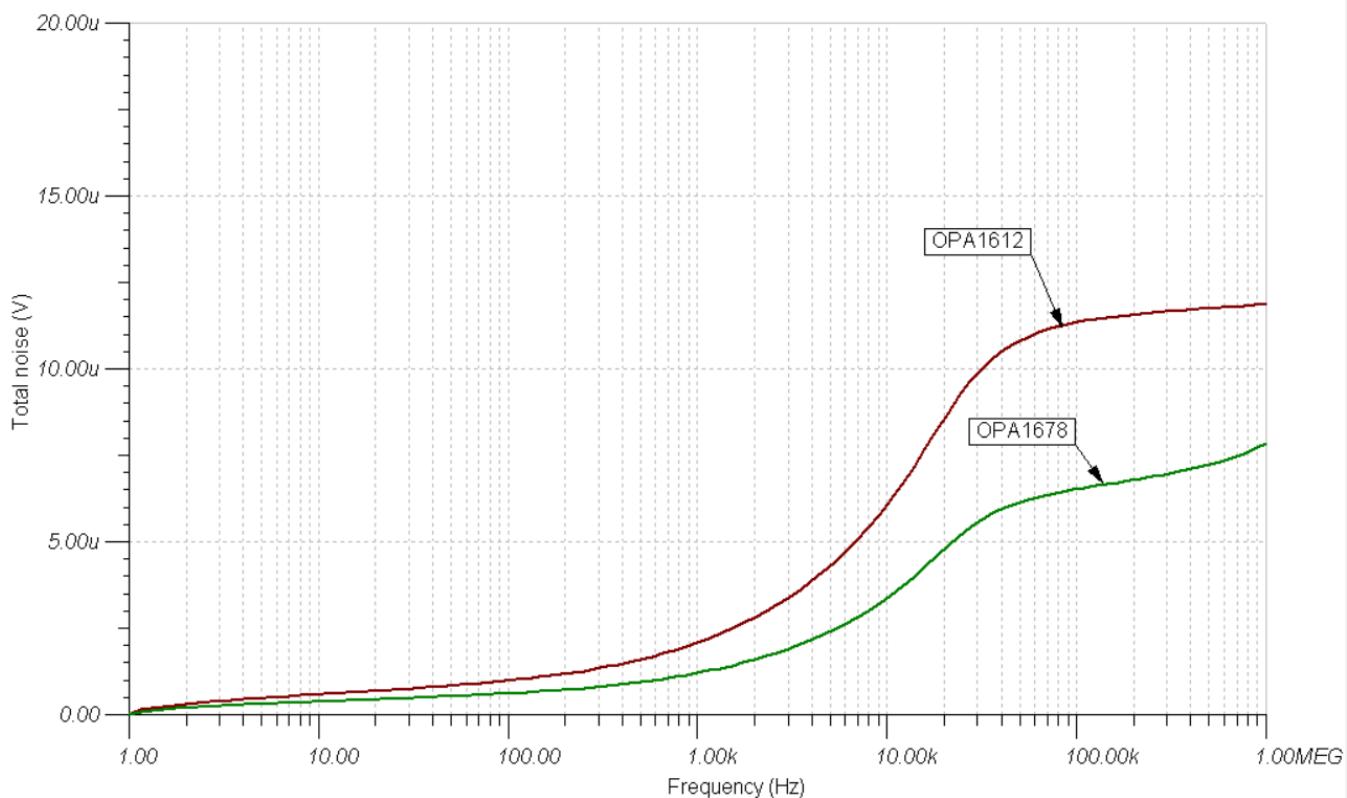
仿真滤波器响应

下图显示了二阶有源滤波器的仿真滤波器响应以及具有大致相同 f_C 的简单一阶 RC 滤波器的响应。请注意，一阶滤波器的滤波器滚降为 -20dB/十倍频程 ，而有源滤波器的滚降为 -40dB/十倍频程 。



仿真噪声性能

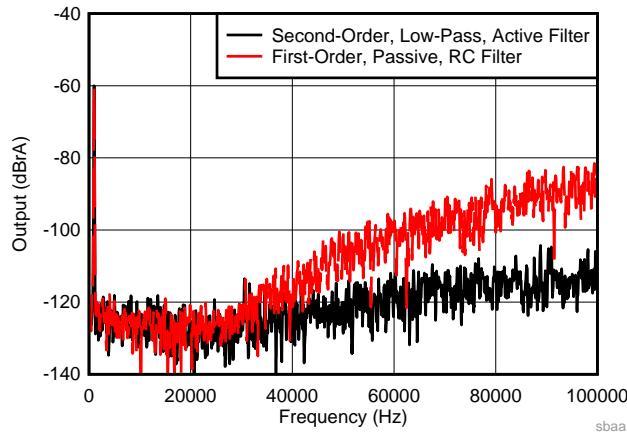
下图显示了电路的仿真总噪声成分（DAC 本身除外）。使用 OPA1678 和 OPA1612 对其进行了仿真，前者在 1kHz 下具有 $4.5\text{nV}/\sqrt{\text{Hz}}$ 的噪声，后者在 1kHz 下具有 $1.1\text{nV}/\sqrt{\text{Hz}}$ 的噪声。结果表明，尽管 OPA1612 具有较低的电压噪声，但与 OPA1678 相比，系统中电流噪声的成分也会导致 OPA1612 中具有更大的总噪声。



测量的输出频谱

使用二阶有源滤波器和一阶 RC 滤波器在频域中测量了 DAC 的输出。DAC 的输出在 1kHz 频率下设置为 -60dB 满标度振幅，采样率为 48kHz。

下图显示，带外噪声在大约 24kHz 处开始增大，这是在进行 PCM1753-Q1 噪声整形情况下的预期结果。在 100kHz 下，二阶滤波器的输出比 RC 滤波器约低 20dB。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

该电路的源文件

如需 TI 工程师的直接支持，请使用 **E2E 社区**

e2e.ti.com

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
PCM1753-Q1、 PCM1754-Q1 ⁽¹⁾	24 位分辨率、106dB 典型 SNR、0.002% 典型 THD+N、单端、 电压输出音频 DAC	http://www.ti.com.cn/product/cn/PCM1753-Q1	德州仪器 (TI) 的音频 DAC
OPA1678	适用于音频应用的低失真、低噪声、低输入电流双路 放大器	http://www.ti.com.cn/product/cn/OPA1678	音频放大器概述

⁽¹⁾ PCM1753 和 PCM1754 是类似的器件，区别仅在于前者通过 SPI 进行控制，而后者通过硬件进行控制。

其他链接：

在我们的[精密 DAC 学习中心](#)了解有关如何使用精密 DAC 的更多信息。

有关更多信息，请参阅[设计高端音频系统 - TI 培训](#)。

了解[TI 的音频 DAC 产品系列](#)并找到更多技术内容。

适用于高性能音频的辅助电路

Paul Frost

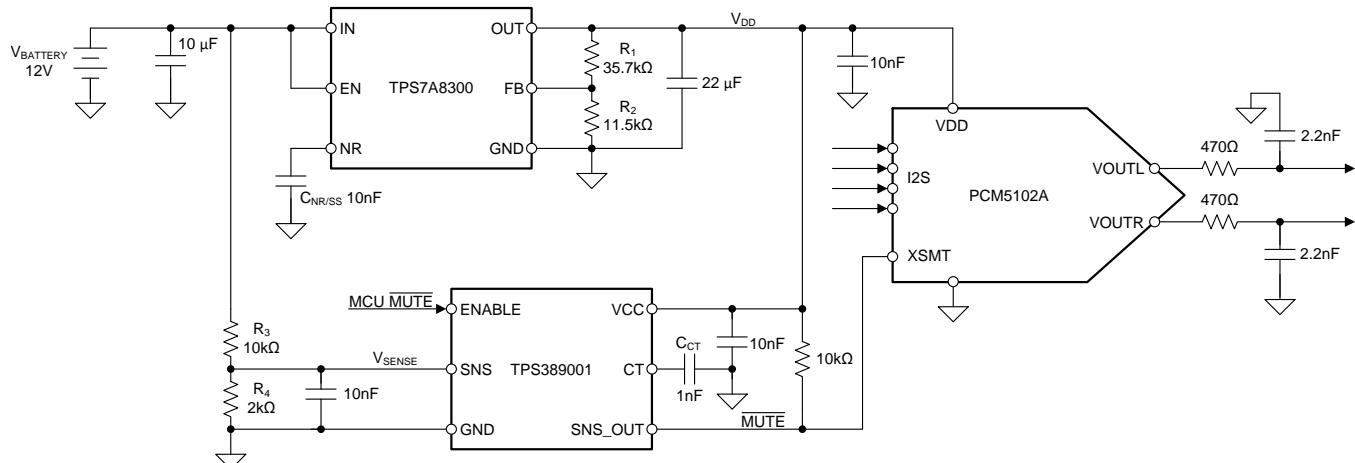
设计目标

LDO 输入电压	LDO 输出电压	电压监控器静音阈值 ⁽¹⁾
12V	3.3V	7V

⁽¹⁾ 如果 $V_{BATTERY}$ 电压低于该阈值，则 MUTE 应置位。

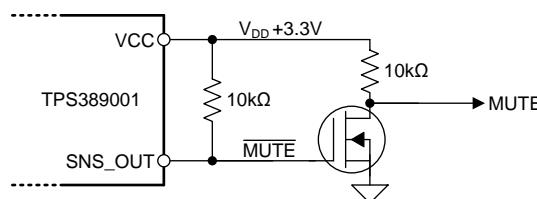
设计说明

电源调节是音频应用中关键的一方面。汽车音响主机和高端售后市场汽车音频系统中常见的电路将实现硬件级静音，以确保音频数模转换器 (DAC) 和放大器在建立电源时能够保持静音。这些电源还需要一些调节，以降低耦合到音频 DAC 中的噪声。该电路显示了一个用于为音频 DAC 生成 +3.3V 电源的低噪声、低压降 (LDO) 稳压器。LDO 的另一个好处是 LDO 可以在更宽的输入电压范围内维持电源电压。电压监控器用于在 LDO 的源开始崩溃时通知 DAC，因此音频 DAC 可以在其电源被移除之前对输出进行软静音。这将减少关闭和启动期间不必要的咔嗒声或砰砰声。



设计说明

1. 在该电路中，当软静音引脚 (XSMT) 保持低电平时，DAC 会将输出静音，但并非所有 DAC 都采用低电平有效静音输入。某些器件为其他器件（如静音开关和放大器）提供使能信号，这些器件要求 MUTE 为高电平有效。在这些情况下，可以在输出端添加一个简单的 N 沟道 MOSFET，从而使信号反相。



2. 在加电事件期间，监控器 CT 引脚 (C_{CT}) 上的电容器允许 SNS 引脚值上升到阈值电压以上以及

SNS_OUT 变为高电平后具有额外的延迟。这可用于延迟 LDO 的 **MUTE** 输出停用，以建立其电压（因为它必须对输出电容器进行充电）。此外，如果在 **DAC** 退出静音之前有其他器件需要时间进行初始化，这将非常有用。可以使用以下公式计算额外的传播延迟。

$$t_{PD} = C_{CT} \times 1.07s + 25\mu s$$

3. 当器件的电源部分减小但不足以在器件内发出完全上电复位 (POR) 时，会发生欠压事件。因此，建议在这些事件期间确保完全复位。监控电路可以实现这一点，因为 **XSM** 引脚充当音频 **DAC** 的复位电路。
4. 大多数音频 **DAC** 采用 **VCOM** 或 **VREF** 架构。**VCOM** 架构使用电源中的简单分压器来创建输出振幅基准。这是很优越的架构，因为它可以确保当电源不是标称值时不会有来自 **DAC** 的输出削波，因为输出会随输入电压的变化而相应地变化。该架构的缺点是电源噪声的电源抑制比 (PSRR) 有限。虽然音频 **DAC** 的 **VCOM** 引脚上的电容器将提供一些滤波功能，但它仍可能影响输出。

在 **VREF** 配置的架构中，音频 **DAC** 生成内部基准。这将为系统带来更好的 PSRR 性能。该设计的缺点是如果电源电压下降，输出可能会削波。

设计步骤

1. 选择根据电流输出能力、电压输入范围和输出噪声来选择 LDO 稳压器。为音频 **DAC** 供电的 LDO 必须至少能够提供所需的 **DAC** 电流。此外，如果同一总线上有其他器件（如放大器），则必须考虑这些器件的静态电流。LDO 输入电压范围必须适应主电源，假设该电路中的主电源是一节 12V 的电池。
2. 必须计算反馈 (FB) 电压以提供正确的输出电压。在该电路中，可以通过以下所示的公式计算电阻器 R_1 和 R_2 。

$$R_1 = R_2 \left(\frac{V_{DD}}{V_{REF}} - 1 \right)$$

鉴于 V_{DD} 的设计目标为 +3.3V，且该 LDO 的 V_{REF} 约为 0.8V，请使用 35.7k Ω 的 R_1 和 11.5k Ω 的 R_2 。此外，请注意 **FB** 节点具有电流要求，建议在选择 R_2 时使用以下公式作为指导。

$$\frac{V_{REF}}{R_2} > 5\mu A$$

3. 选择电压监控器以实现系统中所需的功能。在该电路中，所选的监控器具有使能输入引脚。利用该功能，用户（或微控制器）可以使用于覆盖监控器输出的信号静音。此外，一些监控器允许监控多个电源轨，这对输出放大器很有用。
4. 可以使用以下公式计算检测电压。

$$V_{SENSE} = V_{BATTERY} \times \frac{R_4}{R_3 + R_4}$$

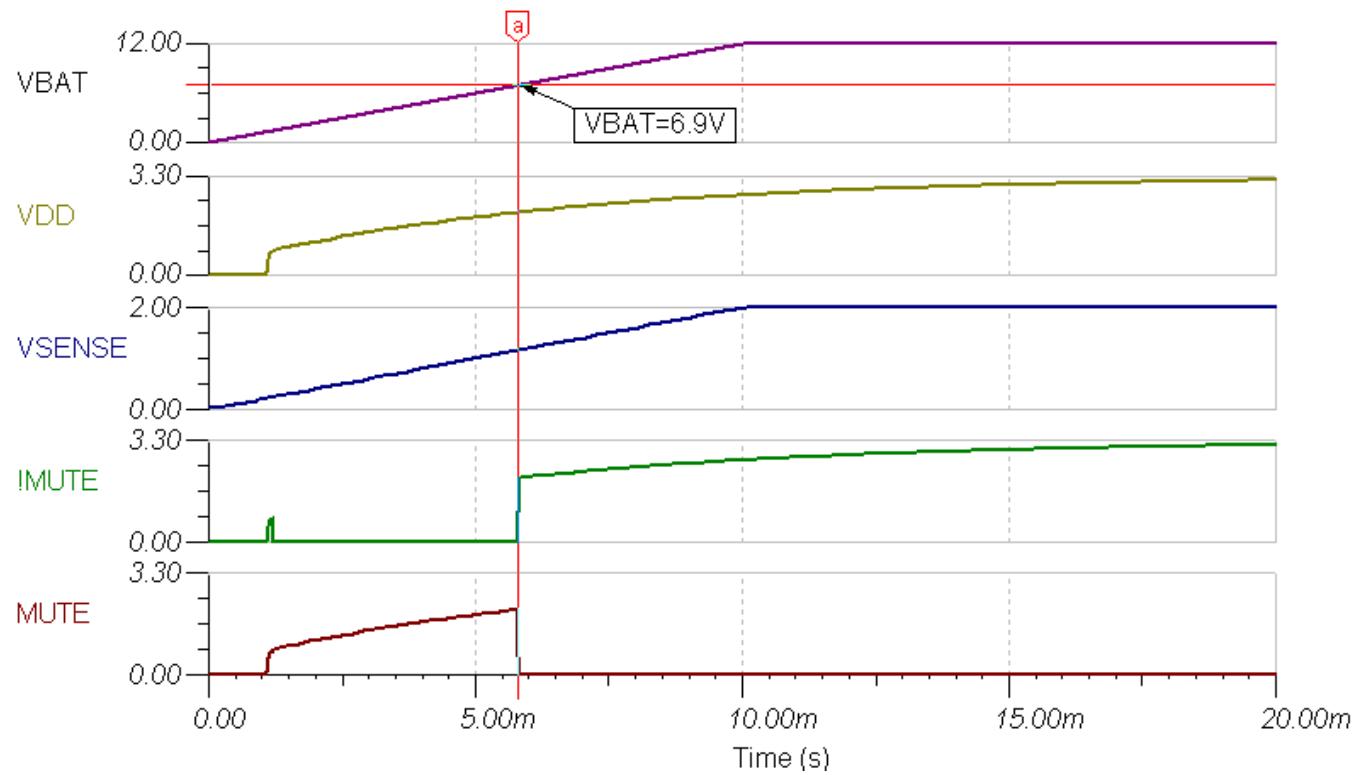
当 **SNS** 电压低于基准电压（约 1.15V）时，**SNS-OUT** 引脚被拉低。对 R_3 使用 10k Ω 并对 R_4 使用 2k Ω ，如果 $V_{BATTERY}$ 电源降至低于约 6.9V，则器件会静音。

LDO 使用电容器 $C_{NR/SS}$ 来降低噪声并启用 LDO 软启动功能。

5. 根据应用需求来选择 **DAC**。考虑所需的 **SNR**、**THD+N** 和支持的 **I2S** 接口采样率。虽然大多数音频 **DAC** 支持 16kHz 至 192kHz 的采样率，但并非所有音频 **DAC** 都支持 384kHz 或 768kHz 等采样率。较高的采样率会导致噪声整形，从而使带外噪声进一步远离可闻范围，但并非所有音频源都能提供这些采样率。
6. 用于音频滤波器的电容器应为 **COG**、**NPO** 型陶瓷电容器。**COG**、**NPO** 型电容器具有较低的电容电压系数，这意味着组件的电容值受器件两端电压偏置的影响较小。由于电容器是滤波器性能的关键，因此应避免在信号路径中使用其他类型的陶瓷电容器。
7. 用于 LDO 输入和输出的电容器应具有低等效串联电阻 (ESR)，例如 **X7R**-、**X5R**- 和 **COG**- 型电容器。
8. 用于 LDO 和电压监控器的电阻器可以是厚膜，但电阻分压器的精度会影响 LDO 输出电压和监控器阈值。因此，建议 R_1 、 R_2 、 R_3 和 R_4 的最大容差为 1%。
9. 建议针对 **DAC** 输出滤波器中的电阻元件使用薄膜电阻器。

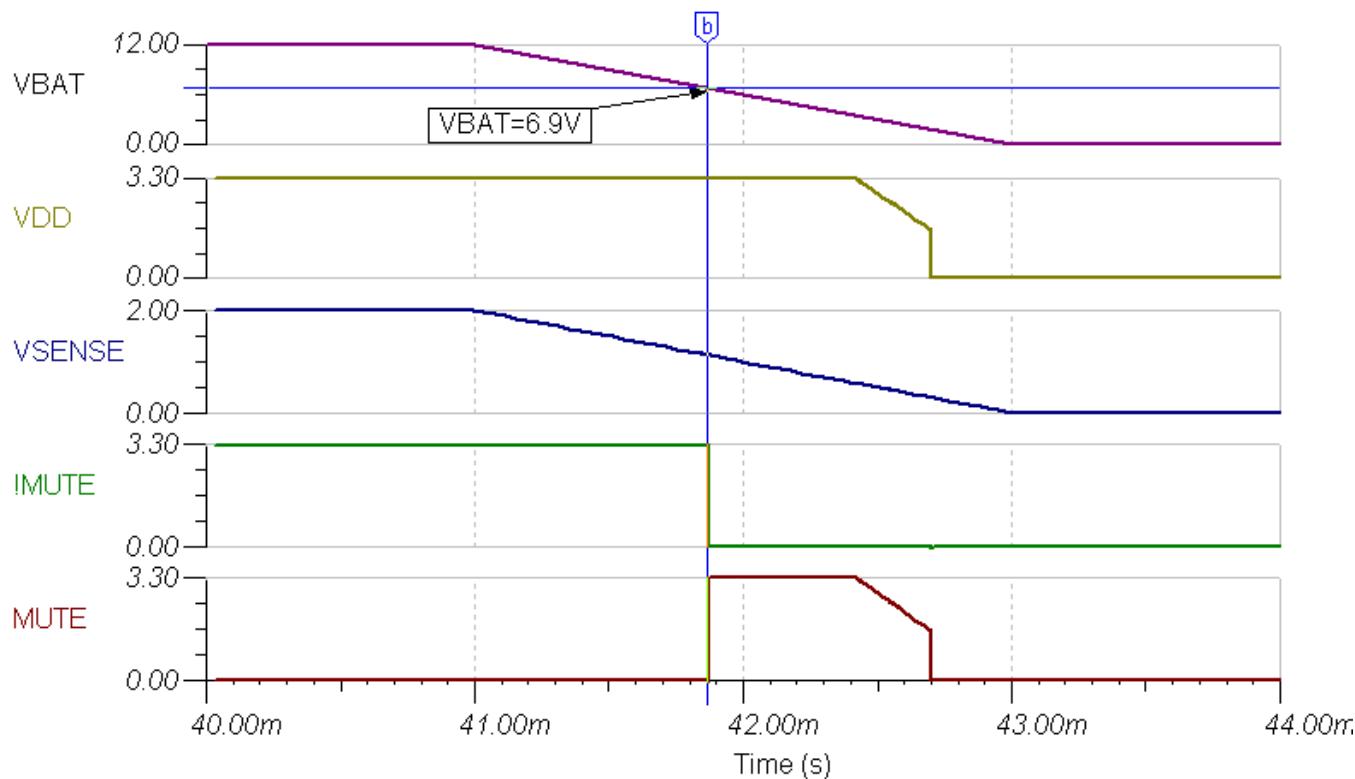
加电静音瞬态

以下仿真显示了电路的加电瞬态。可以看到，直到 V_{BAT} 输入达到大约 6.9V 时才释放 **MUTE** 输出。



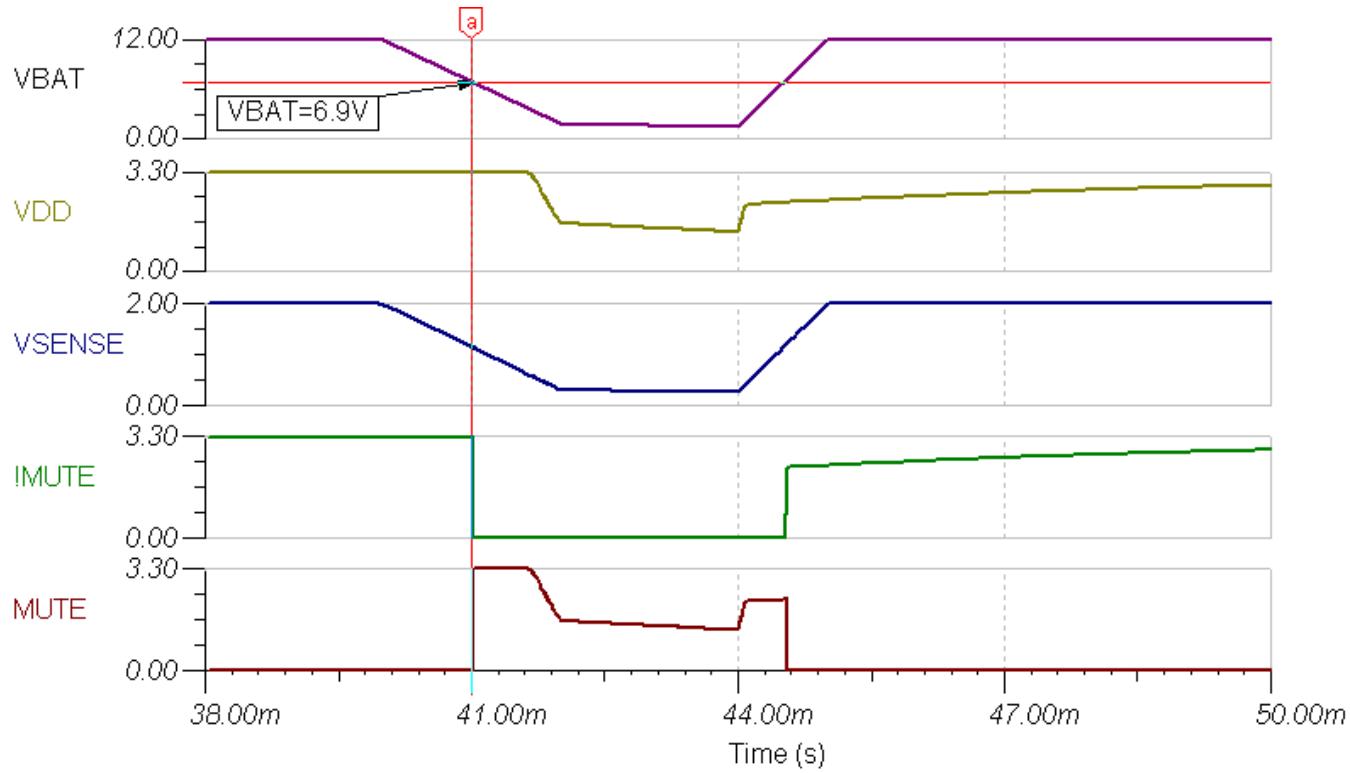
断电静音瞬态

以下仿真显示，当 VBAT 输入降至 6.9V 以下时，MUTE 输出置为低电平。



欠压静音瞬态

以下仿真展示, DAC 在 VDD 电源受到欠压事件影响之前将处于静音状态。当 VBAT 电压降至约 6.9V 以下时, **MUTE** 信号会置于低电平。VBAT 恢复后, **MUTE** 信号会取消置位。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

下载[该电路的配套仿真文件](#)。

如需 TI 工程师的直接支持，请使用 [E2E 社区](#)

[E2E 社区](#)

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
PCM5102A	具有 32 位 384kHz PCM 接口的 2VRMS DirectPath™、112dB 音频立体声 DAC	http://www.ti.com.cn/product/cn/PCM5102A	德州仪器 (TI) 的音频 DAC
TPS7A8300	2A、 $6\mu V_{RMS}$ 、低噪声 LDO 稳压器	http://www.ti.com.cn/product/cn/TPS7A8300	LDO 稳压器概述
TPS389001	具有可编程延迟的低静态电流、1% 精度电压监控器	http://www.ti.com.cn/product/cn/TPS3890	电源管理概述
CSD13380F3	12V N 沟道 FemtoFET™ MOSFET	http://www.ti.com.cn/product/cn/CSD13380F3	德州仪器 (TI) 的 MOSFET

其他链接：

在我们的[精密 DAC 学习中心](#)了解有关如何使用精密 DAC 的更多信息。

了解[TI 的音频 DAC 产品系列](#)并找到更多技术内容。

适用于音频 **DAC** 的电流到电压转换器电路

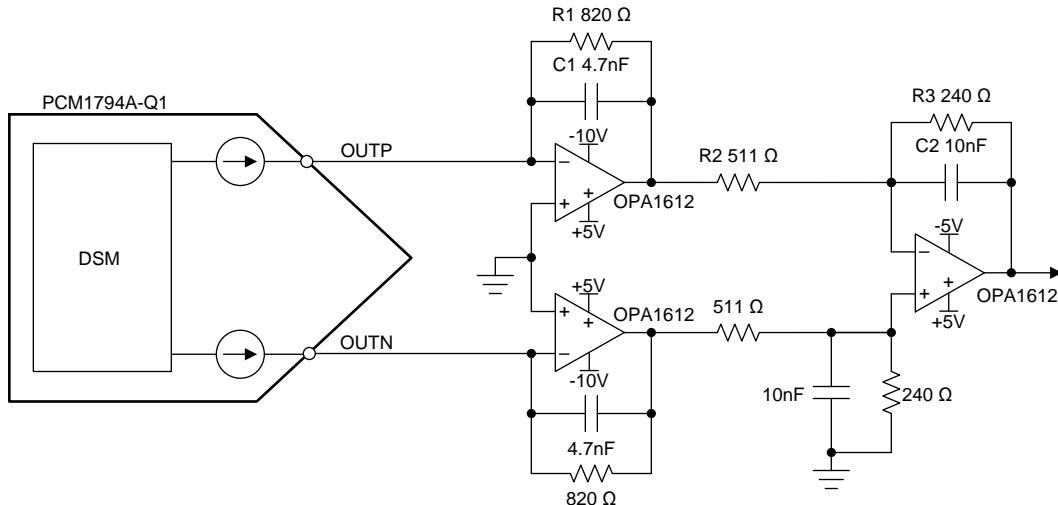
Paul Frost

设计目标

DAC I_{out} 振幅	DAC I_{out} 共模电流	V_{out} 振幅
7.8mA _{P-P}	-6.2mA	2.1V _{RMS}

设计说明

许多高性能音频数模转换器 (DAC) 具有电流输出，必须转换为电压输出才能与音频放大器配合使用。例如，在[高端汽车音频应用](#)中，确保 DAC 信噪比 (SNR) 和总谐波失真加噪声 (THD+N) 性能不受电流-电压 (I-V) 输出级的影响至关重要。



设计说明

1. 电路的第一级通过向 DAC 的 OUTP 和 OUTN 节点提供虚拟接地电位将电流输出转换为电压输出。然后，从 DAC 流出的电流在反馈环路中的电阻器 R1 两端生成电压。请注意，电流输出音频 DAC 具有共模电流，可产生偏移以确保 DAC 始终提供电流。该共模电流还导致第一级的输出始终为负值。电路放大器的电源不需要是对称的。
2. 该电路的第二级是差分放大器，用于将第一级的差分电压转换为单端输出电压。

设计步骤

- 根据应用需求来选择 DAC。考虑所需的 SNR、THD+N 和支持的 I2S 接口采样率。虽然大多数音频 DAC 支持 16kHz 至 192kHz 的采样率，但并非所有音频 DAC 都支持 384kHz 或 768kHz 等采样率。较高的采样率会导致噪声整形，从而使带外噪声进一步远离可闻范围，但并非所有音频源都能提供它们。另请注意，并非所有电流输出音频 DAC 都具有相同的振幅和共模电流。
- 根据噪声和 THD 性能选择放大器。理想情况下，这些放大器不应该影响 DAC 的 SNR 性能。建议使用 JFET 或双极输入放大器，因为它具有低电压噪声。由于电路的电阻值较低，因此较高的电流噪声不是问题。
- 可以使用以下公式计算电路的增益。使用 $R1 = 820\Omega$ 、 $R2 = 511\Omega$ 、 $R3 = 240\Omega$ ，输出电流约为 $6V_{P-P}$ 或 $2.1V_{RMS}$ 。对于该电路，通过使第一级具有大增益并且第二级实际衰减信号来实现出色的噪声性能。

$$V_{OUT}(I_{IN}) = I_{IN} \times R1 \times \left(\frac{R3}{R2} \right)$$

- 可以使用以下公式计算第一级的截止频率 (f_c)：

$$f_{C-FIRSTSTAGE} = \frac{1}{2 \times \pi \times R1 \times C1}$$

可以使用以下公式计算第二级的 f_c ：

$$f_{C-SECONDSTAGE} = \frac{1}{2 \times \pi \times R3 \times C2}$$

使用 $C1 = 4.7nF$ 和 $C2 = 10nF$ ，第一级的 f_c 约为 44.2kHz，第二级的 f_c 约为 66.3kHz。

- 用于滤波器的电容器应为 COG/NP0 型陶瓷电容器。COG/NP0 型电容器具有较低的电容电压系数，这意味着组件的电容值受器件两端电压偏置的影响较小。由于电容器是滤波器性能的关键，因此应避免在信号路径中使用其他类型的陶瓷电容器。
- 建议针对电路中的电阻元件使用薄膜电阻器。所有电阻都具有取决于电阻和温度的电压噪声，这很好理解，如下面的第一个公式所示。但电阻还具有电流噪声，该噪声取决于电阻器两端的电压、频率和常数 C（取决于电阻器的构成材料），如下面的第二个公式所示：

$$S_T = 4kRT,$$

其中

- k 是玻尔兹曼常数
- R 是电阻
- T 是温度

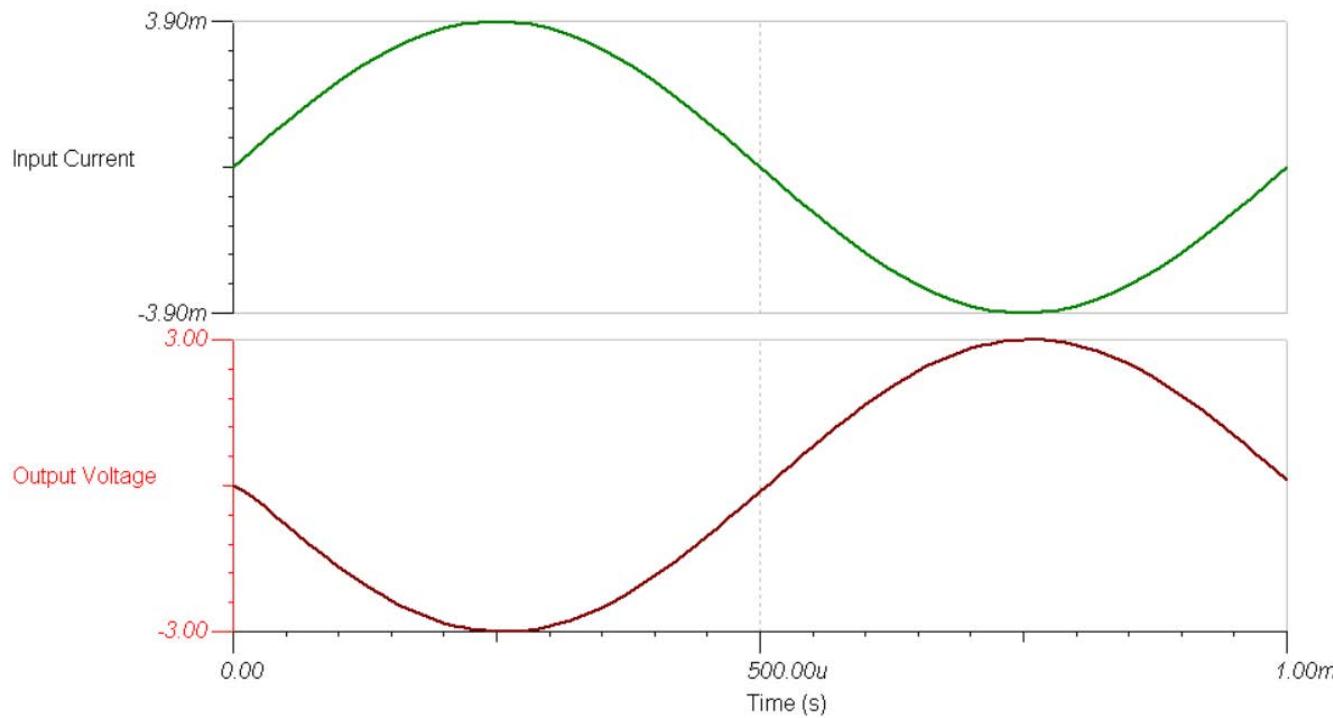
$$S_E = (C \times U^2)/f$$

其中

- C 是源自电阻器材料的常数
- U 是电阻器两端的差分电压
- f 是频率

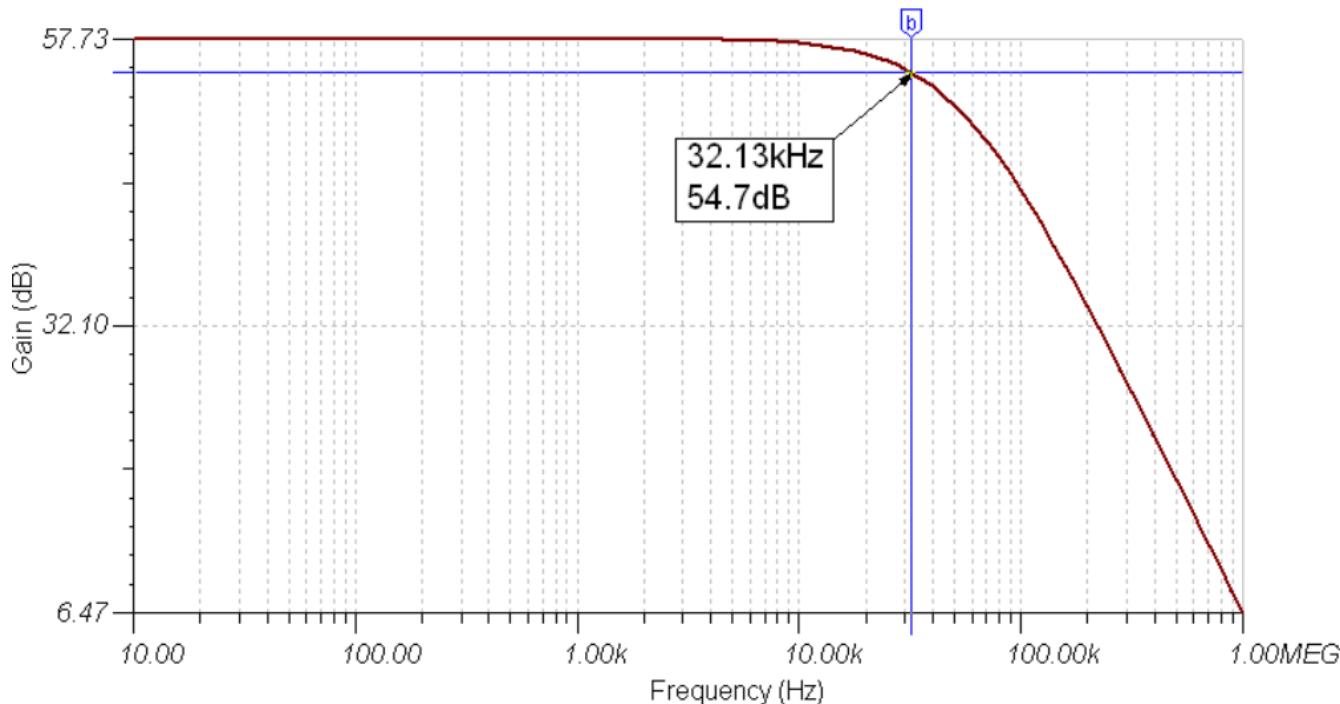
直流传输特性

仿真显示, $7.8\text{mA}_{\text{P-P}}$ 差分输入电流导致大约 $6\text{V}_{\text{P-P}}$ 的输出或 2.1V_{RMS} 。



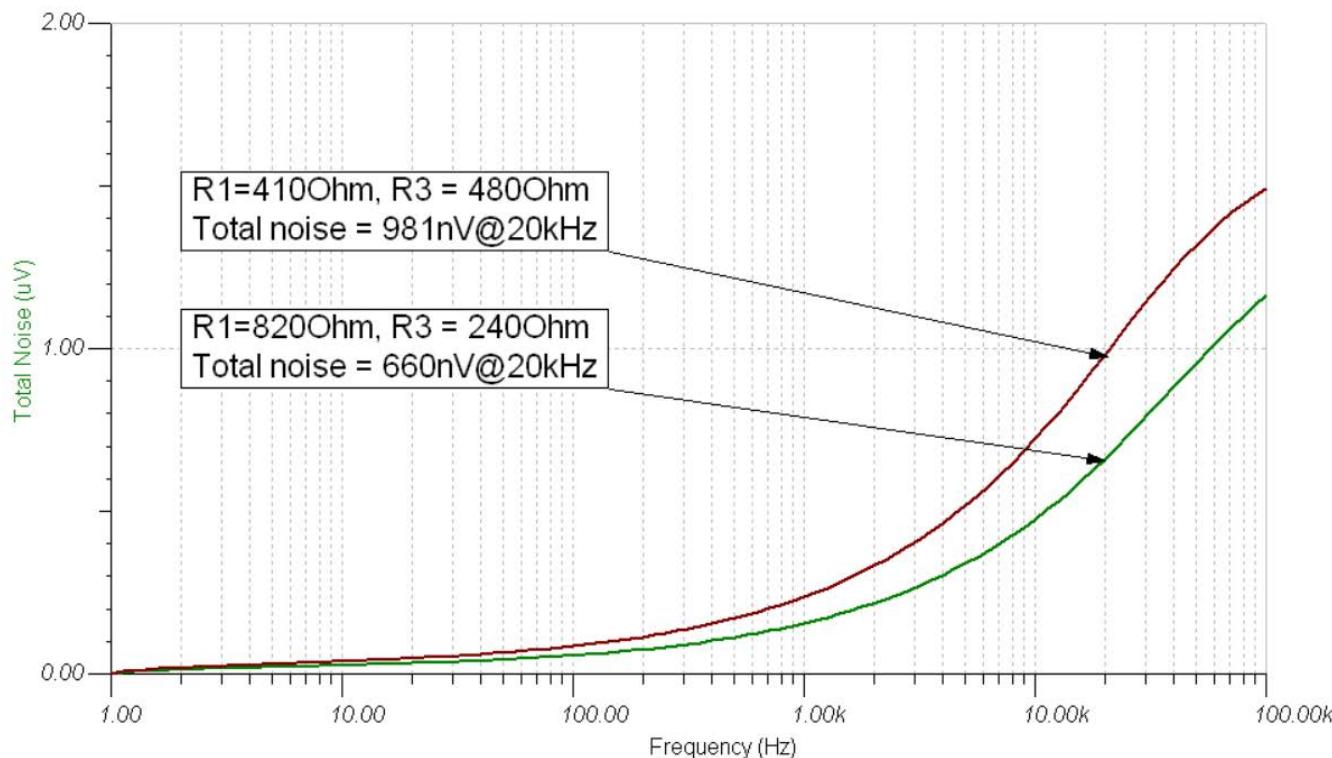
滤波器特性

由两个放大器级生成的滤波器具有大约 32.1kHz 的 -3-dB 转角频率。这将衰减输出的带外噪声，同时不影响可闻范围（ 20Hz 至 22kHz ）。



噪声仿真

以下仿真显示了在第一级中实现电路的大部分增益的好处。两条曲线由具有不同电阻器值但产生相同总增益的同一电路生成。绿线在第一级具有更高的增益，但总噪声更低。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

请参阅 [《高保真音频电路设计应用报告》](#)。

[下载该电路的配套仿真文件](#)。

如需 TI 工程师的直接支持，请使用 [E2E 社区](#)

[E2E 社区](#)

设计中采用的器件

器件	主要特性	链接	其他可能的器件
PCM1794A-Q1	24 位、192kHz 采样、高级分段、音频立体声数模转换器	http://www.ti.com/product/cn/PCM1794A-Q1	德州仪器 (TI) 的音频 DAC
OPA1612	超低噪声、超低失真、高性能、双极输入音频运放放大器	http://www.ti.com/product/cn/OPA1612	德州仪器 (TI) 的音频放大器

其他链接：

在我们的[精密 DAC 学习中心](#)了解有关如何使用精密 DAC 的更多信息。

[了解 TI 的音频 DAC 产品系列并找到更多技术内容。](#)

采用精密 **DAC** (用于测量设备)、适用于输入信号增益调节的 电路

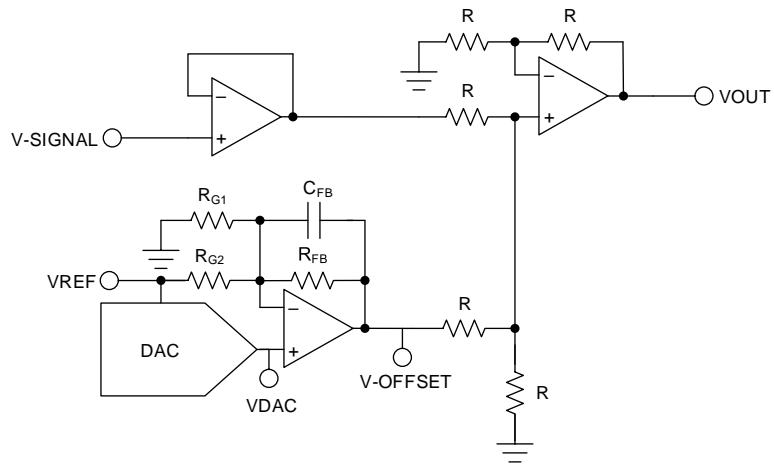
Uttama Kumar Sahu

设计目标

电源	DAC 输出	电压输出	电流输出
VCC: 24V, VSS: -5V, VDD: 5V	0V 至 2.5V	0V 至 5V	0A 至 10A

设计说明

示波器 (DSO) 和数据采集 (DAQ) 等信号测量设备必须管理不处于测量模数转换器 (ADC) 输入范围内的输入信号。为了将未知输入信号置于 ADC 的测量范围内，需要执行的第一项操作是偏移控制。提供正偏移和负偏移的可编程偏移控制电路可执行该功能。该电路使用一个精密数模转换器 (DAC)，后跟一个使用运算放大器的单极到双极转换电路。该电路的输出馈送到求和放大器，该放大器将此直流输出添加到输入信号上。



设计说明

1. 选择具有所需分辨率和输出范围的 DAC
2. 选择具有低失调电压和低温漂的运算放大器，以最大程度地减小误差。在某些应用中，热噪声可能是一项额外的要求
3. 选择 R_{G1} 、 R_{G2} 和 R_{FB} ，以满足所需的输出偏移
4. 选择补偿电容器 C_{FB} ，使其大于运算放大器输入的输入电容

设计步骤

1. 选择 DAC80504 器件：具有 2.5V 内部基准电压的 16 位、4 通道缓冲电压输出 DAC。具有外部基准选项的器件或具有可访问内部基准电压的器件适用于该应用，因为基准可用于创建偏移。该设计中的 DAC 选择应主要基于导致的直流误差大小，通常可以通过失调误差、增益误差和积分非线性 (INL) 误差对其进行描述。
2. 选择运算放大器，例如 OPA227 运算放大器，它结合了低噪声和宽带宽以及高精度，使其成为需要交流和精密直流性能的应用的理想选择。放大器输入失调电压 (V_{OS}) 是该设计的关键考虑因素。运算放大器的 V_{OS} 是典型的数据表规格，但电路内的性能也受漂移过热、共模抑制比 (CMRR) 和电源抑制比 (PSRR) 的影响；因此，也应该考虑这些参数。
3. 可通过以下公式计算失调电压的直流传递函数。

$$V_{OFFSET} = V_{DAC} \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}} \right) - V_{REF} \left(\frac{R_{FB}}{R_{G2}} \right)$$

- 首先，使用先前的传递函数，考虑负满标度输出情形，此时 V_{DAC} 等于 0V， V_{REF} 等于 2.5V， V_{OFFSET} 等于 -5V。该情形用于计算 R_{FB} 与 R_{G2} 之比，以下公式显示了该情形：

$$-5V = -\frac{R_{FB}}{R_{G2}}(2.5V)$$

通过该公式可以得出 $R_{FB} = 2 \times R_{G2}$ 。

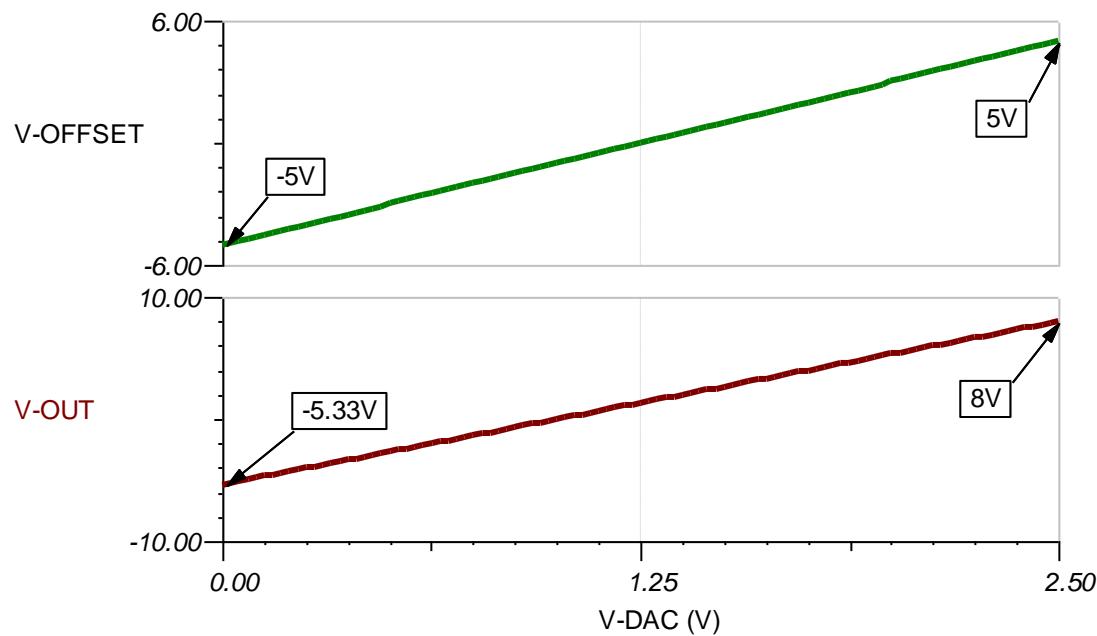
- 然后，考虑正满标度输出情形，此时 V_{DAC} 等于 2.5V， V_{REF} 等于 2.5V， V_{OUT} 等于 5V。该情形用于计算 R_{FB} 与 R_{G1} 之比，以下公式显示了该情形：

$$5V = \left(1 + \frac{R_{FB}}{R_{G2}} + \frac{R_{FB}}{R_{G1}} \right) (2.5V) - \left(\frac{R_{FB}}{R_{G2}} \right) (2.5V)$$

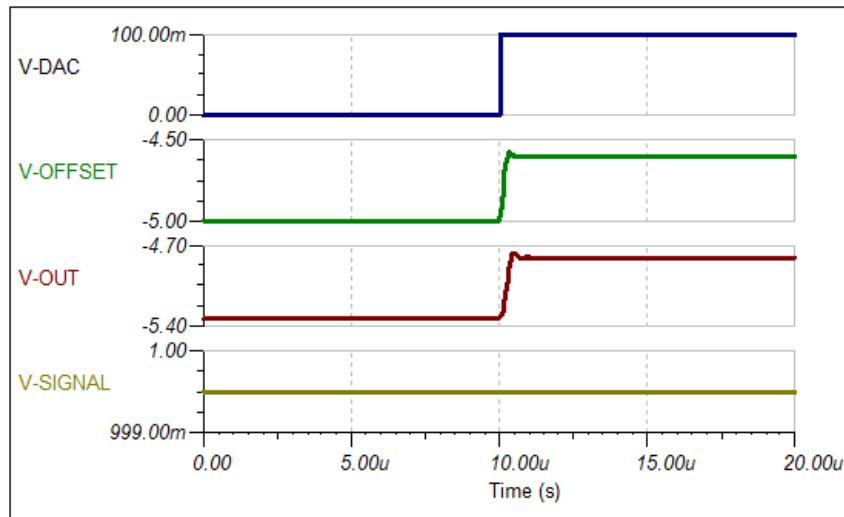
这意味着 $R_{G1} = R_{FB}$ 。

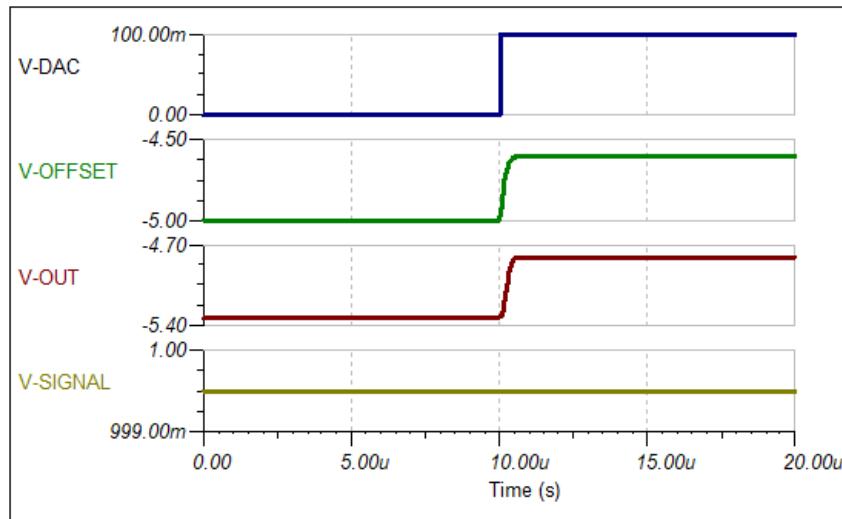
- 最后，选择 R_{G2} 值，以计算 R_{FB} 和 R_{G1} 的理想值。选择 R_{G2} 值的关键考虑应该为基准源的驱动强度，以及选择小值电阻器来最大限度地减少由电阻器网络引起的噪声。对于该设计，将 R_{G2} 选择为 8k Ω ，这将在标称条件下将从基准源获取的峰值电流限制在大约 312 μ A。312 μ A 完全处于 DAC80504 器件的 5mA 限制范围内。通过将 R_{G2} 的值置于前面的公式中，可以计算出 R_{G1} 和 R_{FB} 的值，即 $R_{G1} = R_{FB} = 16k\Omega$ 。
4. 通常，补偿电容器 C_{FB} 不是由固定的公式进行设置的，而是通过在观察输出小信号阶跃响应的同时选择值来设置的。通过该示例中的仿真，选择 $C_{FB} \geq 22pF$ 。

直流传输特性



无补偿时的小信号阶跃响应



C_{FB} = 22pF 时的小信号阶跃响应**设计采用的器件和替代器件**

器件	主要特性	链接
DAC80504	具有精密内部基准电压的 4 通道、真正 16 位、SPI、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80504
DAC80508	具有精密内部基准电压的 8 通道、真正 16 位、SPI、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80508
DAC80004	INL/DNL 值为 1LSB 的超小型、真正 16 位四路电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80004
DAC8560	具有 2.5V、2ppm/°C 基准的 16 位、单通道、低功耗、超低干扰、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC8560
OPA227	高精度低噪声运算放大器	http://www.ti.com.cn/product/cn/OPA227
OPA188	精密、低噪声、轨至轨输出、36V、零漂移运算放大器	http://www.ti.com.cn/product/cn/OPA188

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com.cn/lit/zip/sbam418>。

如需 TI 工程师的直接支持，请使用 **E2E** 社区：

e2echina.ti.com

DAC 强制和检测基准驱动电路

Paul Frost

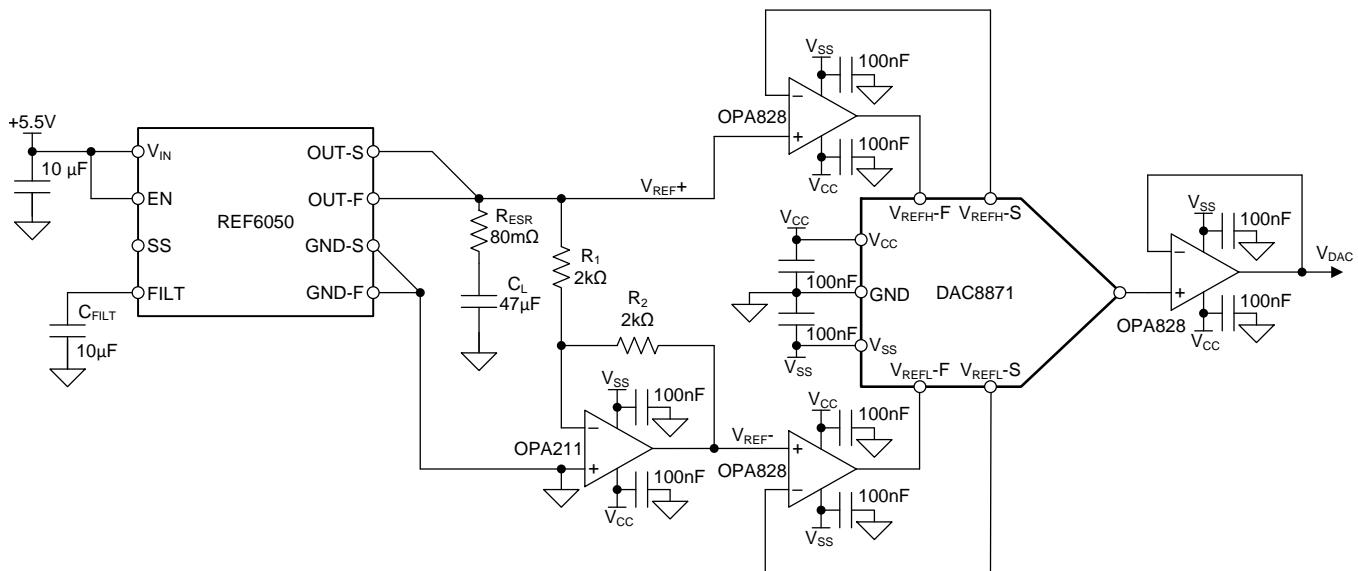
设计目标

DAC 输出范围	DAC V_{REFH} 输入电压	DAC V_{REFL} 输入电压
-5V 至 5V	5V	-5V

设计 说明

各种应用（如**磁共振成像 (MRI)** 机和**任意波形发生器 (AWG)**）中使用的高精度数模转换器 (DAC) 通常需要高精度电压基准。这些系统常见问题的原因是 DAC 的基准输入端存在不需要的串联电阻。当 R-2R 电阻梯的输入电流根据 DAC 输入代码变化时，该电阻将在它们两端产生取决于该代码的电压。最终结果是基准电压似乎会根据 DAC 代码而变化，这将导致弓形积分非线性误差曲线。

为了解决该问题，高精度 DAC 通常为每个基准输入 (V_{REFH} 和 V_{REFL}) 提供基准强制和检测引脚。虽然这些引脚基本上只是到 R-2R 电阻梯基准输入节点的两个并联连接（每个引脚都有自己的串联电阻），但添加外部单位增益基准缓冲器可以使放大器对节点上的电压进行补偿。流入运算放大器反相输入的小偏置电流将在检测输入的串联电阻上产生最小电压，而运算放大器的输出可以提供 R-2R 电阻梯所需的电流。



设计说明

1. 所选的基准仅具有正 5V 输出，因此需要使用反相放大器来生成 V_{REF^-} 值。电阻器 R_1 和 R_2 也会生成从基准输出到 $-5V$ 电位的电流路径。该电流由电压基准提供。可以通过增大 R_1 和 R_2 的值来限制该电流，但代价是电路会产生额外的噪声。放大器的电流噪声和电阻器的热噪声是导致电路总噪声的其中两个因素。
2. 可以通过添加 C_{FILT} 来降低基准的噪声，该电容器会过滤内部基准的带隙产生的噪声。基准的输出还需要一个具有最小等效串联电阻 (ESR) 的电容器 (C_L)。可以通过延长的迹线在 PCB 上生成此电阻 (显示为 R_{ESR})。
3. DAC 的噪声主要由电阻梯的热噪声产生。可以使用以下公式来计算热噪声，其中 K_b 是玻尔兹曼常数， T 是以开尔文为单位的温度， R 是电阻梯的电阻， F 是频率范围。

$$V_{NOISE} = \sqrt{4 \cdot K_b \cdot T \cdot R \cdot \Delta F}$$

DAC8871 的典型输出阻抗约为 $6.25\text{k}\Omega$ ，假设在室温下运行，其热噪声可通过以下公式进行计算：

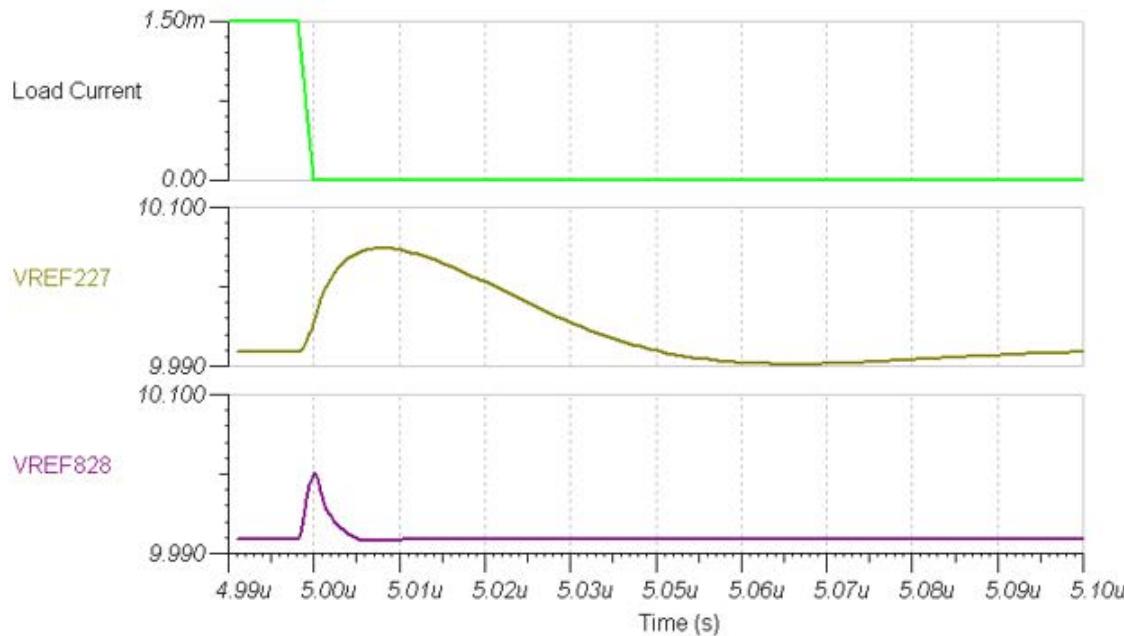
$$V_{NOISE} = \sqrt{4 \cdot 1.38 \cdot 10^{-23} \text{J/K} \cdot 300\text{K} \cdot 6.25\text{k}\Omega \cdot 1\text{Hz}} \\ 10.17\text{nV} / \sqrt{\text{Hz}}$$

设计步骤

1. 根据分辨率、精度和噪声性能来选择 DAC。分辨率可能取决于应用，但在该电路中通常会看到 16 位或更高的分辨率。DAC 输出中的误差被视为非线性误差。非线性误差表示为积分非线性误差 (INL) 和微分非线性误差 (DNL)。假设 DAC 的输入端具有理想基准，则 R-2R 电阻梯的电阻不精确性将导致系统的 INL 和 DNL 误差。
2. 根据应用的精度、热漂移和噪声要求来选择基准。输出电压精度通常以百分比表示。热漂移以 $\text{ppm}/^\circ\text{C}$ (百万分率) 为单位。电路的噪声有两项规格：低频噪声 (通常在有限频域 (0.1Hz 到 10Hz) 内以 $V_{PEAK-PEAK}$ 指定) 和总积分噪声 (以 V_{RMS} 指定)。
3. 应根据噪声性能来选择用于反转基准电压的运算放大器。放大器会通过两种方式来导致系统噪声，即电压噪声和电流噪声。通过选择通常具有低电压噪声的双极输入放大器，可以最大程度地减小电压噪声的作用。双极输入放大器还具有比 CMOS 输入放大器更高的电流噪声，但电流噪声可以通过电路的电阻器 R_1 和 R_2 转换为电压噪声。通过最大程度地减小这些组件的电阻，可以最大程度地减小放大器电流噪声的作用。
4. 应根据快速稳定能力和带宽来选择用于驱动 DAC 的强制和检测输入的放大器。当使用新的输入代码更新 DAC 时，R-2R 电阻梯中的开关将导致需要基准输入提供的电流突然变化。这会导致基准输入上产生瞬态，该瞬态也会在 DAC 输出上传送。如果基准缓冲放大器能够快速稳定，则会最大程度地减小输出误差。
5. 此外，这些放大器的电压噪声是导致系统总噪声的因素之一。因此，应选择双极或 JFET 输入放大器。
6. 如果需要电路驱动负载，请选择输出缓冲器。DAC8871 是一款无缓冲器件，这意味着 DAC 的输出是电阻梯上的一个节点。该放大器是根据负载要求进行选择的，这些要求包括电流输出能力、容性负载稳定性、压摆率和电压范围等。
7. 电容器 C_{FILT} 和 C_L 是低 ESR 陶瓷型电容器。这些电容器的额定电压需要与 5V 基准输出相一致。

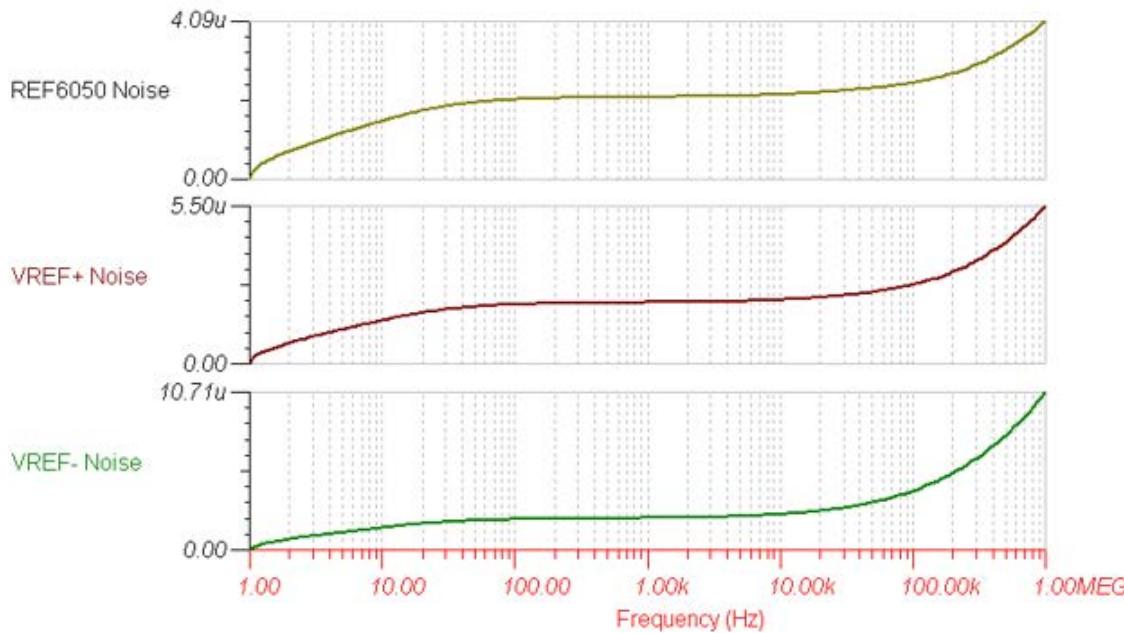
基准缓冲器负载瞬态

当 DAC 更改代码时，基准缓冲器必须能够快速提供 R-2R 电阻梯所需的瞬态电流。鉴于 DAC8871 的架构，当 DAC 从零或满标度代码转换为中标度时，会出现最大瞬态电流。可以使用 V_{REFH} 和 V_{REFL} 输入之间 的电流源来对该瞬变进行仿真。以下仿真显示了使用 OPA828 和 OPA227 仿真的电流瞬态期间的差分基准电压。这表明 OPA828 降低了基准误差幅度和持续时间。



基准缓冲器总噪声

电路产生的总噪声如以下仿真所示。基准、反相放大器和基准缓冲器均会导致噪声。请注意，由于反相放大器及其反馈网络中分立式电阻器的作用， V_{REF-} 输入具有更大的噪声。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

下载[该电路的配套仿真文件](#)。

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
DAC8871	16 位、单通道、串行接口、高电压、双极输出 DAC	http://www.ti.com.cn/product/cn/DAC8871	德州仪器 (TI) 的精密 DAC
OPA828	低偏移、低漂移、低噪声、45MHz 带宽、JFET 输入运算放大器	http://www.ti.com.cn/product/cn/OPA828	精密放大器概述
OPA221	低功耗、1.1nV/Hz 噪声、高性能运算放大器	http://www.ti.com.cn/product/cn/OPA221	精密放大器概述
REF6050	低噪声、高精度、5V 输出电压基准	http://www.ti.com.cn/product/cn/REF6050	德州仪器 (TI) 的串联电压基准

其他链接：

通过我们的[精密 DAC 学习中心](#)了解有关如何使用精密 DAC 进行设计的更多信息。

了解[TI 的精密 DAC 产品系列](#)并找到更多技术内容。

采用精密 **DAC**、适用于 **LDO** 的电源裕度调节电路

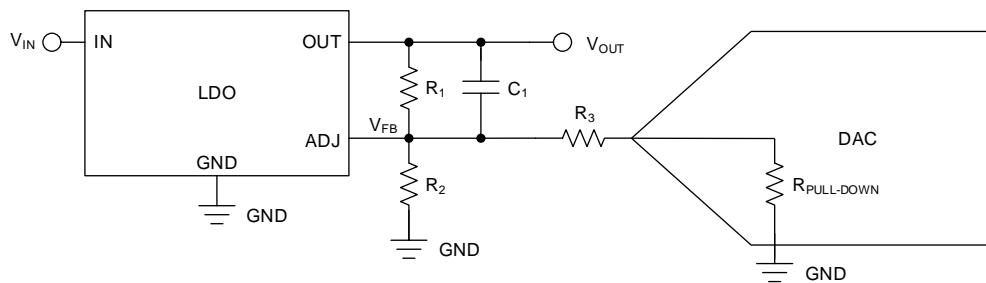
Uttama Kumar Sahu

设计目标

电源 (V_{DD})	标称输出	裕度高	裕度低
5V	3.3V	3.3V + 10%	3.3V - 10%

设计说明

电源裕度电路用于调节电源转换器的输出。这样做可以调整电源输出的偏移和漂移，或者对所需的输出端值进行编程。一般低压降稳压器 (LDO) 和直流/直流转换器等可调节电源也有提供反馈或调节输入，用于设置所需的输出。一个精密的电压输出数模转换器 (DAC) 是适用于以线性方式控制电源输出。下图显示了一个示例电源裕度调节电路。电源裕度调节的典型应用是 [测试和测量](#)、[通信设备](#) 以及 [电力输送](#)。



设计说明

1. 选择具有所需分辨率、下拉电阻器值和输出范围的一个 DAC。
2. 导出该 DAC 输出与 V_{OUT} 之间的关系。
3. 根据流经反馈电路的典型电流选择 R_1 。
4. 考虑 DAC 的断电和加电条件，计算 V_{DAC} 的启动或标称值。
5. 选择 R_2 和 R_3 值，以满足所需的启动输出电压，并且使 DAC 输出电压范围符合所需的调谐范围。
6. 计算裕度低和裕度高 DAC 输出。
7. 选择补偿电容器，以实现所需的阶跃响应。

设计步骤

1. 选择 LDO TPS79501 器件进行计算。DAC53608 器件是一款适用于此类应用且具有超低成本的 10 位、8 通道、单极输出 DAC
2. 电源的输出电压计算公式为：

$$V_{OUT} = V_{REF} + I_1 R_1 = V_{REF} + (I_2 + I_3) R_1$$

其中

- I_1 是流经 R_1 的电流
- I_2 是流经 R_2 的电流
- I_3 是流经 R_3 的电流

该应用中的 DAC 通常包括断电模式，此时电压输出端具有一个内部下拉电阻器。因此，替换前一个公式中的电流值会得到：

- 当 DAC 处于断电模式时：

$$V_{OUT} = V_{REF} + \left(\left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF}}{R_3 + R_{PULL-DOWN}} \right) \right) R_1$$

- 当 DAC 输出加电时：

$$V_{OUT} = V_{REF} + \left(\left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF} - V_{DAC}}{R_3} \right) \right) R_1$$

对于 DAC53608， $R_{PULL-DOWN}$ 为 $10\text{k}\Omega$ 。对于 LDO 器件型号 TPS79501， V_{REF} 的值为 1.225V 。

3. 可以通过以下方法来计算 R_1 。

流经 TPS79501 的 FB 引脚的电流为 $1\mu\text{A}$ 。为了使该电流可以忽略不计， I_1 应远大于 I_{FB} 。将 I_1 选择为 $50\mu\text{A}$ 。使用以下公式计算 R_1 ：

$$R_1 = \frac{V_{OUT} - V_{REF}}{I_1} = 41.5 \text{ k}\Omega$$

可以通过以下公式计算 I_1 的标称值：

- 当 DAC 处于断电模式时

$$I_{1-Nom} = \left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} \right)$$

- 当 DAC 输出加电时

$$I_{1-Nom} = \left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF} - V_{DAC}}{R_3} \right)$$

可以通过以下公式来计算裕度高和裕度低输出下的 I_1 值：

$$I_{1-HIGH} = \frac{V_{OUT-HIGH} - V_{REF}}{R_1} = 57.95 \mu\text{A}$$

$$I_{1-LOW} = \frac{V_{OUT-LOW} - V_{REF}}{R_1} = 42.05 \mu\text{A}$$

$$I_{1-HIGH} - I_{1-Nom} = I_{1-Nom} - I_{1-LOW} = 7.65 \mu\text{A}$$

4. 可以使用以下方法计算 V_{DAC} 的标称或启动值：

为了确保在 DAC 从断电转换为加电时 $10\text{k}\Omega$ 电阻器不产生影响，可以使用以下公式计算 DAC 电压的加电值：

$$\frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} = \frac{V_{REF} - V_{DAC}}{R_3}$$

前一个公式可以进一步简化为：

$$V_{DAC} = V_{REF} \left(\frac{10 \text{ k}\Omega}{R_3 + 10 \text{ k}\Omega} \right)$$

5. 可以使用以下方法计算 R_2 和 R_3 的值：

如果 V_{DAC} 的加电或标称值保持在 V_{REF} 的三分之一（即 408.3mV），则 R_3 为 $2 \times 10\text{k}\Omega = 20\text{k}\Omega$ 。可以使用以下公式计算 R_2 ：

$$\frac{V_{REF}}{R_2} + \frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} = 50 \text{ }\mu\Omega$$

替换 R_3 值，可以计算出 R_2 等于 $133\text{k}\Omega$ 。

6. I_1 的裕度高减去标称值，相应的公式可以得出

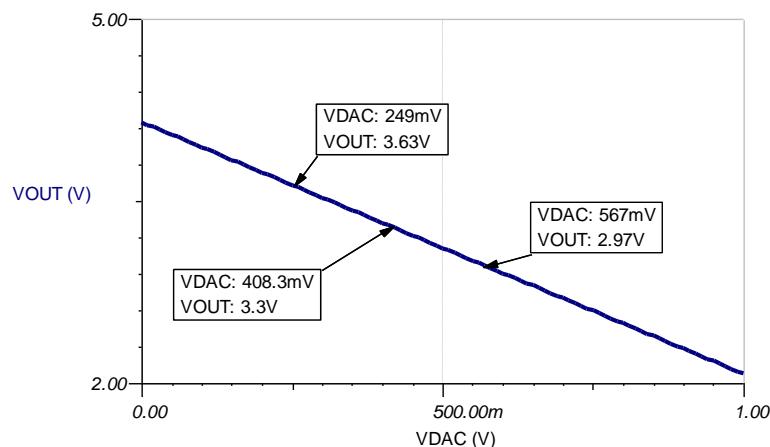
$$\frac{V_{REF} - V_{DAC}}{R_3} - \frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} = 7.95 \text{ }\mu\text{A}$$

因此， V_{DAC} 的裕度高值将为 249mV，类似地，可以通过以下公式计算出裕度低值为 567mV：

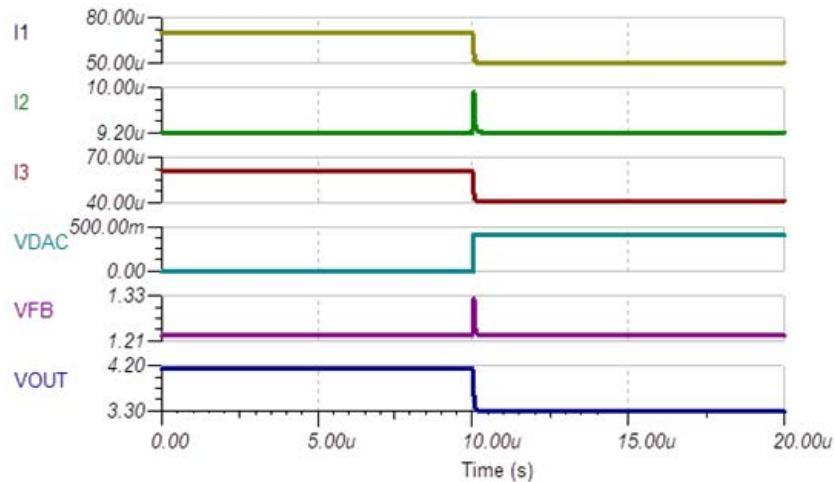
$$\frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} - \frac{V_{REF} - V_{DAC}}{R_3} = 7.95 \text{ }\mu\text{A}$$

7. 该不包含补偿电容器的电路的阶跃响应具有一些过冲和振铃，如以下曲线所示。这种瞬态响应可能会导致负载电路上出现误差。要最大程度地减小这些误差，应使用补偿电容器 C_1 。通常可以通过仿真来获取该电容的值。比较输出显示了采用 22pF 补偿电容器时的波形。

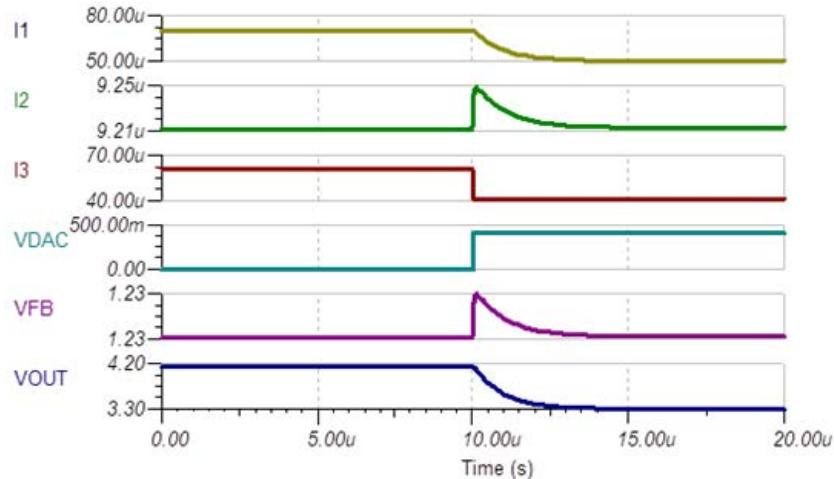
直流传输特性



无补偿时的小信号阶跃响应



$C_1 = 22\text{pF}$ 时的小信号阶跃响应



设计采用的器件和替代器件

器件	主要 特性	链接
DAC53608	8 通道、10 位、I ² C 接口、缓冲电压输出 DAC	http://www.ti.com/product/cn/DAC53608
DAC60508	具有精密内部基准的 8 通道、真正 12 位、SPI、电压输出 DAC	http://www.ti.com/product/cn/DAC60508
DAC60501	具有精密内部基准的 12 位、1LSB INL DAC	http://www.ti.com/product/cn/DAC60501
DAC8831	16 位、超低功耗、电压输出 DAC	http://www.ti.com/product/cn/DAC8831
TPS79501-Q1	汽车类单输出 LDO、500mA、可调节（1.2 至 5.5V）、低噪声、高 PSRR	http://www.ti.com/product/cn/TPS79501-Q1

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/cn/lit/zip/sbam415>。

如需 TI 工程师的直接支持，请使用 **E2E** 社区

e2e.ti.com

采用精密 **DAC**、适用于 **SMPS** 的电源裕度 调节电路

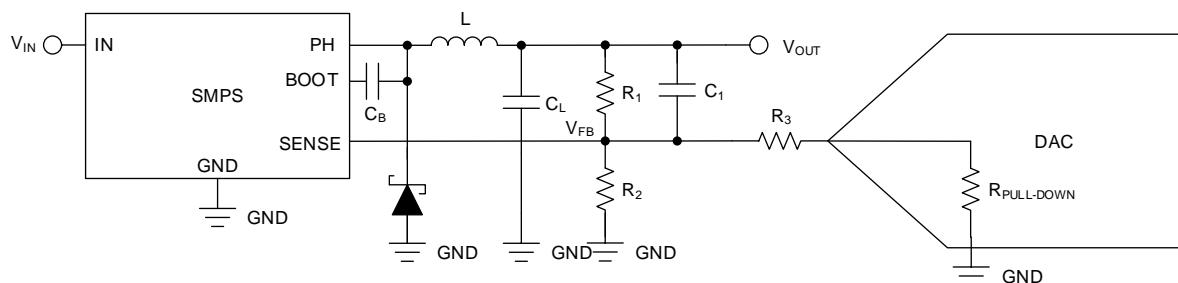
Uttama Kumar Sahu

设计目标

电源 (DAC VDD)	标称输出	裕度高	裕度低
5V	5V	5V + 10%	5V - 10%

设计说明

电源裕度电路用于调节电源转换器的输出。这样做可以调整电源输出的失调电压和温漂，或者对所需的输出端值进行编程。LDO 和直流/直流转换器等可调节电源可提供反馈或调节输入，用于设置所需的输出。精密电压输出 DAC 适用于以线性方式控制电源输出。下图显示了一个示例电源裕度调节电路。电源裕度调节的典型应用是 [测试和测量、通信设备和通用电源模块](#)。



设计说明

1. 选择具有所需分辨率、下拉电阻器值和输出范围的 DAC
2. 导出 DAC 输出与 V_{OUT} 之间的关系
3. 根据流经反馈电路的典型电流选择 R_1
4. 考虑 DAC 的断电和加电条件，计算 V_{DAC} 的启动或标称值
5. 选择 R_2 和 R_3 ，以满足所需的启动输出电压，并且使 DAC 输出电压范围符合所需的调谐范围
6. 计算裕度低和裕度高 DAC 输出
7. 选择补偿电容器，以实现所需的阶跃响应

设计步骤

1. 选择开关直流/直流转换器 TPS5450 进行计算。DAC53608 器件是一款适用于此类应用且具有超低成本的 10 位、8 通道、单极输出 DAC
2. 电源的输出电压计算公式为

$$V_{OUT} = V_{REF} + I_1 R_1 = V_{REF} + (I_2 + I_3) R_1$$

其中

- I_1 是流经 R_1 的电流
- I_2 是流经 R_2 的电流
- I_3 是流经 R_3 的电流

该应用中的 DAC 通常包括断电模式，此时电压输出端具有一个内部下拉电阻器。因此，替换前一个公式中的电流值会得到：

- 当 DAC 处于断电模式时：

$$V_{OUT} = V_{REF} + \left(\left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF}}{R_3 + R_{PULLDOWN}} \right) \right) R_1$$

- 当 DAC 输出加电时：

$$V_{OUT} = V_{REF} + \left(\left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF} - V_{DAC}}{R_3} \right) \right) R_1$$

对于 DAC53608， $R_{PULLDOWN}$ 为 $10\text{k}\Omega$ 。对于 LDO 器件 TPS5450， V_{REF} 的值为 1.221V 。

3. 可以使用以下方法计算 R_1 ：

流经 TPS5450 器件的 FB 引脚的电流可以忽略不计。将 I_1 选择为 $50\mu\text{A}$ 。因此， R_1 的计算公式如下：

$$R_1 = \frac{V_{OUT} - V_{REF}}{I_1} = 75.6 \text{ k}\Omega$$

可以通过以下公式计算 I_1 的标称值：

- 当 DAC 处于断电模式时：

$$I_{1-Nom} = \left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} \right)$$

- 当 DAC 输出加电时：

$$I_{1-Nom} = \left(\frac{V_{REF}}{R_2} \right) + \left(\frac{V_{REF} - V_{DAC}}{R_3} \right)$$

可以通过以下公式来计算裕度高和裕度低输出下的 I_1 值：

$$I_{1-HIGH} = \frac{V_{OUT-HIGH} - V_{REF}}{R_1} = 56.6 \mu\text{A}$$

$$I_{1-LOW} = \frac{V_{OUT-LOW} - V_{REF}}{R_1} = 43.4$$

$$I_{1-HIGH} - I_{1-Nom} = I_{1-Nom} - I_{1-LOW} = 6.6 \mu\text{A}$$

4. 可以使用以下方法计算 V_{DAC} 的标称或启动值：

为了确保在 DAC 从断电转换为加电时 $10\text{k}\Omega$ 电阻器不产生影响，可以使用以下公式计算 DAC 电压的加电值：

$$\frac{V_{REF}}{R_3 + 10 \text{ k}\Omega} = \frac{V_{REF} - V_{DAC}}{R_3}$$

前一个公式可以进一步简化为：

$$V_{DAC} = V_{REF} \left(\frac{10 \text{ k}\Omega}{R_3 + 10 \text{ k}\Omega} \right)$$

5. 可以使用以下方法计算 R_2 和 R_3 的值：

如果 V_{DAC} 的加电或标称值保持在 V_{REF} 的 $1/3$ (即 407mV)，则 R_3 为 $2 \times 10\text{k}\Omega = 20\text{k}\Omega$ 。此外，可以使用以下公式计算 R_2 ：

$$\frac{V_{REF}}{R_2} + \frac{V_{REF}}{R_3 + 10\text{k}\Omega} = 50 \mu\text{A}$$

替换 R_3 值，可以计算出 $R_2 = 131.3\text{k}\Omega$ 。

6. 减去 I_1 的裕度高和标称值，相应的公式可以得出：

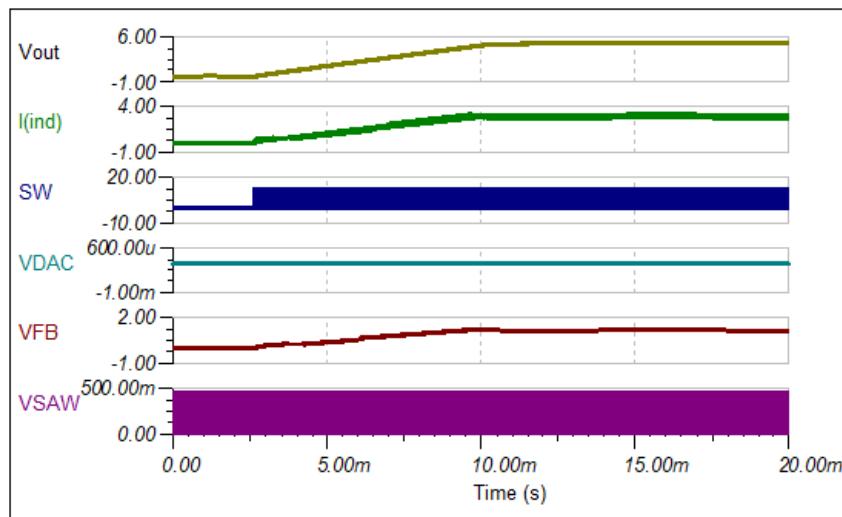
$$\frac{V_{REF} - V_{DAC}}{R_3} = \frac{V_{REF}}{R_3 + 10\text{k}\Omega} = 6.6 \mu\text{A}$$

V_{DAC} 的裕度高值为 275mV ，类似地，可以使用以下公式计算出裕度低值为 539mV ：

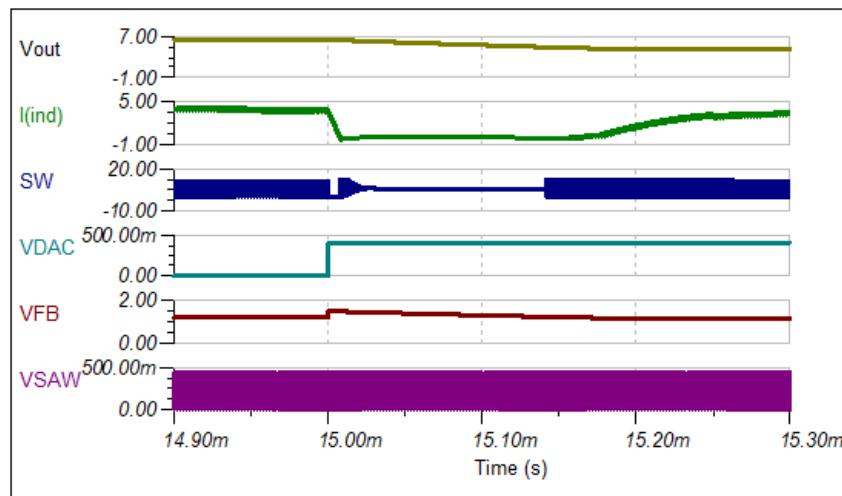
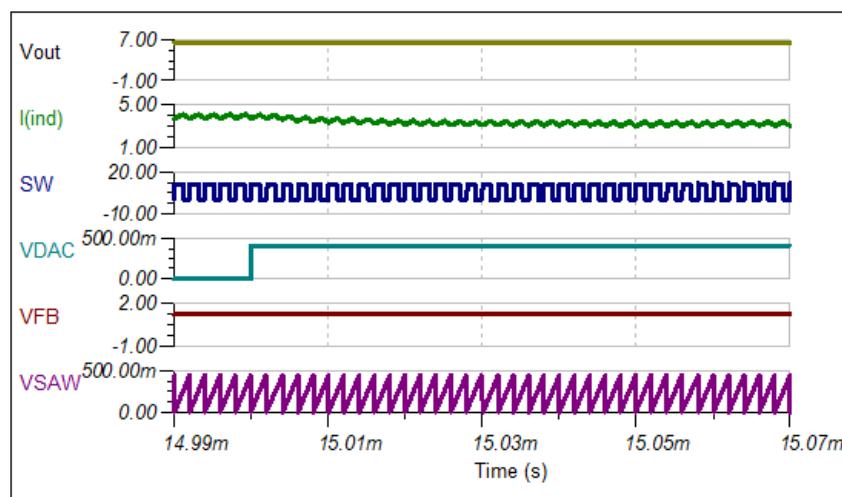
$$\frac{V_{REF}}{R_3 + 10\text{k}\Omega} - \frac{V_{REF} - V_{DAC}}{R_3} = 6.6 \mu\text{A}$$

7. 该不包含补偿电容器的电路的阶跃响应会使电感器电流达到其限值，如下图所示。这种浪涌可以使电感器达到饱和状态。为了最大程度地减小该浪涌，使用了补偿电容器 C_1 ，如电路图所示。通常可以通过仿真来获取该电容的值。比较输出显示了采用 10nF 补偿电容器时的波形。

DAC 处于断电模式时的输出



无补偿时的小信号阶跃响应

 $C_1 = 10\text{nF}$ 时的小信号阶跃响应

设计采用的器件和替代器件

器件	主要 特性	链接
DAC53608	8 通道 10 位、I ² C 接口、缓冲电压输出数模转换器 (DAC)	http://www.ti.com/product/cn/DAC53608
DAC60508	具有精密内部基准电压的 8 通道、真正 12 位、SPI、电压输出 DAC	http://www.ti.com/product/cn/DAC60508
DAC60501	具有精密内部基准电压的 12 位、1LSB INL 数模转换器 (DAC)	http://www.ti.com/product/cn/DAC60501
DAC8831	16 位、超低功耗、电压输出数模转换器	http://www.ti.com/product/cn/DAC8831
TPS5450	5.5V 至 36V 输入、5A、500kHz 降压转换器	http://www.ti.com/product/cn/TPS5450

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/cn/lit/zip/sbam416>。

如需 TI 工程师的直接支持，请使用 **E2E** 社区

e2echina.ti.com

回路供电 4-20mA 变送器电路

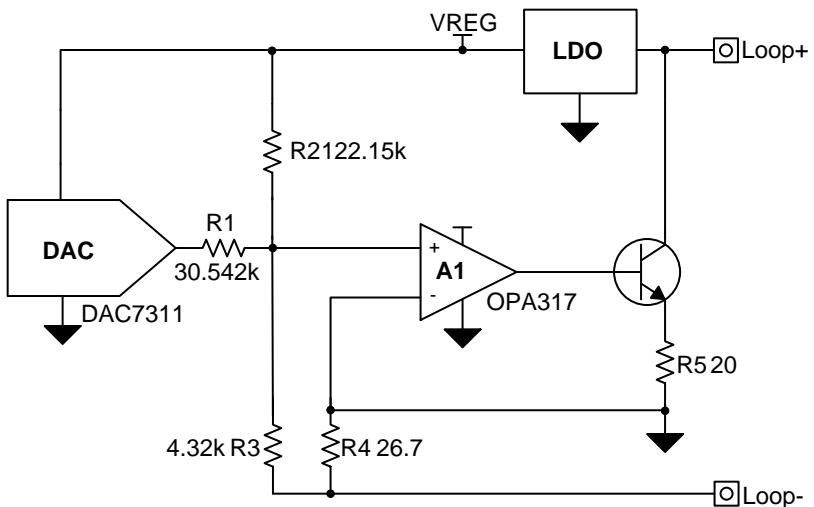
Garrett Satterfield

设计目标

回路电源电压	DAC 输出电压	输出电流	误差
12V–36V	0V–3V	4mA–20mA	<1% FSR

设计说明

回路供电的电流变送器可以调节串联回路（包括电源、变送器和负载电阻）中的电流。变送器中的有源电路从回路电流获得电力，这意味着所有器件的电流消耗必须小于零标度电流，该零标度电流在某些应用中可能低至 3.5mA。稳压器可以降低环路电压，从而为 DAC、运算放大器和附加电路供电。运算放大器会偏置晶体管，以调节从 Loop+ 流至 Loop- 的电流。该电路通常用于 2 线现场传感器变送器，如流量变送器、液位变送器、压力变送器和温度变送器。



设计说明

1. 为应用选择具有所需分辨率和精度的单通道 DAC。使用具有低失调电压和低温漂的运算放大器，以最大程度地减小误差。
2. 选择低功耗 DAC、运算放大器和稳压器，以确保总传感器变送器静态电流小于 4mA。
3. 通过选择较大的 R3/R4 比率来最大程度地减小流经 R1、R2 和 R3 的电流，以最大限度地减小电阻器的热漂移。
4. 针对 R1-R4、R7-R8 使用精密低漂移电阻器，以最大程度地降低误差。
5. 使用具有宽输入电压范围和低压差的稳压器，以支持各种环路电源电压。

设计步骤

输出电流传递函数为：

$$I_{OUT} = \left(\frac{V_{DAC}}{R1} + \frac{V_{REG}}{R2} \right) \left(\frac{R3}{R4} + 1 \right)$$

1. 选择较大的 $R3/R4$ 比率：

$$\frac{R3}{R4} = \frac{4.32k\Omega}{26.7\Omega}$$

2. 根据零标度电流 (4mA)、稳压器电压和增益比率 ($R3/R4$) 计算 $R2$ 。

$$R2 = \frac{V_{REG}}{I_{OUT,ZS}} \left(\frac{R3}{R4} + 1 \right) = \frac{3V}{4mA} \left(\frac{4.32k\Omega}{26.7\Omega} + 1 \right) = 122.10k\Omega$$

3. 根据满标度 DAC 电压和 16mA 的电流范围计算 $R1$ ，以设置满标度电流。

$$R1 = \frac{V_{DAC,FS}}{I_{OUT,SPAN}} \left(\frac{R3}{R4} + 1 \right) = \frac{3V}{16mA} \left(\frac{4.32k\Omega}{26.7\Omega} + 1 \right) = 30.524k\Omega$$

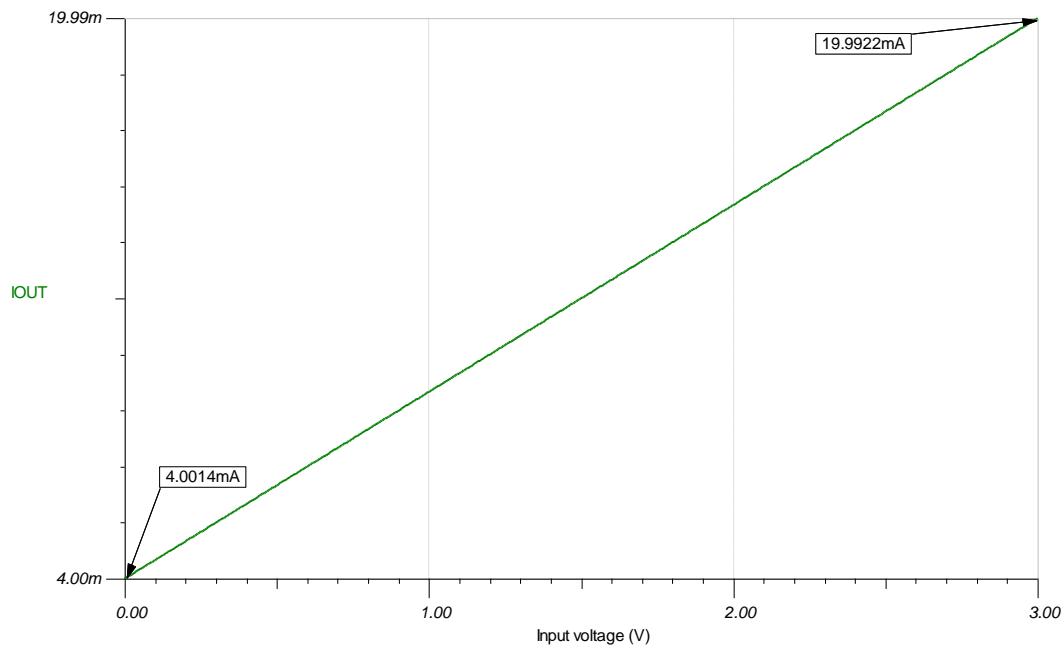
4. 根据所选的电阻值计算零标度输出电流。

$$I_{OUT,ZS} = \frac{V_{REG}}{R2} \left(\frac{R3}{R4} + 1 \right) = \frac{3V}{122.15k\Omega} \left(\frac{4.32k\Omega}{26.7\Omega} + 1 \right) = 3.9983mA$$

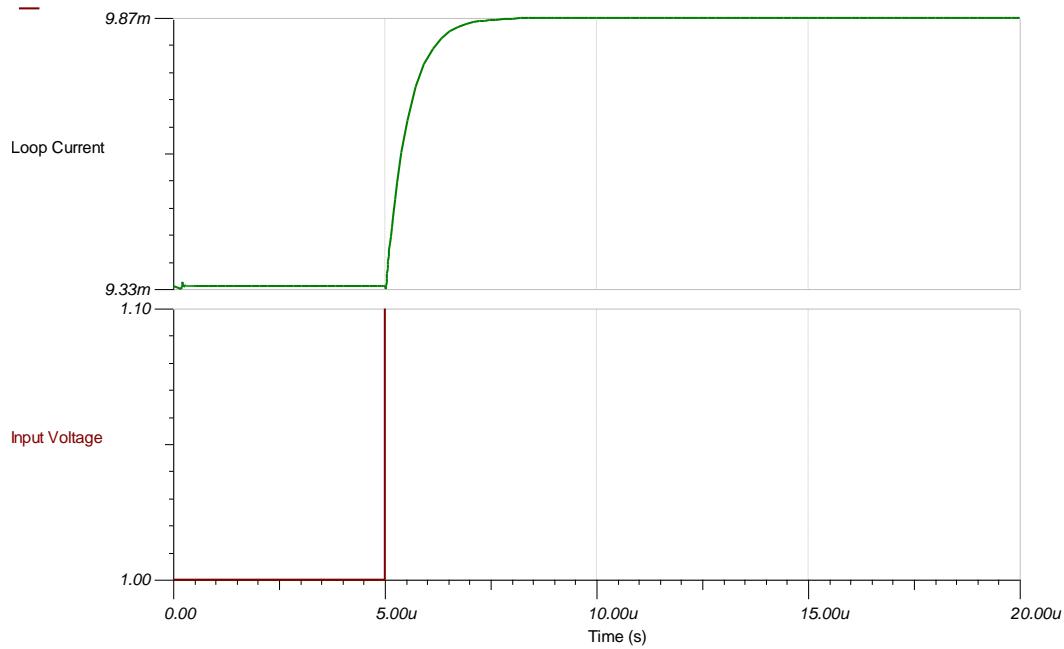
5. 根据所选的电阻器值计算满标度电流。

$$I_{OUT,FS} = \left(\frac{V_{DAC}}{R1} + \frac{V_{REG}}{R2} \right) \left(\frac{R3}{R4} + 1 \right) = \left(\frac{3V}{30.542k\Omega} + \frac{3V}{122.15k\Omega} \right) \left(\frac{4.32k\Omega}{26.7\Omega} + 1 \right) = 19.9891mA$$

直流转换特性



小信号阶跃响应



器件

器件	主要 特性	链接	其他可能的器件
DAC			
DAC7311	12 位分辨率、单通道、超低功耗、1LSB INL、SPI、2V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC7311	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
DAC8560	16 位分辨率、单通道、内部基准电压、低功耗、4LSB INL、SPI、2V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC8411	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
DAC8830	16 位分辨率、单通道、超低功耗、非缓冲输出、1LSB INL、SPI、2.7V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC8830	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
DAC161S997	16 位、4-20mA 电流输出、100uA 电源电流、SPI、2.7V 至 3.3V 电源	http://www.ti.com.cn/product/cn/DAC161S997	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
放大器			
TLV9001	低功耗、0.4mV 失调电压、轨至轨 I/O、1.8V 至 5.5V 电源	http://www.ti.com.cn/product/cn/TLV9001	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html
OPA317	零漂移、低失调电压、轨至轨 I/O、35uA 最大电源电流、2.5V 至 5.5V 电源	http://www.ti.com.cn/product/cn/OPA317	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html
OPA333	微功耗、零漂移、低失调电压、轨至轨 I/O、1.8V 至 5.5V 电源	http://www.ti.com.cn/product/cn/OPA333	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

[TI Designs TIPD158, 经 EMC/EMI 测试的低成本回路供电 4-20mA 变送器参考设计](#)

[TI Designs TIDA-00648, 4-20mA 电流回路变送器参考设计](#)

[TI Designs TIDA-01504, 采用 HART 调制解调器的高精度回路供电 4mA 至 20mA 现场变送器参考设计](#)

[回路供电 4mA 至 20mA 变送器 的源文件 – <http://www.ti.com.cn/lit/zip/slac782>。](#)

如需 TI 工程师的直接支持，请使用 **E2E** 社区：

e2echina.ti.com

其他链接：

[精密 DAC 学习中心](#)

<http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html>

可编程低侧电流阱电路

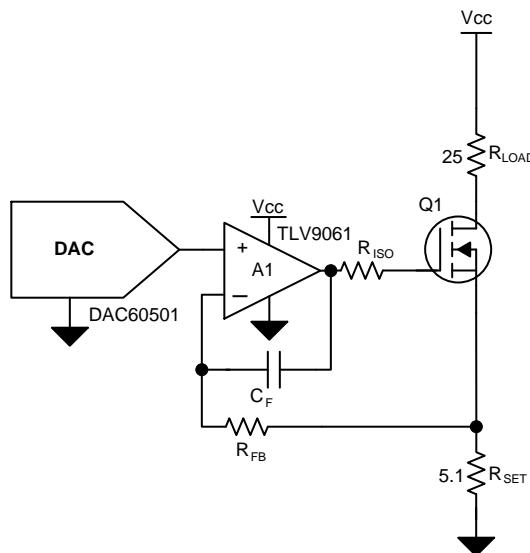
Garrett Satterfield

设计目标

VCC	DAC 输出电压	输出电流	误差	最大阻性负载
5V	0mV – 510mV	0mA – 100mA	<0.25% FSR	44.9Ω

设计说明

可编程低侧电流阱可根据 DAC 输出电压设置流经负载的电流。可通过 R_{SET} 检测该电流，运算放大器对晶体管进行偏置，以调节流经负载的电流。组件 C_F 、 R_{ISO} 和 R_{FB} 可提供补偿，以确保电路的稳定性。



设计说明

1. 选择具有低失调电压误差、增益误差和漂移的 DAC。应使用 RRIO 运算放大器来减少电源轨附近的误差并最大程度地提高阻性负载驱动能力。应选择具有低失调电压的运算放大器，以最大程度地减小误差。
2. 针对 R_{SET} 使用高精度、低漂移电阻器，以实现精确的电流调节。
3. 应最大程度地减小 R_{SET} ，以提高效率并降低功率耗散。大多数功率耗散应通过 R_{LOAD} 发生。
4. 为了驱动大 R_{LOAD} ，可以使用单独的高电压电源来驱动流至负载的电流。

设计步骤

1. 计算最大 DAC 输出电压和所需的最大输出电流对应的 R_{SET} 值。

$$R_{SET} = \frac{V_{DAC,max}}{I_{OUT,max}} = \frac{510mV}{100mA} = 5.1\Omega$$

2. 可以通过以下公式计算最大阻性负载：

$$R_{LOAD,max} = \frac{V_{CC} - I_{SET,max}R_{SET}}{I_{SET,max}} = \frac{5V - 100mA \times 5.1}{100mA} = 44.9\Omega$$

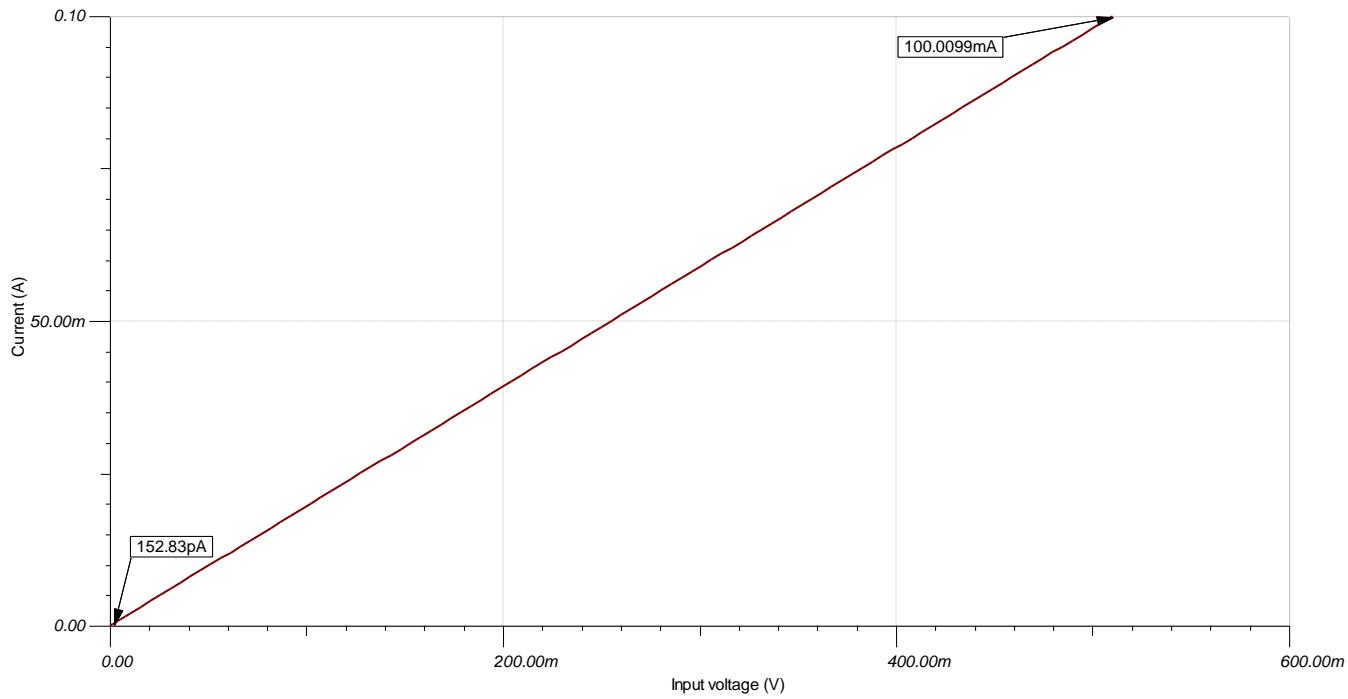
3. 确保 Q1 的额定功耗为最大电流下的功率耗散值。

$$P_{Diss,Q2} = V_{CC} \times I_{SET,max} - I_{SET,max}^2 \times (R_{LOAD} + R_{SET}) = 5V \times 100mA - 100mA^2 \times (25\Omega + 5.1\Omega) = 0.2W$$

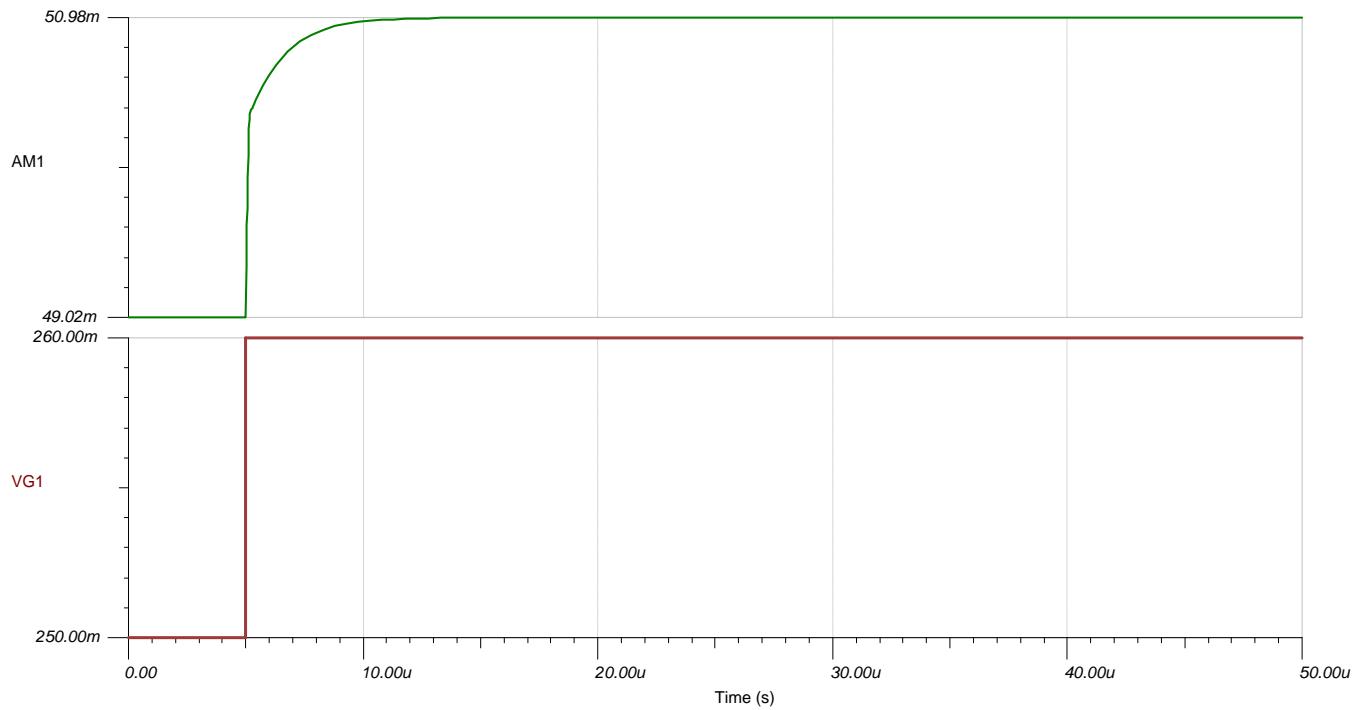
4. 可以使用平方和根 (RSS) 分析基于 DAC TUE、放大器失调电压、电阻器容差和基准初始精度来近似表示输出误差。

$$\text{Output TUE}(\%FSR) = \sqrt{\text{TUE}_{DAC}^2 + \left(\frac{V_{OS,Amplifier}}{FSR} \times 100 \right)^2 + \text{Tol}_{R_{SET}}^2 + \text{Accuracy}_{Ref}^2} = \sqrt{0.1^2 + \left(\frac{0.3mV}{510mV} \times 100 \right)^2 + 0.1^2 + 0.1^2} = 0.183\% FSR$$

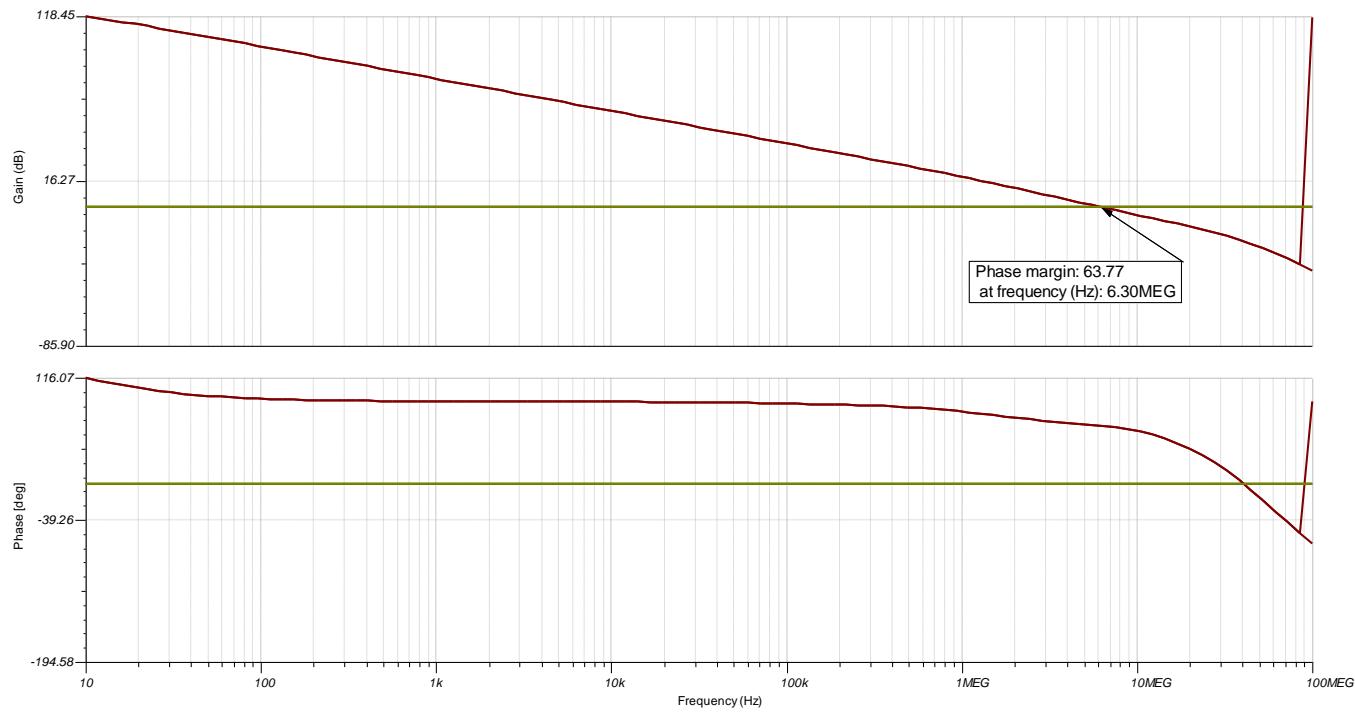
直流传输特性



小信号阶跃响应



交流环路增益分析



器件

器件	主要 特性	链接	其他可能的器件
DAC			
DAC60501	具有 5ppm/°C 内部基准电压的 12 位分辨率、1LSB INL、单通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC60501	http://www.ti.com/pdacs
DAC80501	具有 5ppm/°C 内部基准电压的 16 位分辨率、1LSB INL、单通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80501	http://www.ti.com/pdacs
DAC8830	16 位分辨率、单通道、超低功耗、非缓冲输出、1LSB INL、SPI、2.7V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC8830	http://www.ti.com/pdacs
放大器			
TLV9061	超小型、0.3mV 失调电压、轨至轨 I/O、1.8V 至 5.5V 电源	http://www.ti.com.cn/product/cn/TLV9061	http://www.ti.com/opamps
OPA317	零漂移、低失调电压、轨至轨 I/O、35µA 最大电源电流、2.5V 至 5.5V 电源	http://www.ti.com.cn/product/cn/OPA317	http://www.ti.com/opamps
OPA388	精密、零漂移、零交叉、低噪声轨至轨 I/O、2.5V 至 5.5V 电源	http://www.ti.com.cn/product/cn/OPA388	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

[低侧电流阱的源文件](#) – <http://www.ti.com/cn/lit/zip/slac784>。

[TI 高精度实验室 - 运算放大器: 稳定性 6](#)

如需 TI 工程师的直接支持, 请使用 **E2E 社区**

e2e.ti.com

其他链接

[精密 DAC 学习中心](#)

<http://www.ti.com/cn/zh-cn/data-converters/dac-circuit/precision/overview.html>

可编程两级高侧电流源电路

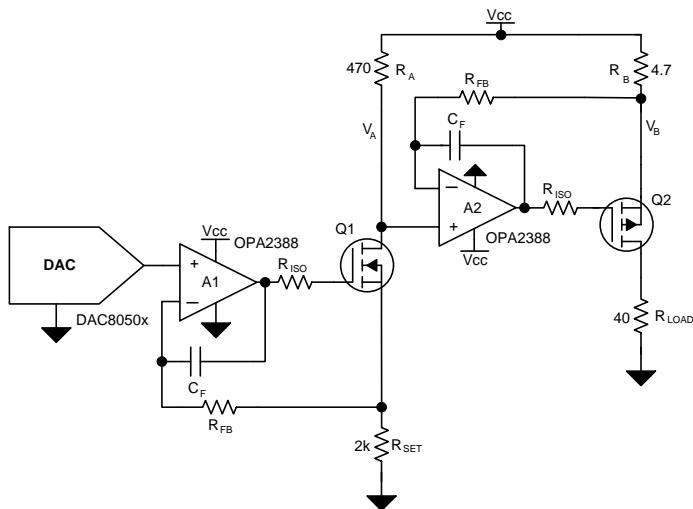
Garrett Satterfield

设计目标

电源电压 (V_{cc})	DAC 输出电压	输出电流	误差	最大负载电 阻	顺从电压
5V	0V–2V	0–100mA	<1% FSR	45Ω	4.5V

设计说明

可编程高侧电流源为以接地为基准的负载提供可调节电流。第一个运算放大器级根据 DAC 输出电压设置基准电流。第二个运算放大器级用作电流镜，用于获取基准电流并调节从输出 PMOS 到负载的电流。 R_{SET} 、 R_A 和 R_B 根据 DAC 电压设置输出电流。组件 C_{COMP} 、 R_{ISO} 和 R_{FB} 提供补偿，以确保电路的稳定性。利用该电路的常见终端设备包括 **PLC 模拟输出模块**、**现场变送器**、**数字万用表**、**打印机**、**光学模块**、**LED 驱动器** 和 **EPOS**。



设计说明

1. 选择具有低失调电压、增益和漂移误差的 DAC。应使用 RRIO 运算放大器来保持低顺从电压，并且应选择具有低失调电压的运算放大器。
2. 通过选择较大的 R_A : R_B 比率来最大程度地降低流经 R_A 、Q1 和 R_{SET} 的电流，从而最大程度地提高效率，同时降低第一级中的发热和漂移。
3. 针对 R_{SET} 、 R_A 和 R_B 使用高精度、低漂移电阻器，以最大程度地减小电阻器不匹配和温度漂移导致的误差。
4. 最大程度地减小 R_B 的电阻，从而最大程度地增大顺从电压。
5. 由于功率耗散导致发热，因此应避免将 Q2 放置在布局中的热敏组件附近。

设计步骤

1. 通过根据 V_{DAC} 选择 R_{SET} ，设置电流阱级中的基准电流。应最大程度地减小基准电流，因为它直接流至接地并降低效率。将基准电流设置为 1mA 并计算 R_{SET} 。

$$R_{SET} = \frac{V_{DAC,max}}{I_{SET}} = \frac{2V}{1mA} = 2k\Omega$$

2. 根据所需的输出电流和 $I_{OUT}/I_{SET} = 100mA/1mA = 100$ （这是所需的 $R_A:R_B$ 比率），选择所需的增益比率。

3. 通过允许的最大电压降来计算 R_B 的最大值，以驱动流经最大负载的最大电流。

$$R_B < \frac{V_{CC} - I_{OUT,max}R_{LOAD,max}}{I_{OUT,max}} = \frac{5V - 0.1A * 45\Omega}{0.1A} = 5\Omega$$

4. 电压 V_A 为 $V_{CC} - I_{SET} \times R_A$ ，由于运算放大器反馈，该电压等于电压 V_B 。选择 R_A ，以实现小于 500mV 的电压降，从而保持所需的顺从电压。选择了 4.7Ω 的标准电阻。

$$V_A = V_B$$

$$R_A = \frac{V_{CC} - V_A}{I_{SET}} = \frac{470mV}{1mA} = 470\Omega$$

5. 根据 R_A 和在第 2 步中选择的增益计算 R_B 。

$$R_B = \frac{R_A}{100}$$

6. 验证 Q2 的功率耗散。可以通过以下公式计算基于负载的 Q2 功率耗散：

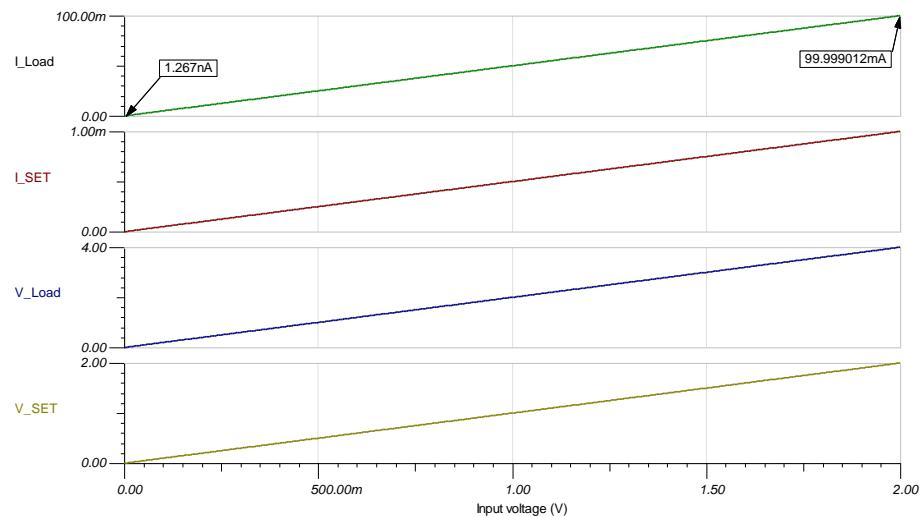
$$P_{Diss,Q2} = V_{CC} \times I_{OUT} - I_{OUT}^2 \times (R_{LOAD} + R_B) = 5V \times 0.1A - 0.1A^2 \times (40\Omega + 4.7\Omega) = 0.053W$$

当负载电阻为零时，Q2 的功率耗散达到最大：

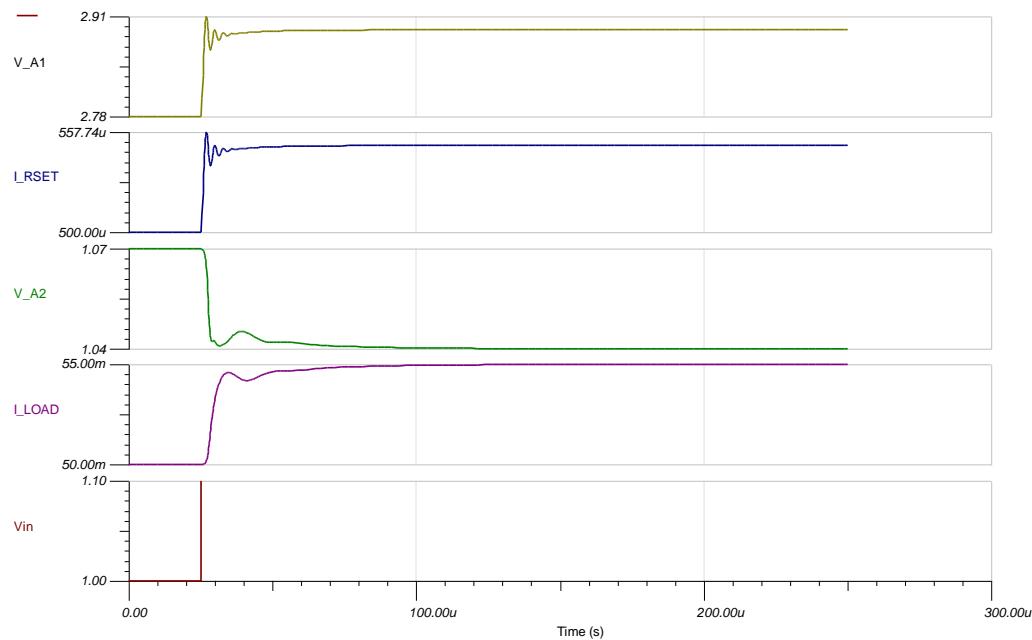
$$P_{Diss,Q2,max} = V_{CC} \times I_{OUT} - I_{OUT}^2 \times R_B = 5V \times 0.1A - 0.1A^2 \times 4.7 = 0.453W$$

确保 Q2 的额定功耗为该功率耗散值。

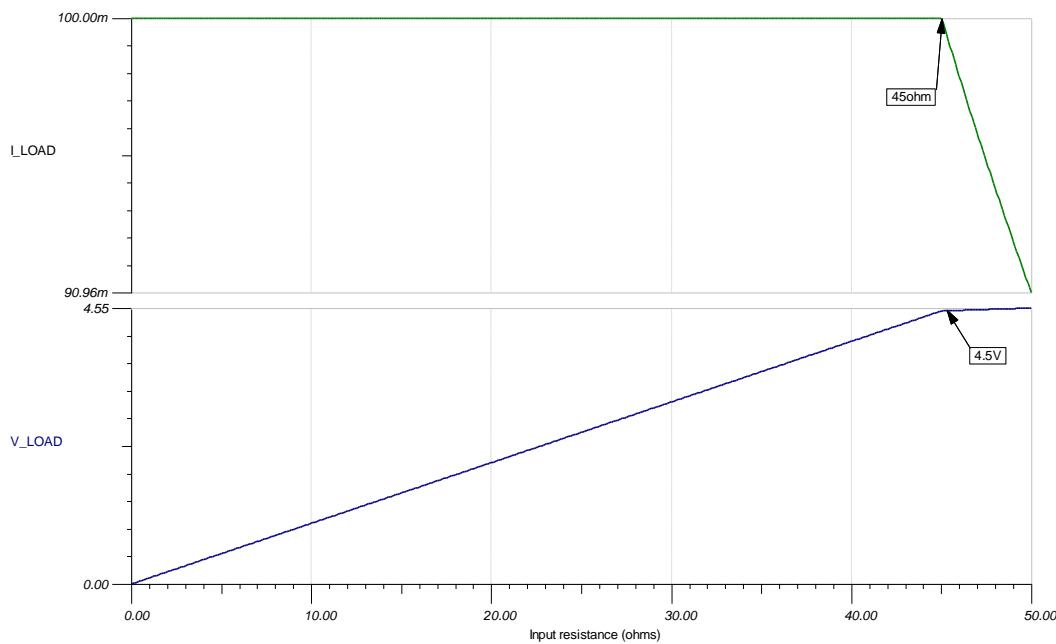
直流传输特性



小信号阶跃响应



顺从电压



高电压电源修改

该电路设计示例针对 V_{CC} 使用低电压电源。某些 应用（如 4–20mA 电流回路）需要高电压电源来驱动大阻性负载。要修改此电流源以实现更高的电压电源，请选择高压、轨至轨输入/输出放大器（如 OPA192）。

器件

器件	主要 特性	链接	其他可能的器件
DAC			
DAC80501	具有 5ppm 内部基准电压的 16 位分辨率、1LSB INL、单通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80501	http://www.ti.com/pdacs
DAC80508	具有 5ppm 内部基准电压的 16 位分辨率、1LSB INL、八通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80508	http://www.ti.com/pdacs
DAC8775	具有集成直流/直流转换器的 16 位分辨率、四通道、±10V、±24mA 电压和电流输出 DAC	http://www.ti.com.cn/product/cn/DAC8775	http://www.ti.com/pdacs
放大器			
OPA388	精密、零漂移、零交叉、轨至轨输入/输出、2.5V 至 5.5V 电源	http://www.ti.com.cn/product/cn/OPA388	http://www.ti.com/opamps
OPA192	精密、高电压、轨至轨输入/输出、4.5V 至 36V 电源	http://www.ti.com.cn/product/cn/OPA192	http://www.ti.com/opamps
TLV170	成本敏感型轨至轨输出、2.7V 至 36V 电源	http://www.ti.com.cn/product/cn/TLV170	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

[TI Designs TIPD102, 0-2V 至 0-100mA、1% 满标度误差、高侧 V-I 转换器参考设计](#)

[TI Designs TIPD215, 具有自适应电源管理、功耗低于 1W 的四通道模拟输出模块参考设计](#)

[TI Designs TIDA-01525, 8 通道、16 位、200mA 电流输出 DAC 参考设计](#)

可编程、两级、高侧电流源的源文件 – <http://ti.com/cn/lit/zip/slac783>。

如需 TI 工程师的直接支持，请使用 **E2E 社区**:

e2e.ti.com

其他链接:

[精密 DAC 学习中心](#)

www.ti.com/pdac

适用于来自单端精密 DAC 的差分输出的电路

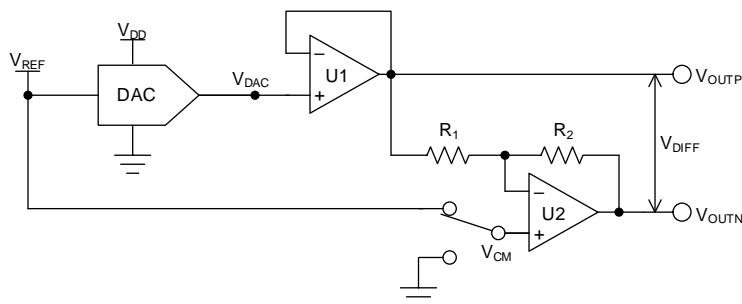
Uttama Kumar Sahu

设计目标

电源	DAC 输出	偏移范围
VCC: 10V, VSS: -10V, VDD: 5V	0V 至 5V	$\pm 5V$

设计说明

该单端至差分转换电路 具有两个运算放大器。它通过单极数模转换器 (DAC) 通道生成双极差分输出。这些类型的电路在 低噪声应用 (如 [光学模块](#)、[地铁数据中心互连](#)、[超声波扫描仪](#) 和 [X 射线系统](#)) 中非常有用。虽然另一种使用全差分放大器 (FDA) 的设计方法对交流性能有利，但运算放大器方法可实现最佳的直流特性。然而，特定的运算放大器或 FDA 会影响两种拓扑的比较。



设计说明

1. 选择具有所需分辨率和输出范围的 DAC

2. 考虑以下关键要求，选择运算放大器以满足系统规格要求：

- 相对于电源轨的摆幅：对于 5V 电源轨，通常使用轨至轨零交叉失真器件（例如 OPA320 和 OPA365）
- 失调电压和漂移：该电路相对于 FDA 方法的一项优势是某些运算放大器可能具有很好的直流性能
- 带宽和静态电流：该电路相对于 FDA 方法的另一项优势是可提供各种运算放大器带宽和相关的静态电流。对于较低的采样率，低带宽、低电流运算放大器可能是最佳选择

3. 选择 R_1 和 R_2 ，以最大程度地减小输出端的热噪声

设计步骤

1. 选择 DAC，如 DAC80501，该器件是一款具有 2.5V 内部基准电压的 16 位单通道缓冲电压输出 DAC。基准输出还可以用作共模电压 (V_{CM})
2. 选择低失真运算放大器（如 OPA320）
3. 以下公式描述了电路的直流传递函数：

$$V_{OUTP} = V_{DAC}$$

$$V_{OUTN} = V_{CM} \left(1 + \frac{R_2}{R_1} \right) - V_{DAC}$$

- 将 R_1 和 R_2 选择为 $1\text{k}\Omega$ ，以实现值为 1 的增益并最大程度地减小噪声。使用 0.1% 容差可最大限度地降低增益误差。
- U1 针对差分输出产生的热噪声具有两条路径：直接通过 U1 以及通过 U2 反转。这两种噪声是相关的，因此它们会直接相加。DAC80501 具有 $74\text{nV}/\sqrt{\text{Hz}}$ 的输出噪声密度 (e_{n-DAC})，OPA320 具有 $7\text{nV}/\sqrt{\text{Hz}}$ 的噪声密度 (e_{n-AMP})。U1 的噪声增益 (G_{n-U1}) 为 1。因此，U1 输出所导致的总噪声密度 (e_{n-U1}) 由下式给出：

$$e_{n-U1} = 2 \times \sqrt{(e_{n-DAC})^2 + (e_{n-AMP})^2} = 148.66\text{nV}/\sqrt{\text{Hz}}$$

- 增益电阻器 R_1 和 R_2 导致的热噪声 (e_{n-R}) 由下式给出：

$$e_{n-R} = \sqrt{4 \cdot K \cdot T \cdot (R_1 \parallel R_2)} = \sqrt{4 \cdot (1.38 \times 10^{-23} \text{J/K}) \cdot (298.15\text{K}) \cdot (500\Omega)} = 2.87\text{nV}/\sqrt{\text{Hz}}$$

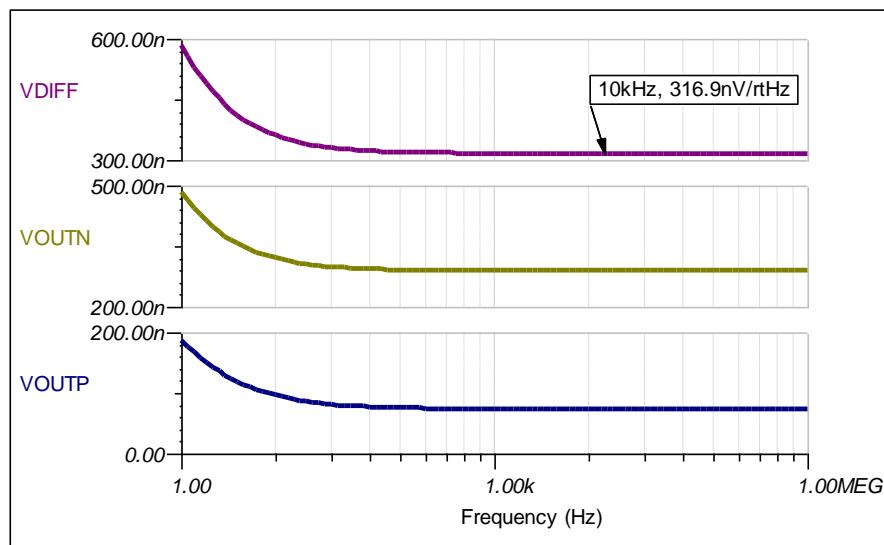
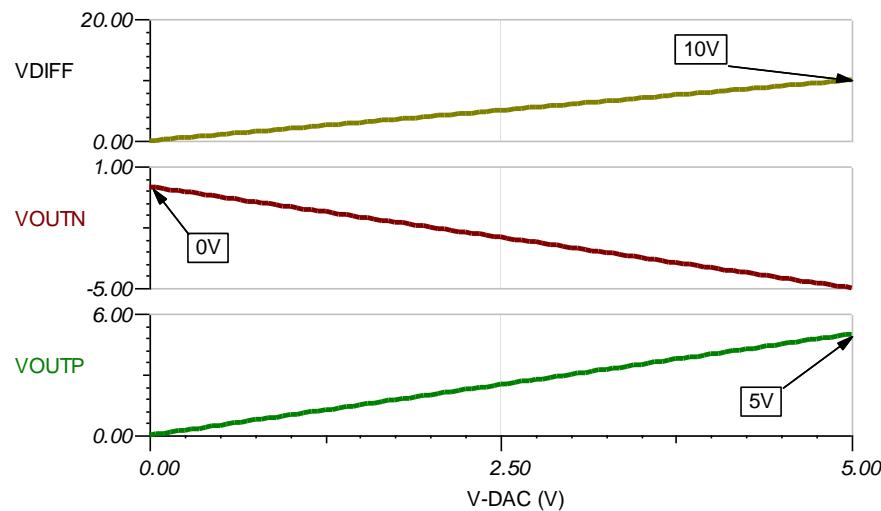
- U2 导致的不相关噪声密度 (e_{n-U2}) 是增益电阻器的热噪声 (e_{n-R})、U2 的热噪声 (e_{n-AMP}) 和通过 DAC80501 的 V_{REF} 输出进行馈送时 V_{CM} 导致的噪声 (e_{n-VREF}) 的组合。 e_{n-VREF} 为 $140\text{nV}/\sqrt{\text{Hz}}$ 。U2 的噪声增益 (G_{n-U2}) (即 $1+(R_2/R_1)$) 为 2。因此， e_{n-U2} 可表示为：

$$e_{n-U2} = \sqrt{(e_{n-VREF} \cdot G_{n-U2})^2 + (e_{n-AMP} \cdot G_{n-U2})^2 + (e_{n-R} \cdot G_{n-U2})^2} = 280.4\text{nV}/\sqrt{\text{Hz}}$$

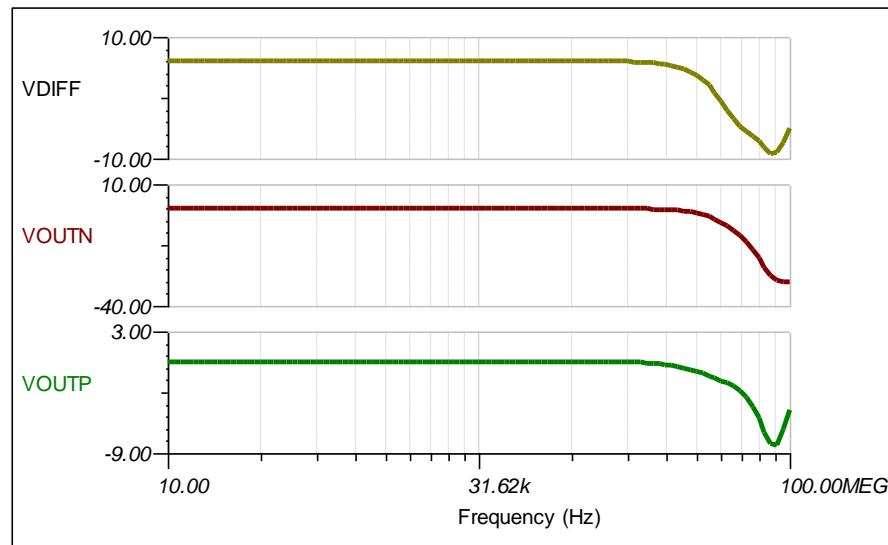
- 最后，将 U1 和 U2 产生的噪声结合在一起，我们得到差分输出端的总噪声密度 (e_{n-T})：

$$e_{n-T} = \sqrt{(e_{n-U1})^2 + (e_{n-U2})^2} = 317.37\text{nV}/\sqrt{\text{Hz}}$$

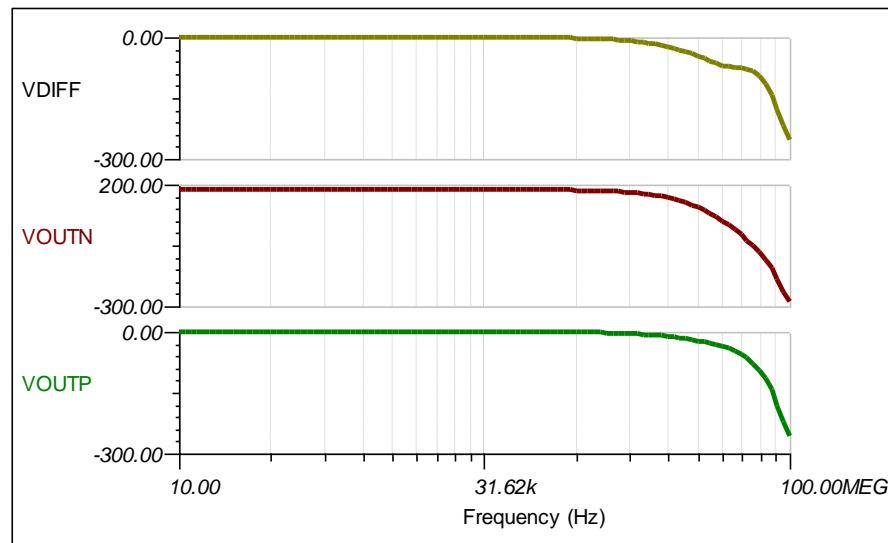
下图显示了差分输出端的热噪声仿真值。仿真值 $316.9\text{nV}/\sqrt{\text{Hz}}$ 接近于计算所得的值。使用等效电阻器对 DAC 输出和 V_{REF} 输出的热噪声进行了仿真，以进行噪声仿真。

差分输出端的热噪声密度 ($V_{CM} = V_{REF}$)

直流传输特性 ($V_{CM} = 0V$)


频率响应 (振幅)

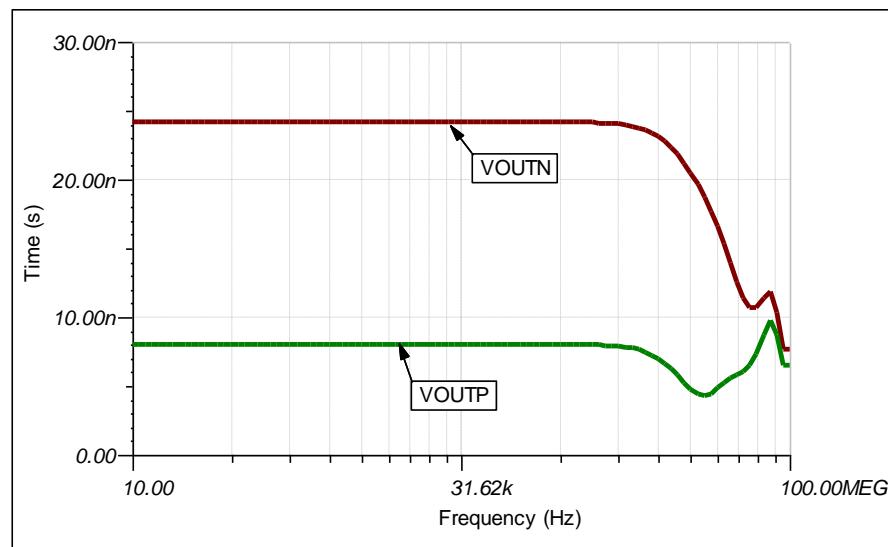


频率响应 (相位)

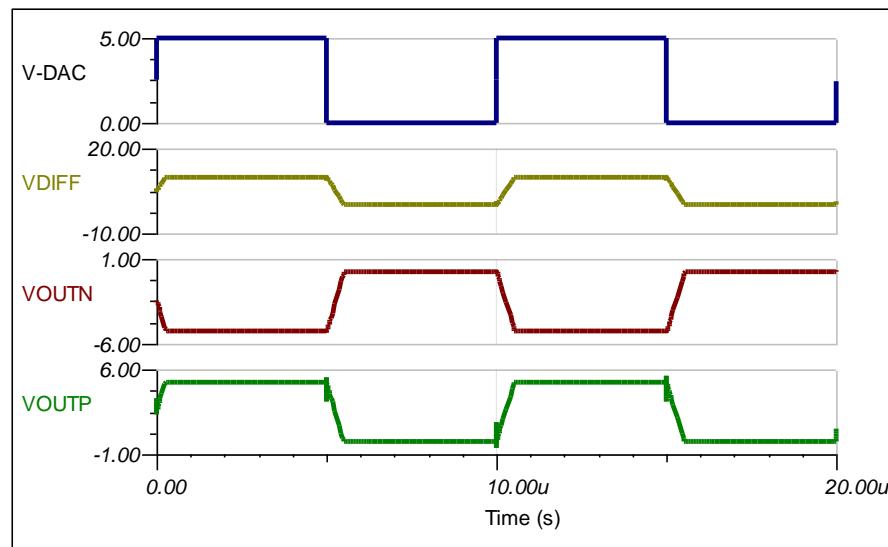


群延迟

群延迟是施加的输入信号和输出信号之间的时间延迟。所有放大器和滤波器都具有群延迟。群延迟是该电路的亮点，因为反相和同相路径都具有不同的群延迟。对于较高频率的信号，这可能会产生失真。有关其他详细信息，请参阅时域图中的群延迟。



输出瞬态响应



设计采用的器件和替代器件

器件	主要 特性	链接
DAC80501	具有精密内部基准电压的 16 位、1LSB INL、数模转换器 (DAC)	http://www.ti.com.cn/product/cn/DAC80501
DAC80508	具有精密内部基准电压的 8 通道、真正 16 位、SPI、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80508
DAC8562	具有 2.5V、4ppm/°C 基准电压的 16 位、双通道、低功耗、超低干扰、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC8562
OPA320	精密、零交叉、20MHz、0.9pA Ib、RRIO、CMOS 运算放大器	http://www.ti.com.cn/product/cn/OPA320
OPA365	2.2V、50MHz、低噪声、单电源轨至轨运算放大器	http://www.ti.com.cn/product/cn/OPA365

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/cn/lit/zip/sbam419>。

如需 TI 工程师的直接支持，请使用 **E2E** 社区：

e2echina.ti.com

采用精密 **DAC** 的高电流电压输出电路

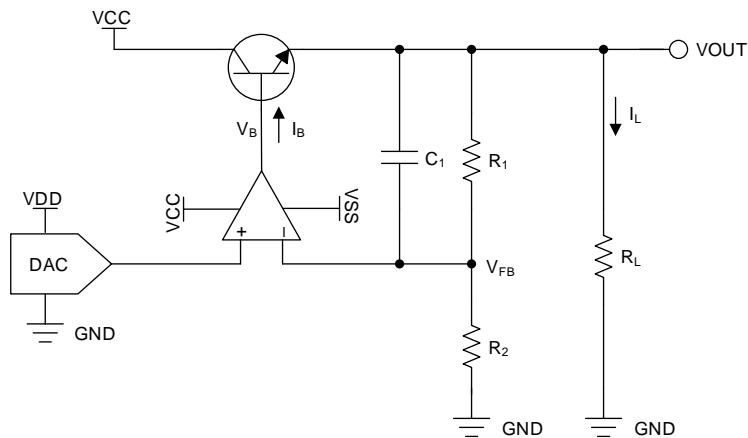
Uttama Kumar Sahu

设计目标

电源	DAC 输出	电压输出	电流输出
VCC: 24V, VSS: -5V, VDD: 5V	0V 至 2.5V	0V 至 5V	0A 至 10A

设计说明

可以使用 **DAC** 输出端的功率放大器从数模转换器 (**DAC**) 获取高电流电压输出。为了在放大器性能（如精度、带宽和更高电流）方面具有额外的灵活性，下图所示的电路更为合适。例如，与精密放大器相比，功率放大器通常具有更高的输出失调误差。**DAC** 对输出电压和放大器的增益进行编程。放大器使用负反馈保持输出电压。晶体管向负载提供高电流。该电路在 必须使用不同的交流或直流电压激励测试元件的应用（如 存储器和半导体测试设备、LCD 测试设备等）中很有用。



设计说明

1. 选择具有所需分辨率和输出范围的 **DAC**。
2. 选择具有低失调电压和低温漂的运算放大器，以最大程度地减小误差。根据输出信号的要求，选择具有足够增益带宽积 (GBW) 的器件。
3. 选择 R_1 和 R_2 ，以满足所需的输出电压以及 **DAC** 输出电压，并且使容差能够保持所需的精度。
4. 选择补偿电容器 C_1 ，使其大于运算放大器输入的输入电容。
5. 选择能够提供所需负载电流并具有高 h_{FE} 的晶体管，以使基极电流远小于运算放大器的输出电流限制。最好使用双极结晶体管 (BJT) 达林顿对或高功率金属氧化物半导体场效应晶体管 (MOSFET)。

设计步骤

1. DAC80501 器件是 16 位、单通道、高性能精密 DAC。DAC80501 器件根据设计具有单调性，并可提供低于 1LSB 的出色线性度。这些器件包括一个 2.5V、5ppm/°C 内部基准电压，可提供 1.25V、2.5V 或 5V 的满标度输出电压范围。
2. OPA227 运算放大器兼具低噪声、宽带宽和高精度等特性，因此是同时需要交流和精密直流性能的应用的理想选择。OPA227 器件具有单位增益稳定性，并具有高压摆率 (2.3V/μs) 和宽带宽 (8MHz)。
3. 可通过以下公式计算输出电压的传递函数：

$$V_{OUT} = V_{DAC} \left(1 + \frac{R_1}{R_2} \right)$$

例如，要获取 5V 的输出电压和 2.5V 的 DAC 输出，请选择 R_1 和 R_2 都为 $10k\Omega$ 。这使得流经反馈网络的静态电流保持为 $5V/20k\Omega = 250\mu A$ 。该电流适用于此设计，因为此设计用于高输出电流。在输出电流较低的情况下，可以增大电阻值，使得与输出电流相比，静态电流可以忽略不计。

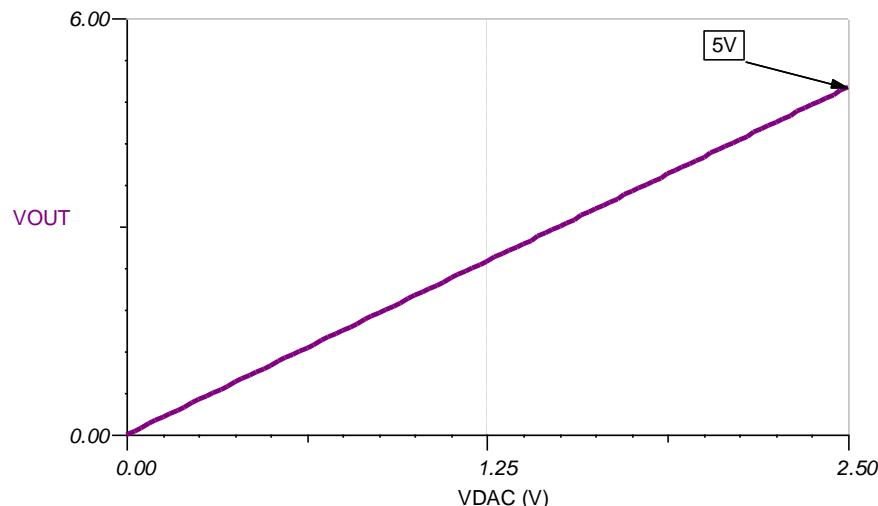
4. 对于给定的负载电流 I_L ，可通过以下公式计算晶体管的基极电流 I_B ：

$$I_B = \frac{I_C}{h_{FE}} = \frac{1}{h_{FE}} \left(I_L + \left(\frac{V_{OUT}}{R_1 + R_2} \right) \right)$$

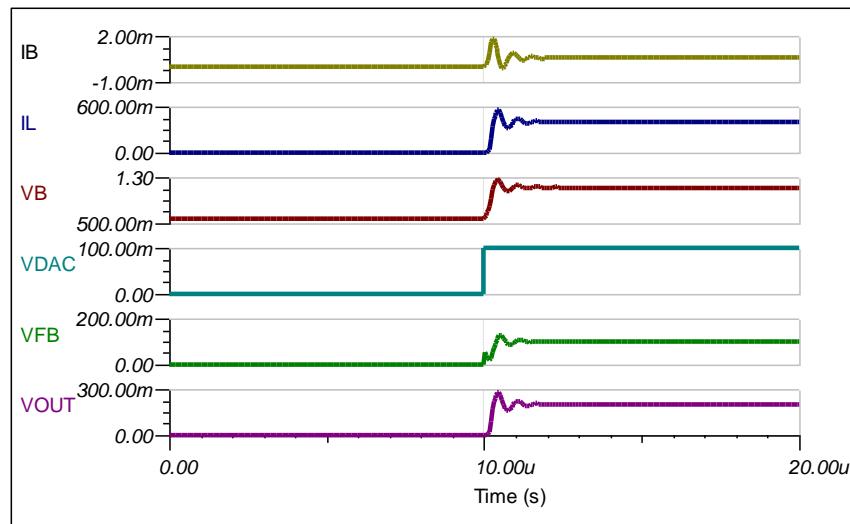
为了获得 10A 的最大负载电流，晶体管的集电极电流 (I_C) 约为 10A (忽略 $250\mu A$ 的静态电流)。为了保持 I_B 小于 20mA， h_{FE} 应大于 $(10A/20mA) = 500$ 。

5. 通常，补偿电容器 C_1 不是由固定的公式进行设置的，而是通过在观察输出小信号阶跃响应的同时选择值来设置的。通过该示例中的仿真，选择 $C_1 \geq 22pF$ 。

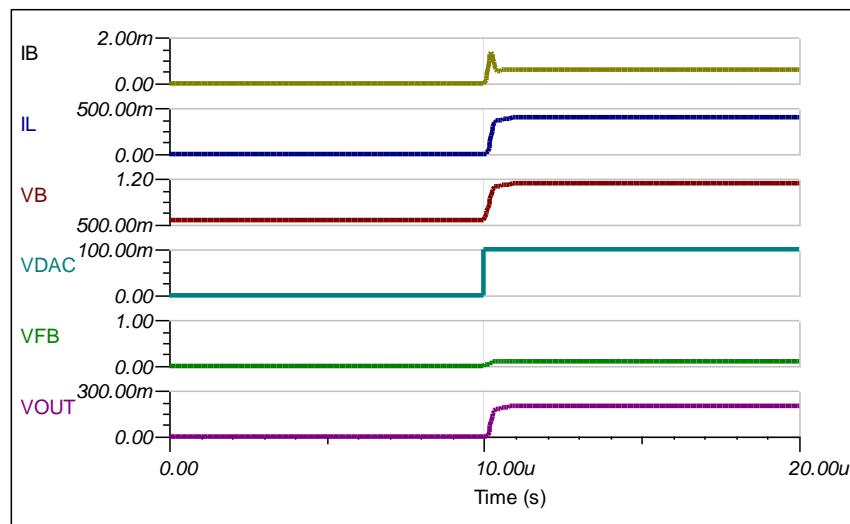
直流传输特性



无补偿时的小信号阶跃响应

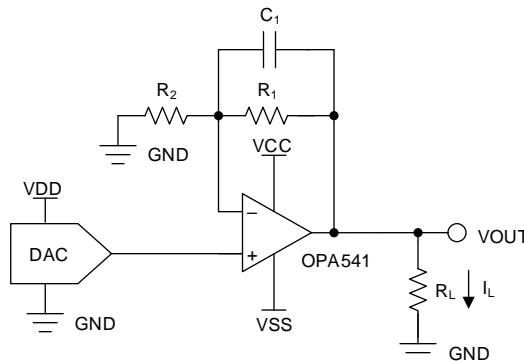


$C_1 = 22\text{pF}$ 时的小信号阶跃响应



采用功率放大器的替代设计

下图显示了采用功率放大器的替代设计的简化电路图。要从 DAC 获得高电流输出，请使用功率放大器（如 OPA541 器件）。不过，如前所述，该电路可能具有精度和带宽限制。根据系统要求，任何一种电路拓扑都可用于生成高电流输出。该电路的输出传递函数与下图相同。



设计采用的器件和替代器件

器件	主要特性	链接
DAC80501	具有精密内部基准电压的 16 位、1LSB INL、数模转换器 (DAC)	http://www.ti.com/product/cn/DAC80501
DAC8551	16 位、超低干扰、电压输出数模转换器	http://www.ti.com/product/cn/DAC8551
DAC8811	建立时间为 0.5µs 的 16 位单通道串行输入乘法 DAC	http://www.ti.com/product/cn/DAC8811
DAC8831	16 位、超低功耗、电压输出数模转换器	http://www.ti.com/product/cn/DAC8831
OPA227	高精度低噪声运算放大器	http://www.ti.com/product/cn/OPA227
OPA541	高功率单片运算放大器	http://www.ti.com/product/cn/OPA541
THS4011	290MHz 低失真电压反馈放大器	http://www.ti.com/product/cn/THS4011

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TINA 源文件 – <http://www.ti.com/lit/zip/sbam417>。

如需 TI 工程师的直接支持，请使用 **E2E** 社区

e2echina.ti.com

具有检测连接电路的 可编程电压输出

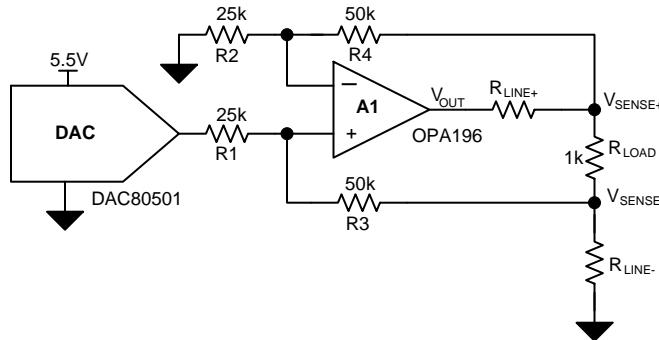
Garrett Satterfield

设计目标

DAC 输出电压	输出电压 V_{LOAD}	最小负载电阻 R_{LOAD}	最大线路电阻补偿	误差
0V–5V	0V–10V	1kΩ	R_{LOAD} 的 +25%	<0.25% FSR

设计说明

具有检测连接电路的可编程电压输出在负载上提供精确的电压，从而对寄生串联电阻进行补偿。放大器 A1 使用来自附加负载的高侧和低侧的反馈在 V_{SENSE+} 和 V_{SENSE-} 之间精确调节电压。数模转换器 (DAC) 输出和分立式电阻器设置负载两端的电压。该电路用于可能存在额外线路电，必须通过增大输出电压进行补偿，以便为负载提供正确电压的应用。使用该电路的常见终端设备包括 **PLC 模拟输出模块**、**存储器** 和 **半导体测试设备**、**光谱分析仪** 和 **数据采集 (DAQ) 卡**



设计说明

1. 为应用选择具有低总体未调误差 (TUE) 且具有所需分辨率的 DAC。具有集成基准的 DAC (如 DAC80501 器件) 可用于最大程度地减小组件和解决方案尺寸。
2. 选择具有轨至轨输出的高压放大器，以确保具有足够的输出摆幅来驱动负载和线路电阻。放大器应具有低失调电压和温漂，以便不会对输出误差产生显著影响。
3. 电阻器不匹配会直接导致输出端增益误差。使用具有 0.05% 或更佳容差和低热漂移的电阻器。
4. 为了正确补偿额外的线路电阻，R2:R4 的比率必须尽可能地与 R3:R1 的比率相匹配。
5. 基于所需的输出电压、额外的线路电阻和最大负载电流下的放大器输出摆幅来选择放大器电源电压。
6. 为了减小零标度下的误差，可以向放大器提供负电压。

设计步骤

1. 基于 DAC 电压和电阻器值的 V_{OUT} 的传递函数为:

$$V_{LOAD} = \frac{R3}{R1} \cdot V_{DAC} ; \frac{R3}{R1} \frac{R4}{R2}$$

2. 为 R3 选择了 $50\text{k}\Omega$ 的电阻。应选择相对较大的值，以减小反馈路径中的电流。然后计算 R1:

$$R1 = \frac{V_{DAC,FS}}{V_{LOAD,FS}} \cdot R3 = \frac{5\text{V}}{10\text{V}} \cdot 50\text{k}\Omega = 25\text{k}\Omega$$

3. 选择 R4 和 R2 分别等于 R3 和 R1。

4. 根据最小负载电阻和满标度 V_{LOAD} 计算最大负载电流。最大负载电流会影响放大器输出电压摆幅和电路可以补偿的额外线路电阻。

$$I_{LOAD,max} = \frac{V_{LOAD,FS}}{R_{LOAD,min}} = \frac{10\text{V}}{1\text{k}\Omega} = 10\text{mA}$$

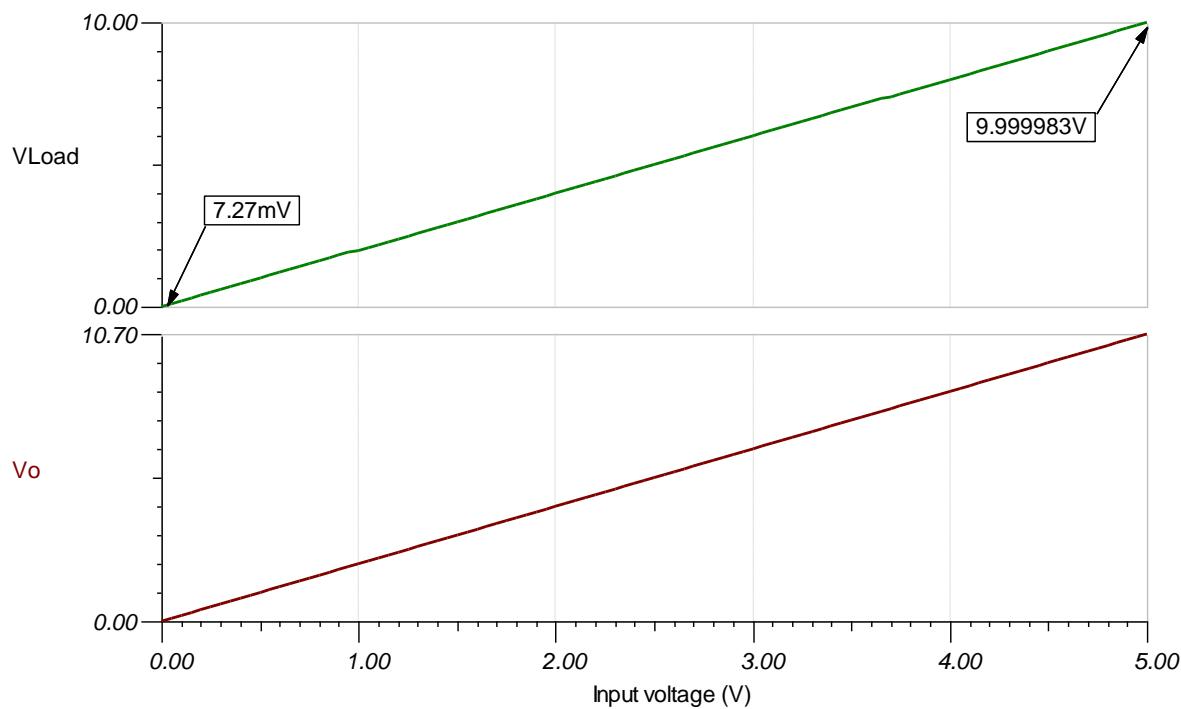
5. 计算所需的 V_{CC} 电压，以驱动 25% 的额外负载电阻，并仍然保持 R_{LOAD} 上的电压调节。 $V_{O,rail}$ 是 10mA 负载电流下相对于 V_+ 的近似放大器输出摆幅。

$$V_{CC,min} = V_{O,rail} + 0.25 \cdot R_{LOAD,min} \cdot I_{LOAD,max} + V_{LOAD,FS} = 500\text{mV} + 250\Omega \cdot 10\text{mA} + 10\text{V} = 13\text{V}$$

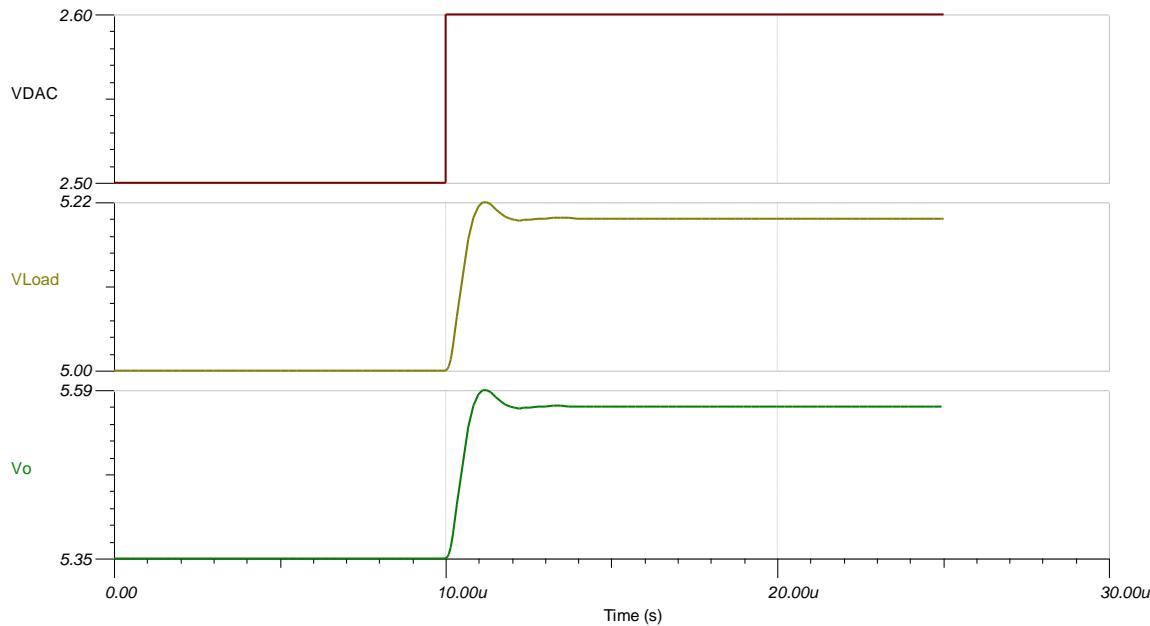
6. 可以使用平方和根 (RSS) 分析基于 DAC TUE、放大器失调电压、电阻器容差和基准初始精度来近似表示输出误差。

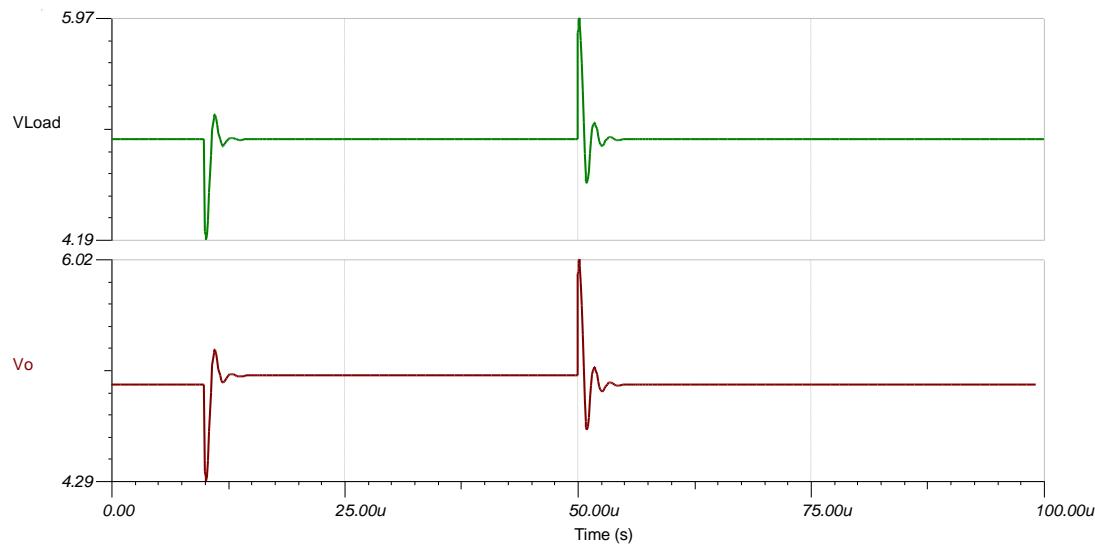
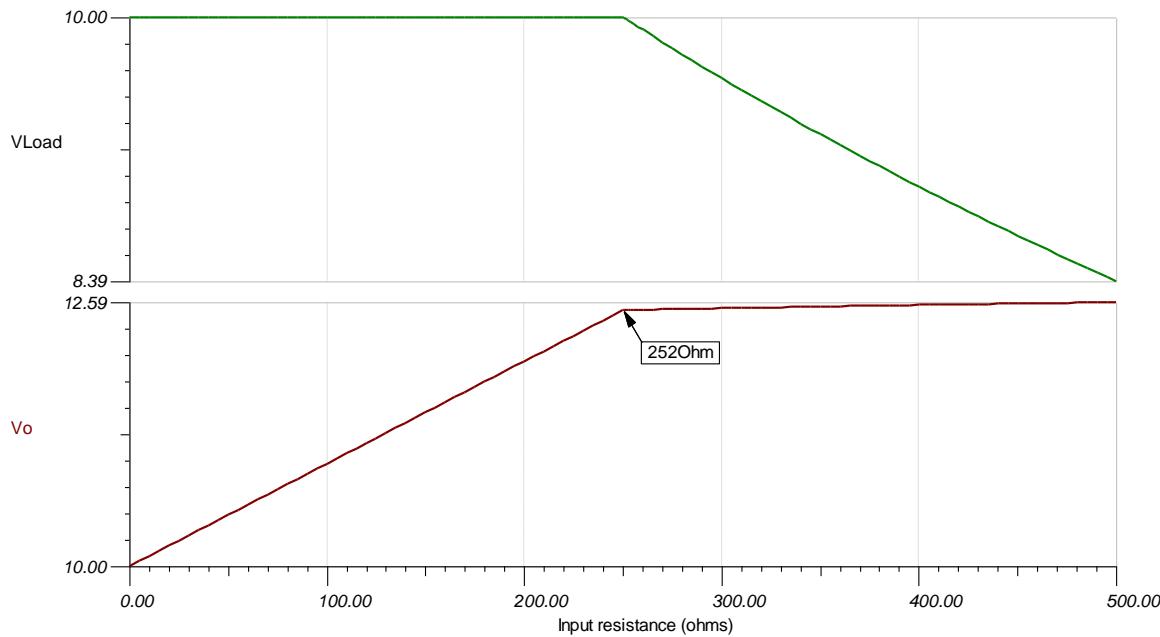
$$\text{Output TUE}(\%FSR) = \sqrt{\text{TUE}_{DAC}^2 + \left(\frac{V_{OS}}{FSR} \cdot 100\right)^2 + 4 \cdot R_{Tol}^2 + \text{Accuracy}_{Ref}^2} = \sqrt{0.1^2 + \left(\frac{100\mu\text{V}}{5\text{V}} \cdot 100\right)^2 + 4 \cdot 0.05^2 + 0.1^2} = 0.173\%$$

直流转换特性



小信号阶跃响应



负载瞬态 10kΩ 至 5kΩ R_{LOAD}

放大器 $V_{CC} = 13V$ 时的最大额外线路电阻


器件

器件	主要 特性	链接	其他可能的器件
DAC			
DAC80501	具有 5ppm/°C 内部基准电压的 16 位分辨率、1LSB INL、单通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80501	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
DAC81416	具有 5ppm/°C 内部基准电压的 16 位分辨率、1LSB INL、16 通道 ±20V 高电压输出 DAC	http://www.ti.com.cn/product/cn/DAC81416	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
DAC80508	具有 5ppm/°C 内部基准电压的 16 位分辨率、1LSB INL、八通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80508	http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html
运算放大器			
OPA196	低失调电压 (100µV)、低漂移、轨至轨 I/O、2.25V 至 36V 电源	http://www.ti.com.cn/product/cn/OPA196	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html
TLV170	成本敏感型轨至轨输出、2.7V 至 36V 电源	http://www.ti.com.cn/product/cn/TLV170	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html
OPA192	精密、超低失调电压 (5µV) 和温漂、轨至轨 I/O、4.5V 至 36V 电源	http://www.ti.com.cn/product/cn/OPA192	http://www.ti.com.cn/zh-cn/amplifier-circuit/op-amps/overview.html

主要文件链接

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

下载具有检测连接的可编程电压输出的源文件 – <http://www.ti.com.cn/lit/zip/sbac228>。

如需 TI 工程师的直接支持，请使用 E2E 社区：e2echina.ti.com。

其他链接：

在我们的[精密 DAC 学习中心](#)中了解有关如何使用精密 DAC 进行设计的更多信息。

了解 TI 的精密 DAC 产品系列并找到更多技术资源：<http://www.ti.com.cn/zh-cn/data-converters/dac-circuit/precision/overview.html>。

单极 **DAC** 电路提供的单极负电压源

Paul Frost

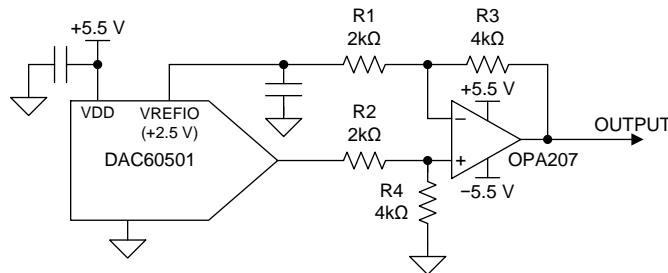
设计目标

DAC 电源电压	放大器电源电压	DAC 输出范围	输出电压范围	输出电流能力	上电复位输出
5.5V	$\pm 5.5V$	0V 至 2.5V	-5V 至 0V	$\pm 20mA$	-5V

设计说明

该电路显示了如何仅使用外部运算放大器和电阻将正单极数模转换器 (DAC) 输出转换为负单极输出。在许多应用 (如**有源天线系统 (AAS)** 和**宏远程无线电单元 (RRU)**) 中, 使用 DAC 输出来偏置氮化镓 (GaN) 功率放大器 (PA) 的栅极。要使这些放大器断电, 必须对栅极施加负电位。因此, 使栅极电压默认为负值是有利的。PA 偏置应用还需要通常超过大多数 DAC 的电流输出拉电流和灌电流能力。

这些设计目标是通过利用也具有基准电压的电压输出 DAC 来实现的。DAC 输出和基准输出连接到差分放大器, 基准电压连接到反相输入。这使得 DAC 的零标度输出能够将放大器的输出设置为其负满标度值。



设计说明

1. 加电时, DAC 输出将采用默认值。通过将复位选择引脚连接到高电位或低电位, 可以在某些器件中配置该值, 从而选择零标度或中标度的启动值。在 **AAS** 设计中, 应该从零标度启动以确保禁用 PA。其他应用可能需要 DAC 从中标度启动。
2. 选择的放大器必须提供应用所需的输出电流。轨至轨输出能够最大限度地减低运算放大器电源电压, 而不会缩小所需的电路输出范围。在 **AAS** 应用中, 输出端通常也有容性负载, 因此必须考虑容性负载稳定性。
3. 运算放大器必须采用双极电源, 因为运算放大器输入在运行时会始终大于或等于 0V。负电源必须足够低, 以使输出达到其最大负值。

设计步骤

- 根据初始开启关键要求（如分辨率、通道数、输出精度和电源）为电路选择 DAC。这些性能要求取决于应用，可能会发生变化。不过，还必须考虑其他一些项目。
 - 需要通过用于提供差分放大器偏移的基准来提供电流。电流将从基准流过反馈网络中的电阻器（R1 和 R3），到达放大器的输出端。当 DAC 输出为 0V 并且放大器的输出处于其最大负电位时，会产生最大电流。下面的公式显示了如何计算该电流。如果电流负载对于所需的 DAC 基准而言太大，则可以将单位增益缓冲器添加到电路中。

$$I_{REF-MAX} = \frac{V_{REF} - V_{OUT_{MIN}}}{R1 + R3}$$

- DAC 的输出还必须驱动电阻负载（包含 R2 和 R4）。以下公式表示所需的最大电流驱动能力：

$$I_{DAC-MAX} = \frac{V_{DAC-MAX}}{R2 + R4}$$
- 输出范围为 0V 至 V_{REF} 的 DAC 允许针对负输出优化分辨率。

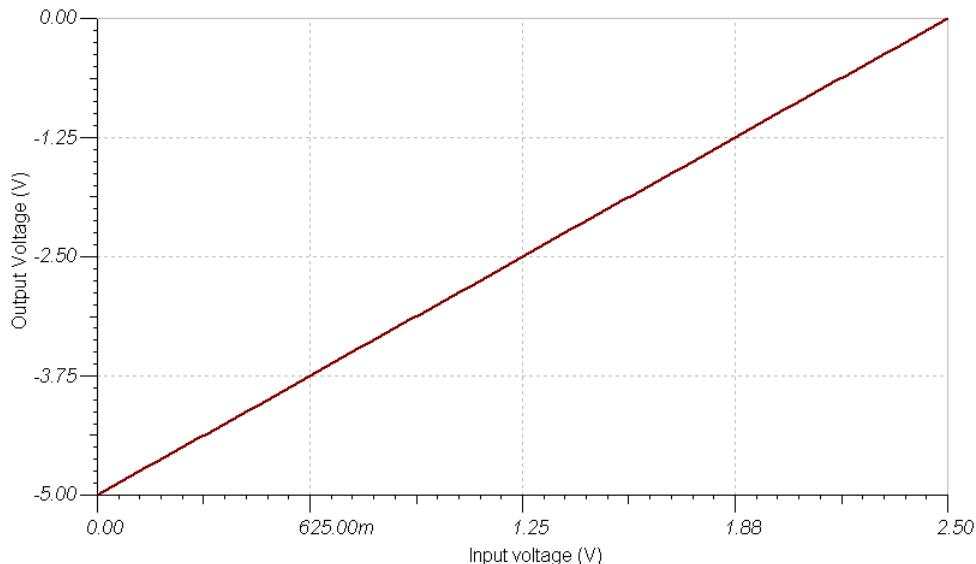
- 可以使用以下公式计算系统的输出范围。此时假设 R3 和 R4 相等并且 R1 和 R2 相等。

$$V_{OUT} = \frac{R3}{R1} (V_{DAC} - V_{REF})$$

- 选择电阻器值以在输出噪声和功耗之间实现平衡。较低的电阻器值可以最大限度地降低电阻器的热噪声，但会增加功率耗散。最小电阻值受 DAC 的输出和基准输出的驱动能力的限制。输出传递函数的精度在很大程度上取决于电阻比的精度。建议使用高精度电阻器。

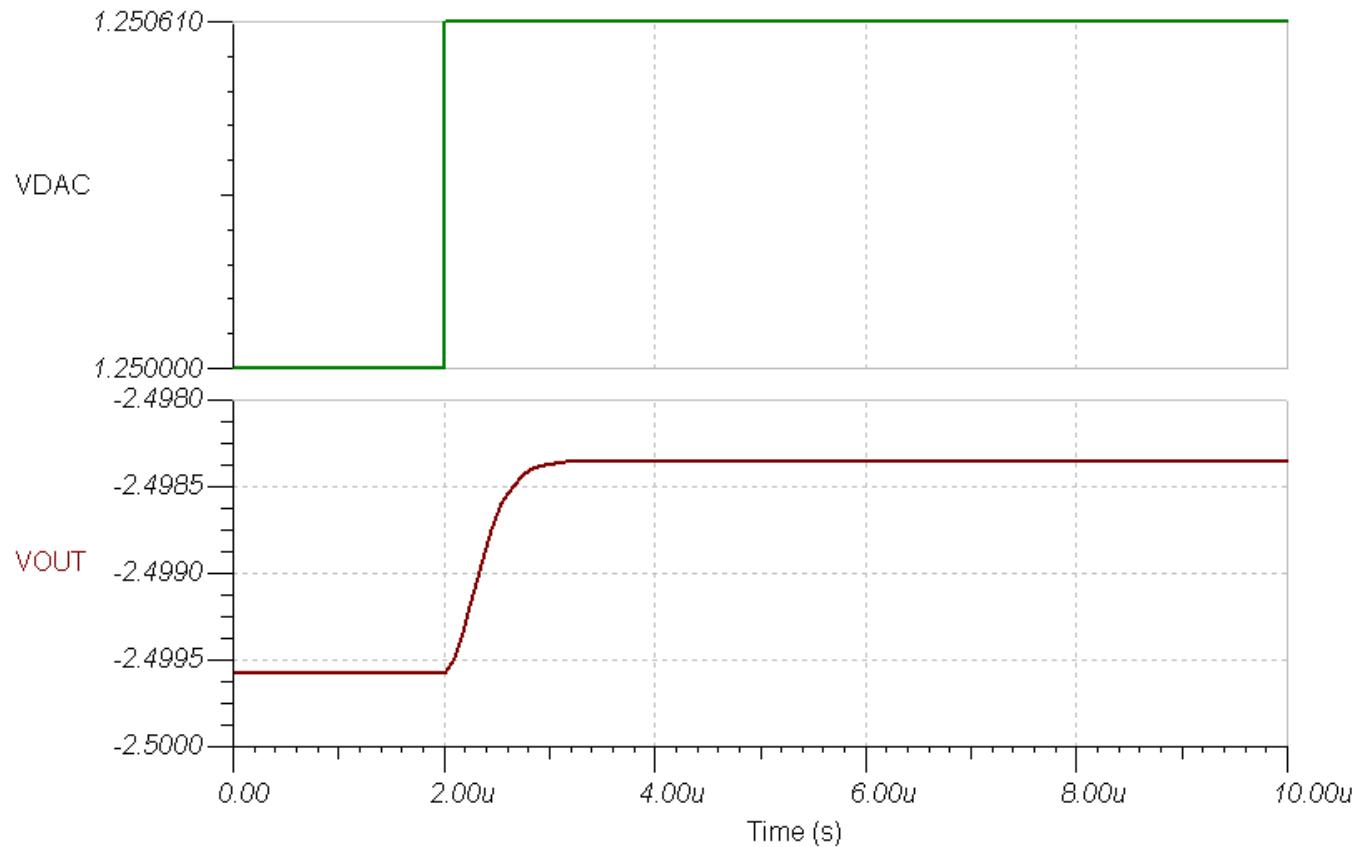
直流传输特性

以下仿真显示了电路的输出传递函数：



小阶跃响应

下图显示了输出端具有 15pF 负载的电路的 LSB 阶跃响应。



设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

下载[该电路的配套仿真文件](#)。

设计中采用的器件

器件	主要 特性	链接	其他可能的器件
DAC60501	具有精密内部基准的 12 位、1LSB、电压输出数模转换器。	http://www.ti.com.cn/product/cn/DAC60501	德州仪器 (TI) 的精密 DAC
OPA207	低功耗、高精度、低噪声、轨至轨输出运算放大器	http://www.ti.com.cn/product/cn/OPA207	精密放大器概述

其他链接：

在我们的[精密 DAC 学习中心](#)了解有关如何使用精密 DAC 的更多信息。

了解[TI 的精密 DAC 产品系列](#)并找到更多技术内容。

单极电压输出 DAC 转双极电压 输出电路

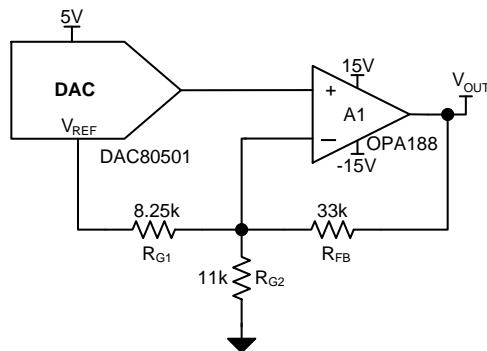
Garrett Satterfield

设计目标

DAC 电源电压	放大器电源电压	DAC 电压	输出电压	误差
5V	$\pm 15V$	0V–2.5V	$\pm 10V$	<0.25% FSR

设计说明

单极转双极输出电压电路可以将来自单极 DAC 的电压转换为双极电压范围。该电路由 DAC、运算放大器、电压基准和 3 个电阻器构成，用于设置双极输出电压的标度和范围。该电路通常用于 [PLC 模拟输出模块](#)、[现场变送器](#)和其他需要可编程双极电压的应用。



设计说明

1. 选择具有低增益误差、失调电压误差和 INL 的 DAC。应使用具有低失调电压和低温漂的高电压运算放大器。
2. 使用具有 0.1% 或更佳容差和低温漂的电阻器。
3. 为了最大程度地减小解决方案尺寸，可以使用具有集成基准的 DAC。

设计步骤

1. 可以通过以下公式计算基于 DAC 电压、基准电压和电阻器的电压输出:

$$V_{\text{OUT}} = \left(1 + \frac{R_{\text{FB}}}{R_{\text{G1}}} + \frac{R_{\text{FB}}}{R_{\text{G2}}}\right) V_{\text{DAC}} - \frac{R_{\text{FB}}}{R_{\text{G1}}} V_{\text{REF}}$$

2. 将 DAC 电压设置为零, 以计算 R_{FB} 与 R_{G1} 的比率, 从而生成所需的负满标度输出。选择用于产生该增益的标准电阻器值。

$$\frac{V_{\text{NegativeFS}}}{V_{\text{REF}}} = \frac{R_{\text{FB}}}{R_{\text{G1}}} = \frac{10\text{V}}{2.5\text{V}} = \frac{33\text{k}\Omega}{8.25\text{k}\Omega}$$

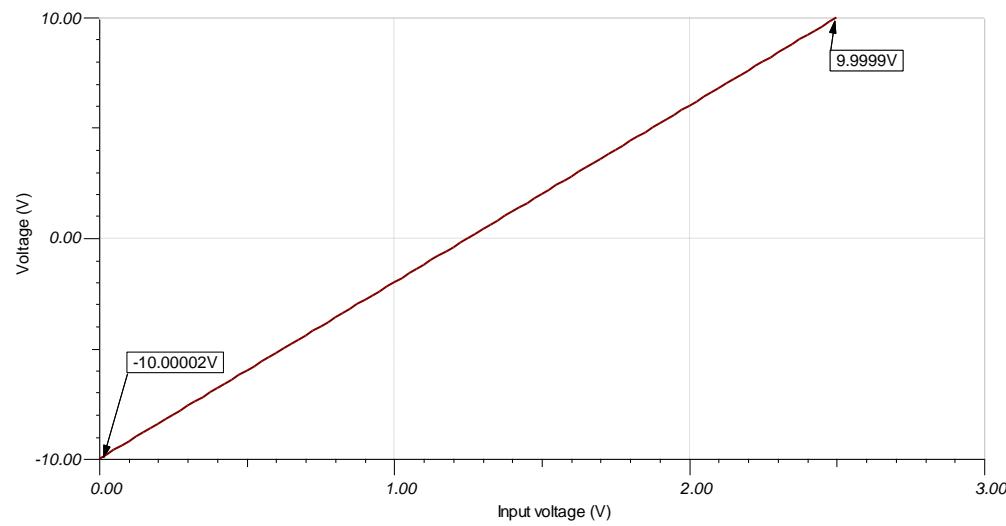
3. 根据所需的满标度范围 (在本例中 20V 可生成 $\pm 10\text{V}$ 的范围) 计算 R_{G2} 。

$$R_{\text{G2}} = \frac{R_{\text{FB}}}{\frac{V_{\text{FSR}}}{V_{\text{DAC}}} - \frac{R_{\text{FB}}}{R_{\text{G1}}} - 1} = \frac{33\text{k}\Omega}{\frac{20\text{V}}{2.5\text{V}} - \frac{33\text{k}\Omega}{8.25\text{k}\Omega} - 1} = 11\text{k}\Omega$$

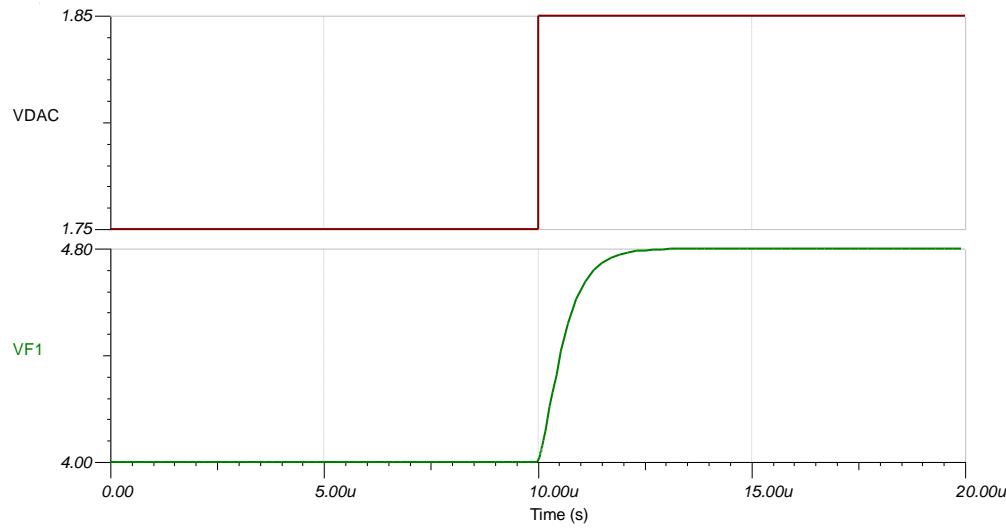
4. 可以使用平方和根 (RSS) 分析基于 DAC TUE、放大器失调电压、电阻器容差和基准初始精度来近似表示输出误差。

$$\text{Output TUE}(\% \text{FSR}) = \sqrt{\text{TUE}_{\text{DAC}}^2 + \left(\frac{V_{\text{OS,Amplifier}}}{\text{FSR}} \times 100\right)^2 + \text{Tol}_{R_{\text{G1}}}^2 + \text{Tol}_{R_{\text{G2}}}^2 + \text{Tol}_{R_{\text{FB}}}^2 + \text{Accuracy}_{\text{Ref}}^2} = \sqrt{0.1^2 + \left(\frac{6\text{uV}}{2.5\text{V}} \times 100\right)^2 + 3 \times 0.1^2 + 0.1^2} = 0.224\% \text{ FSR}$$

直流传输出特性



小信号阶跃响应



器件

器件	主要 特性	链接	其他可能的器件
DAC			
DAC8560	16 位分辨率、单通道、内部基准电压、低功耗、4LSB INL、SPI、2V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC8560	http://www.ti.com/pdacs
DAC80501	具有 5ppm 内部基准电压的 16 位分辨率、1LSB INL、单通道、电压输出 DAC	http://www.ti.com.cn/product/cn/DAC80501	http://www.ti.com/pdacs
DAC8830	16 位分辨率、单通道、超低功耗、非缓冲输出、1LSB INL、SPI、2.7V 至 5.5V 电源	http://www.ti.com.cn/product/cn/DAC8830	http://www.ti.com/pdacs
放大器			
OPA188	低噪声、低失调电压、RRO、零漂移、 $\pm 2V$ 至 $\pm 18V$ 电源	http://www.ti.com.cn/product/cn/OPA188	http://www.ti.com/opamps
OPA196	低功耗、低失调电压、RRIO、 $\pm 2V$ 至 $\pm 18V$ 电源	http://www.ti.com.cn/product/cn/TLV9001	http://www.ti.com/opamps
TLV170	成本敏感型轨至轨输出、 $\pm 1.35V$ 至 $\pm 18V$ 电源	http://www.ti.com.cn/product/cn/OPA17	http://www.ti.com/opamps

设计参考资料

请参阅 [《模拟工程师电路说明书》](#)，了解有关 TI 综合电路库的信息。

主要文件链接

TI 设计 [TIDP125](#)，来自单极 DAC 且适用于工业电压驱动器的双极 $\pm 10V$ 输出。

[单极电压输出 DAC 转双极电压输出 的源文件](#) – <http://www.ti.com/cn/lit/zip/slac785>。

如需 TI 工程师的直接支持，请使用 [E2E 社区](#)：

e2e.ti.com

其他链接：

[精密 DAC 学习中心](#)

<http://www.ti.com/pdacs>

重要声明和免责声明

TI 均以“原样”提供技术性及可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2019 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性及可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司

重要声明和免责声明

TI 均以“原样”提供技术性及可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证其中不含任何瑕疵，且不做任何明示或暗示的担保，包括但不限于对适销性、适合某特定用途或不侵犯任何第三方知识产权的暗示担保。

所述资源可供专业开发人员应用TI 产品进行设计使用。您将对以下行为独自承担全部责任：(1) 针对您的应用选择合适的TI 产品；(2) 设计、验证并测试您的应用；(3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。所述资源如有变更，恕不另行通知。TI 对您使用所述资源的授权仅限于开发资源所涉及TI 产品的相关应用。除此之外不得复制或展示所述资源，也不提供其它TI 或任何第三方的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、损失及债务等，TI 对此概不负责，并且您须赔偿由此对TI 及其代表造成的损害。

TI 所提供产品均受TI 的销售条款 (<http://www.ti.com.cn/zh-cn/legal/termsofsale.html>) 以及ti.com.cn 上或随附TI 产品提供的其他可适用条款的约束。TI 提供所述资源并不扩展或以其他方式更改TI 针对TI 产品所发布的可适用的担保范围或担保免责声明。

邮寄地址：上海市浦东新区世纪大道 1568 号中建大厦 32 楼，邮政编码：200122
Copyright © 2020 德州仪器半导体技术（上海）有限公司